
**UNIVERSIDAD DON BOSCO
FACULTAD DE INGENIERIA
ESCUELA DE ELECTRÓNICA**

**PROYECTO DE TESIS PARA OPTAR EL TITULO
DE INGENIERO EN ELECTRÓNICA.**

**SISTEMA DE COMUNICACIÓN UTILIZANDO
LA TÉCNICA DE ESPECTRO DISPERSO DE SECUENCIA DIRECTA Y
SISTEMA ROBUSTO DE SINCRONISMO.**

PRESENTADO POR:

**OSCAR ALBERTO BLANCO CASTILLO
Y
RAMIRO ALEXY DINARTE MOLINA**

Ciudadela Don Bosco. 19 de Agosto del 2002

DEDICATORIA

Este trabajo de graduación es para la Gloria de Dios, “Jehová Dios de los Ejércitos”. Esperando en mi Señor Jesucristo que de alguna manera pueda servir para su propósito. Doy las gracias a Dios por ésta victoria, reconozco que sin su ayuda, jamás lo hubiera logrado.

También agradezco a mi Amada Esposa Xiomara por su paciencia y compañía en todos estos retos, a mis hijos (Gabriela, Xiomarita y Oscarito) porque también sacrificaron su tiempo de unión familiar y compartieron sus recursos para el logro de esta meta.

Agradezco a mi Madre Salatihela Blanco, que no dejó de tenerme en sus oraciones y a mi Padre (QDG) Alonso Castillo Navarrete, quien partió con la esperanza de ver terminada esta meta. Y agradezco a mi Hermana Claudia por su apoyo desinteresado durante el transcurso de mis estudios.

A mis Hermanos que también se enfrentaron en oración, para la finalización de esta victoria.

A nuestro Asesor Ing. Wenceslao Rivas por entregar sus conocimientos y tiempo en forma desinteresada.

Atentamente:

Oscar Blanco.

DEDICATORIA

Dedico éste triunfo a:

A Dios Todo Poderoso y la Santísima Virgen María por haberme iluminado en la elección de mi profesión y ayudado en los momentos más difíciles de mi vida.

A mis Padres:

José Ramiro Dinarte y Ester Molina de Dinarte. Por el inmenso amor y confianza que me han brindado siempre.

A mis Hermanos Herberth, Milton y Xiomara. Por su apoyo, comprensión y cariño.

A mis amigos:

Por su amistad sincera, respeto y cariño que se merecen.

Rindo mis expresivos agradecimientos a todas aquellas personas que de una u otra forma colaboraron para la dedicación del presente trabajo.

A todos ellos que Dios les bendiga.

ALEXY DINARTE.

INDICE

CAPITULO I.....	6
• INTRODUCCIÓN:.....	6
• OBJETIVOS	6
• Historia de desarrollo de técnicas de espectro-disperso.....	6
Técnicas del radar	7
Primeros sistemas de espectro-disperso.	8
Aplicaciones Comerciales	8
• ESTADO ACTUAL	9
REGLAMENTACIÓN DE LA COMISION FEDERAL DE COMUNICACIONES (FCC).	9
REGLAMENTACIÓN PARA EL USO DE ESPECTRO DISPERSO EN EL SALVADOR.	10
CDMA.....	10
Redes Inalámbricas (WLAN).....	11
CAPITULO II: RESUMEN DE LAS TÉCNICAS DE ESPECTRO DISPERSO.	13
1. INTRODUCCIÓN.....	13
2. CARACTERISTICA DEL ESPECTRO DISPERSO.....	14
3. TECNICAS DE ESPECTRO DISPERSO.....	15
Sistemas de Referencia Transmitida (TR).....	15
Sistema de Referencia Almacenada (SR).....	16
Sistemas de Filtro Acoplado (MF)	17
4. TÉCNICAS DE MODULACIÓN.	18
Ruido como Portadora.....	18
Secuencia Directa.....	18
Frecuencia Tambaleante.....	18
Saltos de Frecuencia.....	18
Saltos de Tiempo.....	20
CAPITULO III: DISEÑO DEL EQUIPO DIDÁCTICO.....	23
1. ETAPAS DEL SISTEMA:	23
2. MODULO DE TRANSMISIÓN.	26
ETAPA DE CONTROL DE LECTURA DE DATOS:	26
RELOJ INTERNO:	27
ETAPA DEL MICROCONTROLADOR:	28
ECUACIONES DE CODIGOS PN:	29
ETAPA DE CONVERSIÓN PARALELO / SERIE.....	40

ETAPA DE TRANSPOSICIÓN DE BITS.....	41
3. MÓDULO DE RECEPCIÓN	44
ETAPA DE DETECTOR DE CÓDIGO DE SINCRONISMO.....	44
ETAPA DE DETECCIÓN DE RELOJ.....	44
ETAPA DEL CONVERTIDOR SERIE A PARALELO.....	48
ETAPA DEL MICROCONTROLADOR.....	49
4. TARJETA DEL MICROCONTROLADOR.....	57
MICROCONTROLADOR.....	57
Descripción General y Características de la Tarjeta de Evaluación EVB MC68HC912B32.....	63
CAPITULO IV: ESPECIFICACIONES DEL SISTEMA.....	72
1. TRANSMISOR.....	72
BLOQUES FUNCIONALES:	74
FUNCIONAMIENTO:	75
CARACTERÍSTICAS:	76
CONFIGURACIÓN DE LOS PUENTES DE VELOCIDAD DE TRANSMISIÓN.....	77
DISEÑO DEL IMPRESO.....	77
2. RECEPTOR.....	80
BLOQUES FUNCIONALES:	82
FUNCIONAMIENTO:	83
CAPITULO V: LIMITACIONES DEL PROYECTO:.....	88
1. ANTECEDENTES:	88
COMO SE TRANSMITEN LOS DATOS SERIALES ASÍNCRONOS.....	88
LA GENERACIÓN DEL RELOJ DE LECTURA DEL TX.....	89
EL PLL:	92
2. POSIBLES CAUSAS DEL ERROR DE BIT.....	92
3. RECOMENDACIONES:.....	92
BIBLIOGRAFÍA.....	92
GLOSARIO.....	93
ANEXO 1: DISTRIBUCIÓN DE FRECUENCIAS EN EL SALVADOR.....	107
ANEXO 2: SET DE INSTRUCCIONES DEL MICROCONTROLADOR 68HC12.....	107
ANEXO 3: HOJAS TÉCNICAS DE LOS ELEMENTOS.....	107
ANEXO 4: GUIA #1.....	107
ANEXO 5: GUIA #2.....	107

CAPITULO I

- **INTRODUCCIÓN:**

En el presente trabajo se pretende desarrollar un sistema de comunicación unidireccional con tecnología de espectro disperso de secuencia directa con sincronismo robusto, para ampliar la oferta educativa de la Escuela de Electrónica de la Universidad Don Bosco. El módulo a desarrollar debe resolver dos problemas de sincronismo que se presentan en los módulos actuales, uno es el sincronismo de transmisión de datos que debe mantenerse aún si momentáneamente se pierde el enlace entre el transmisor y el receptor; el otro es el de sincronizar la codificación de cada bit de datos con el código PN de la secuencia directa. Otro problema identificado, el cual debe ser resuelto por el módulo, es el de utilizar mayores velocidades de transmisión y el de ser independiente de la utilización de otros módulos de entrenamiento como actualmente se utilizan. Para desarrollarlo se utilizarán las capacidades del microcontrolador monolítico 68HC912 de Motorola, específicamente con una de sus tarjetas de evaluación del microprocesador, la tarjeta de evaluación 68EVB912B32. La idea principal de desarrollar este sistema con microcontrolador es el de complementar la función de sincronismo robusto, no solo con la generación de los códigos PN sino con el procesamiento de los datos PN recibidos para reinicializar la generación de códigos.

Para cumplir con los requerimientos, se presentan en el Capítulo I los Objetivos generales, así como un resumen del desarrollo de las técnicas de espectro disperso, reglamentación de su uso, resumen de las aplicaciones de espectro disperso ya desarrolladas como es el CDMA, y la utilización de redes de computadoras inalámbricas que utilizan la técnica.

En el Capítulo II se pretende introducir al lector en las Técnicas de Espectro Disperso utilizadas en la actualidad, para que en el Capítulo III se comprenda la solución implementada y el motivo de las etapas desarrolladas. Las especificaciones del sistema se presentan en el Capítulo IV de este trabajo de graduación.

- **OBJETIVOS .**

Diseñar un sistema de comunicación con tecnología de Espectro Disperso y Secuencia Directa, utilizando un sistema de microcontroladores 68hc12 para obtener un sincronismo robusto.

Elaborar un conjunto de Guías para prácticas de Laboratorio, que facilite a los estudiantes la comprensión de la generación del espectro disperso por medio de la secuencia directa.

- **Historia de desarrollo de técnicas de espectro-disperso.**

La tecnología de espectro disperso evoluciona de las necesidades militares de obtener un sistema de comunicaciones no rastreadable y resistente al bloqueo. Fue el resultado de las necesidades que surgieron durante la Segunda Guerra Mundial en la que la tecnología creciente jugó

un papel importante. Las tácticas de bloqueo y anti-bloqueo de radio eran de uso común durante este periodo de guerra. Al final de la guerra, el lado Aliado instaló por lo menos en cada bombardero pesado dos bloqueadores desarrollados por el Laboratorio de Investigación de Radio (RRL) en Harvard. Al final de Segunda Guerra Mundial, los informes de RRL concluyeron sobre las técnicas anti-bloqueo que el mejor sistema anti-bloqueo es un buen plan de ingeniería y la dispersión de las frecuencias operadas.

El desarrollo de SS empezó en la década de 1940. Quizás la mejor manera de describir la historia de SS es primero describir brevemente las técnicas de la teoría de comunicación y tecnología que estaban disponible durante este periodo. Algunos de los desarrollos se listan continuación:

Técnicas del radar

- A mediados de la década de 1920: el nacimiento de RADAR .
- En 1924: Alfred Goldsmith, uno de los fundadores de IRA, archivó un patente de la naturaleza del espectro ensanchado. Su patente describió un sistema que usa una forma de transmisión de FM-SS.
- En 1930, Norbert Wiener crea el modelo probabilístico de flujo de información.
- 1935: ingenieros alemanes que trabajan para Telefunken, Paul Kotowski y Kurt Dannehl solicitaron una patente de un dispositivo usado para enmascarar signos de la voz el cual se combinaba con una señal de ruido de igual ancho-banda producido por un generador de ruido rotatorio. El receptor tenía otro generador rotatorio que se sincronizó y fue usado para recuperar el signo de la voz. Esta invención era un punto de arranque de los sistemas de comunicación de *DS-SS.
- En 1940: el radar de pulso de gorjeo, patentado por Prof. E. Huttman (Alemania).
- En 1945: el radar de pulso de gorjeo, patentado por R.,. H. Dickie (EE.UU).
- A mediados de la década de los 40, inicia la formulación del concepto del filtro acoplado.
- En 1947, Shannon desarrolla sus teorías de comunicación.
- A principios de la década de los 50: P.M. Woodward, formula finalmente en una base teórica legítima, el estudio de propiedades de resolución, exactitud, y ambigüedad de señales pulsantes.
- En 1942. Un ingeniero, Nathan Marchand, trabajando para ITT Federal Telephone and Radio en Nueva York, patentó el primer correlador de banda de paso.
- En 1947: Lee, Wiesner y Cheatham de M.I.T. desarrollaron el primer correlador electrónico de alto desempeño. Ellos también informaron de aplicaciones de las técnicas de correlación a los problemas de detección.
- Durante el Segunda Guerra Mundial: Henri Businger, inventor de indicador del blanco-móvil para los radares, junto con deRosa Louis solicitaron un sistema de comunicación de facsímil con capacidades anti-bloqueo . Era un tiempo que tambalea el sistema que era un pariente temprano de sistemas de TH-SS modernos.
- Durante la Segunda Guerra Mundial se desarrollaron muchos sistemas de guía de proyectil, y el radar controló bombas de deslizamiento. Muchos de estos sistemas eran protegidos con sistemas anti-bloqueo por SS.

Primeros sistemas de espectro-disperso.

El concepto de espectro disperso se desarrolló gradualmente al mismo tiempo que apareció el trabajo de Shannon en teoría de información

El desarrollo de las teorías de Shannon y otras investigaciones mencionadas han contribuido al desarrollo del Espectro disperso como es conocido hoy. Aunque estaban desarrollándose sistemas de espectro disperso para el ejército, y bajo secreto, había todavía algún intercambio de información entre los diversos investigadores. Muchos sistemas de espectro disperso surgieron durante ese tiempo. Algunos de ellos son WHYN, transmisión del ruido, y NOMAC.

WHYN (Wobulated Hyperbolic Navigation) fue desarrollado por Sylvania a mediados de los años 40. Este sistema fue usado para la navegación de los proyectiles teledirigidos y era uno de los primeros sistemas de TR-FM-SS.

Aplicaciones Comerciales

El precio de utilizar radios SS que poseen propiedades anti obstrucción es el uso de un gran ancho de banda que resulta en un aparente uso ineficiente del espectro radioeléctrico. Sin embargo en radios comerciales, la interferencia proviene típicamente de otros radios similares que son parte de todo un sistema, con la diferencia de que pueden ser controlados.

El criterio para *capacidad* en muchos sistemas comerciales no es el número de usuarios por unidad de ancho de banda, sino más bien el número de usuarios en un área.

Desde la primera publicación de comunicaciones de espectro disperso en 1985, se ha mostrado mucho interés en radios SS para aplicaciones comerciales y eso ha permitido muchos desarrollos significativos. En 1978 se reconoció que los radios digitales SS tenían potencialmente una más alta capacidad para aplicaciones de radios móviles que los radios analógicos FM utilizados en ese tiempo.

Las primeras aplicaciones comerciales de radios SS fueron para comunicaciones satelitales con pequeñas estaciones terrestres. En estas aplicaciones cada emisión satelital requería de muchas estaciones terrestres de solo recepción, constituyendo un incentivo económico hacer dichas estaciones menos caras. También los *transponder* satelitales están más limitados en potencia que en ancho de banda.

Uno de los dispositivos de Espectro Disperso comerciales ampliamente utilizados es un terminal satelital de solo recepción llamado GPS (Global Positioning System). Esta basado en el sistema de posicionamiento global militar de los E.U de 24 satélites con órbitas no estacionarias que transmiten emisiones de señales de espectro disperso. Un receptor GPS puede simultáneamente recibir señales de 3 satélites y puede determinar su propia posición con un alto grado de exactitud.

Existieron dos eventos claves que impulsaron el desarrollo de aplicaciones comerciales utilizando SS:

1. En 1985 la FCC, de EU ,en su reglamento Parte 15 permite el uso sin licencia de radios SS en bandas ICM (Aplicaciones Industriales,

Científicas y Médicas), los cuales pueden usar potencias mayores de 1 Watt.

2. Se desarrolla un muy publicado sistema CDMA para aplicaciones de telefonía celular móvil digital. Este sistema aumentaba 20 veces en capacidad a los radios celulares analógicos que existían. Este también tenía mucha mayor capacidad que el estándar de celular digital IS-54 de EU.

Otras aplicaciones a nivel comercial de Espectro Disperso son las siguientes:

Aplicaciones Internas.

- Enlace de equipos de oficina a través de medios inalámbricos.
- Interconexión de PBX inalámbricas.
- Aplicaciones de puntos de venta POS de las tarjetas de crédito, etc.
- Células inalámbricas de Internet.

Aplicaciones Externas.

- Transmisión de vídeo a grandes distancias.
- Interconexión de redes LAN inalámbricas ubicadas en diferentes edificios.
- Interconexión entre MAN, WAN inalámbricas.

• ESTADO ACTUAL

REGLAMENTACIÓN DE LA COMISION FEDERAL DE COMUNICACIONES (FCC).

Antes de 1985, radios, con muy baja potencia (menor que 1mw) fueron permitidos para operar sin licencia en bandas ISM, luego se permitió el uso de radios de espectro disperso con potencias mayores que 1 watt, pero esencialmente con la misma densidad de potencia que los radios de banda angosta dentro de la banda ICM.

Reglamentación parte 15 FCC

Banda ICM

FRECUENCIA PORTADORA	ANCHO DE BANDA
902-928 Mhz	26 Mhz
2.4000-2.4835 Ghz	83.5 Mhz
5.725-5.850 Ghz	125 Mhz

Debido a que no se utiliza ninguna licencia no se tiene protección a las interferencias provenientes de otro usuario del espectro. Sin embargo, SS posee un cierto grado de protección contra interferencias, donde la mínima ganancia de procesamiento debe ser 10db.

REGLAMENTACIÓN PARA EL USO DE ESPECTRO DISPERSO EN EL SALVADOR.

La reglamentación de la FCC ha sido adoptada en parte o completamente por diversos países; generalmente, Norte, Centro y Sur América han establecido las mismas reglas.

En El Salvador existe el organismo del Estado denominado **Superintendencia General de Electricidad y Telecomunicaciones (SIGET)**, el cual se encarga de comprender los aspectos administrativo y financiero, y es la entidad competente para aplicar las normas contenidas en tratados internacionales sobre electricidad y telecomunicaciones vigentes en El Salvador; en las Leyes que rigen los sectores de Electricidad y Telecomunicaciones; y sus reglamentos; así como para conocer del incumplimiento de las mismas.

Este organismo también ha adoptado la reglamentación de la FCC, adaptándola a las leyes constitucionales del país. Por lo cual, ha emitido el Cuadro Nacional de Atribución de Frecuencias (CNAF), donde se establece las bandas de frecuencia para cada aplicación y la información de su regulación, observaciones y uso específico.

La atribución de estas frecuencias se observan en los cuadros presentados en el anexo 1.1.

CDMA.

La multicanalización o multiplexación es la transmisión de información de más de una fuente a más de un destino por el mismo medio de transmisión. Las transmisiones ocurren en el mismo medio, pero no necesariamente al mismo tiempo. El medio de transmisión puede ser un par de cables metálicos, cable coaxial, sistema de microondas terrestre/satelital o fibra óptica. Existen diversas técnicas para poder lograr el proceso de multiplexación:

- Multiplexación por División de Frecuencia (FDM). En este método las bandas de frecuencia adyacentes son limitadas a cierto ancho y colocadas una al lado de la otra (canales) de tal forma que se transmita mucha información en un único sistema de comunicación. La interferencia entre varios mensajes es minimizada colocando una banda de guarda entre los canales.
- Multiplexación por División de Tiempo (TDM). Aquí muchas señales son muestreadas y entrelazadas en cierto orden de tal manera que utilicen la misma banda de frecuencia disponible. La interferencia es minimizada utilizando buenas técnicas de muestreo y filtrado.
- Acceso Múltiple por División de Código (CDMA). Este método dispersa su contenido de frecuencia para decrementar la densidad espectral transmitida a nivel más bajo. Esto lo hace mediante la detección de una señal, en presencia de mínima interferencia de otras señales, las cuales ocupan la misma banda de frecuencia, esto es a través de la codificación.

El Acceso Múltiple por División de Código (CDMA) es un importante método para la transmisión digital utilizado en sistemas satelitales.

Otra de las aplicaciones importante que tiene el CDMA es en los Sistema Celulares Digitales.

Un sistema celular móvil consiste básicamente en un sistema que utiliza el concepto de reutilización de frecuencias, en un área geográfica definida.

El funcionamiento del sistema celular se resume en lo siguiente:

Cuando una llamada telefónica es efectuada, la señal es enviada a la estación de radio base. El centro de conmutación móvil (MSC) emite la requisición a las estaciones de radio base en el sistema celular. El número de identificación móvil, es emitido en los canales de control del sistema celular. El móvil recibe e identifica el número correspondiente. Posteriormente se establece la comunicación con la estación de radio base indicada.

Las células pueden tener diferentes tamaños de cobertura, equipadas con su propia antena transmisora-receptora. Como la potencia de transmisión es baja, una frecuencia utilizada por una conversación en una célula, puede ser reutilizada sin interferencia en otra que no esté cerca.

Cada célula representa un grupo de canales, donde celdas adyacentes no reutilizan las frecuencias, si no que se hacen en las más lejanas.

Los sistema CDMA utilizan la técnica de Espectro Disperso de Secuencia Directa para asignar un código para cada enlace de comunicación. Solo el receptor con el código correspondiente puede tomar la información emitida.

Muchos usuarios puede utilizar el mismo ancho de banda sin interferirse. Esto conlleva a obtener una eficiencia en ambientes de múltiples usuarios en el mismo ancho de banda.

Recientemente servicios de comunicación móviles están penetrando en nuestra sociedad rápidamente. Todos los sistema de comunicación celular de la segunda generación actuales (PDC/GSM/IS54, IS95) han adoptado la tecnología digital. Sin embargo están limitados a servicios básicos tales como voz, facsímil y datos a baja velocidad (64Kbps). En este siglo 21 la demanda se incrementa para servicio de banda ancha, tales como acceso a internet de alta velocidad y transmisión de video de alta calidad. Los sistema de comunicaciones móviles de la tercera generación llamados International Mobile Communications-2000 (IMT-2000) en la Unión Internacional de telecomunicaciones deben ser diseñados para soportar servicios de banda ancha y velocidades tan altas como 2 Mbps con la misma calidad de las redes fijas. La tecnología CDMA es atractiva para el acceso inalámbrico por su numerosas ventajas sobre TDMA y FDMA.

Redes Inalámbricas (WLAN)

En la actualidad, la mayoría de oficinas están equipadas con cableado para Redes de Área Local (LAN). La inclusión del cableado para LAN's en la planeación de un nuevo edificio es hecha como un procedimiento estándar, junto con la planeación de cableado para

teléfono y energía eléctrica. El mercado de las redes de Área Local Inalámbrica (WLAN's) se desarrollará sobre las bases del aprovechamiento de la solución inalámbrica para aplicaciones específicas. Ver figura 1.1

La dirección del mercado para la industria de las LAN inalámbricas incluye aplicaciones en facilidades de instalación en oficinas con dificultades de cableado, en ramificación de oficinas y en oficinas temporales.

La fabricación de los pisos usualmente no son configuradas con caminos, a través de las cuales, el cable podría trasladarse de un lugar a otro. Cableado subterráneo es una solución que sufre de instalación cara, reubicación y mantenimiento. Como un resultado, la solución natural para el trabajo en red, sobre muchos lugares ya construidos es la comunicación inalámbrica. Las WLAN's son muy aplicadas en pequeñas oficinas sin cableado interno, tal como, pequeñas agencias bancarias donde son necesarias pocas terminales y donde ellas podrían ser reubicadas frecuentemente.

Los principales problemas tecnológicos para la implementación de WLAN's son:

1. Limitaciones de velocidad de datos causada por la característica de multicamino de la propagación de radio.
2. Dificultad con la cobertura de la señal entre edificios.
3. Necesidad para la implementación electrónica de baja potencia adecuada para terminales portátiles.

El más grande obstáculo para alcanzar inalámbricamente velocidades de comunicación de datos de multimegabits es la falta de una adecuada banda de frecuencia para una comunicación puntual de alta velocidad.

Las bandas existentes CIM, asignadas para aplicaciones de multiusuario, son adecuadas para WLAN's. De ahí que muchas redes inalámbricas utilizan tecnología de Espectro Disperso.

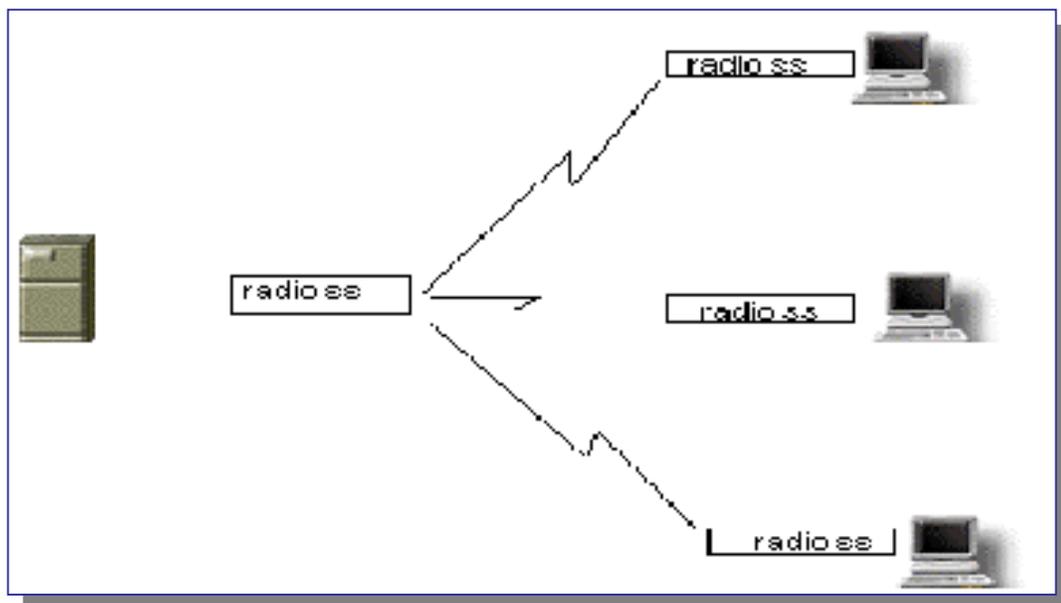
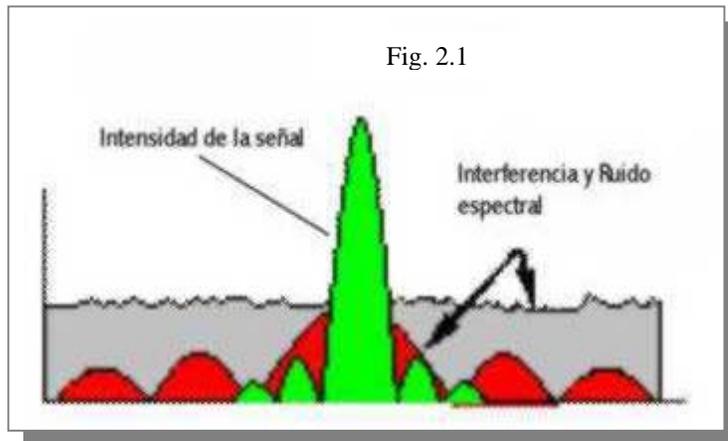


Figura 1.2

CAPITULO II: RESUMEN DE LAS TÉCNICAS DE ESPECTRO DISPERSO.

1. INTRODUCCIÓN.

Los sistemas de Espectro Disperso son aquellos en los cuales la señal transmitida es dispersada sobre una amplia banda de frecuencia, el cual es mucho mayor, que el ancho de banda mínimo requerido para transmitir



la señal de información. Las señales de espectro disperso pueden coexistir con señales de banda angosta, únicamente adicionando un ligero incremento en el piso de ruido que los receptores de banda angosta ven. (Ver figura 2.1)

El Espectro Disperso utiliza señales de banda ancha similares al ruido, debido a esto son difíciles de interceptar o demodular. Aún más allá, las señales de Espectro Disperso son más difíciles de bloquear (JAM) que las señales de banda estrecha. Esta baja probabilidad de interceptación (LPI) y de antibloqueo (AJ) son las que provocaron que los militares la utilizaran durante muchos años.

Los transmisores de Espectro Disperso utilizan niveles de potencia similares a los de banda estrecha. Debido a que las señales de Espectro Disperso son tan amplias que transmiten a una densidad espectral de potencia (DEP) mucho menor que la de los transmisores de banda estrecha. Esta característica de menor densidad de potencia le dan a las señales dispersas una gran ventaja. Señales de banda dispersa y banda estrecha pueden ocupar la misma banda con muy poca o cero interferencia. Esta característica es la principal razón de todo el interés que existe en la actualidad por el Espectro Disperso.

Para clasificar una señal como señal de espectro disperso se debe de cumplir con dos criterios:

El ancho de banda de la portadora es más grande que el ancho de banda de la señal transmitida.

La señal portadora deberá de ser impredecible y pseudo-aleatoria, determinada por una función independiente del mensaje, pero reconocida tanto por el emisor como por el receptor.

La expansión en el ancho de banda del Espectro Disperso le permite cumplir con ciertas características adicionales, que no posee cualquier señal, las cuales le permite realizar ciertas aplicaciones prácticas, entre ellas:

- Capacidad de "anti-bloqueo" para el bloque de banda estrecha.

-
- Rechazo a la interferencia.
 - Capacidad de multi-acceso.
 - Protección de multi-canal de acceso.
 - Operación encubierta, con baja probabilidad de interceptación (LPI).
 - Seguridad en la comunicación .
- Mejora de la eficiencia espectral en circunstancia especiales.

2. CARACTERISTICA DEL ESPECTRO DISPERSO.

Las características fundamentales de los sistemas de Espectro Disperso son las siguientes:

Las señales de espectro disperso poseen una densidad de potencia muy baja con respecto a las señales de banda angosta.

El ancho de banda de la portadora es mucho mas amplio que el ancho de banda de los datos modulados .

La recepción es completada a través de la correlación existente entre la señal de banda ancha recibida con una réplica generada sincrónicamente de la portadora de banda ancha.

En el caso de sistemas de Espectro Disperso (SS), si una señal es llamada pseudoaleatoria, significa que ésta aparenta ser aleatoria, pero no lo es, ya que puede ser determinada a través de un algoritmo y la información está contenida dentro de ella. Una de las más importante características de las señales de espectro disperso es que contiene un gran número de formatos de señalización muy diferentes usados para la comunicación de datos. Significa que el receptor, el cual detecta unos de estos formatos, no puede detectar ningún otro formato dentro de un único mensaje.

El número de formatos usados en sistema de espectro disperso es llamado el Factor de Multiplicidad. La mayoría de los sistemas de comunicación ampliamente conocidos, tienen un factor de multiplicidad cercano a la unidad mientras que los sistemas de espectro disperso tiene un factor de multiplicidad del orden de los miles. Además, puede notarse que un perturbador intentado interferir con comunicaciones de Espectro Disperso tiene que conocer exactamente cual factor de señalización está siendo utilizado, lo cual no es muy fácil considerando el tamaño del factor de multiplicidad de Espectro Disperso.

Se reconocen al menos cinco atributos de desempeño importantes de un sistema de Espectro Disperso los cuales son adecuados a la naturaleza de las características de la señal:

La baja Probabilidad de Intercepción (LPI) puede ser realizada con una alta ganancia de procedimiento y señales portadoras impredecibles cuando la potencia es dispersada uniformemente en el dominio de la frecuencia.

La dispersión del espectro complica el problema de la detección de señal para un receptor vigente, en dos formas:

Una banda de frecuencias debe ser monitoreada.

La densidad de potencia de la señal a ser detectada es reducida en el proceso de dispersión del espectro.

La capacidad Anti-perturbaciones (anti-jam) puede ser asegurada por medio de una señal de portadora impredecible. El perturbador (jammer) no puede usar la observación de la señal para mejorar su desempeño en este caso, y debe de contar con técnicas de obstrucción que son independientes a la señal a ser obstruida.

La alta Resolución de Tiempo es lograda a través de la detección de correlación de señales de banda ancha. Esto nos indica la capacidad de resolución de tiempo y frecuencia de la estructura de la señal de Espectro Disperso, la habilidad del receptor del detector de correlación para discriminar versiones de la señal transmitida que no llegan al sincronismo con el reloj del receptor. Diferencias en tiempo de llegada de la señal de banda ancha, es inversamente proporcional al ancho de banda sobre el cual el correlador actúa. Esta propiedad puede ser utilizada para suprimir multicaminos y, de la misma manera, para hacer inefectiva la repetición de los obstruidores.

Pares Transmisores-Receptores usando portadoras pseudoaleatorias independientes pueden operar en el mismo ancho de banda con mínima interferencia co-canal. Estos Sistemas son llamados Sistemas de Múltiple Acceso por División de Código de Espectro Disperso (CDMA).

La capacidad criptográfica que resulta cuando la modulación de datos no puede ser distinguida de la modulación de la portadora, y la modulación de la portadora es efectivamente aleatoria para un observador no deseado. En este caso la modulación de la portadora de Espectro Disperso toma el papel de una clave en un sistema cifrado. Un sistema utilizando datos no reconocibles y modulación de portadora de Espectro Disperso es una forma de sistema privado.

3. TECNICAS DE ESPECTRO DISPERSO.

Existen tres configuraciones de sistemas de Espectro Disperso que el diseñador puede utilizar, para asegurar que el transmisor y el receptor operen en sincronismo con el mismo conjunto aleatorio de señales. Estas son las siguientes:

Sistemas de Referencia Transmitida (TR)

(Transmitted Reference, TR) Realizan la detección a través de la transmisión de dos versiones de la portadora, una modulada por los datos y la otra sin modulación. Estas señales, son recuperadas separadamente por el receptor (una puede estar desplazada en frecuencia con respecto a la otra) siendo introducidas a un detector de correlación, el cual extrae el mensaje. La portadora de banda ancha en un sistema SS-TR puede ser una fuente de ruido de banda ancha, verdaderamente aleatoria, desconocida por el transmisor y el receptor hasta el instante que es generada para el uso en la comunicación.

Un sistema de SS-TR tiene varias desventajas fundamentales las cuales son:

Un obstructor puede en un principio transmitir un par de señales las cuales son aceptadas por el receptor.

Ocurre un funcionamiento relativamente pobre a niveles bajos de señal, ya que el ruido y la interferencia están presentes sobre ambas señales, las cuales se correlacionan en el receptor. El dato es fácilmente determinado por un receptor no deseado quien tiene acceso a ambas señales transmitidas. Los canales del sistema TR pueden requerir ancho de banda extra y ser de difícil acople.

Algunos de los problemas asociados con el sistema TR pueden ser disminuidos por el cambio aleatorio de parámetros de uno de los enlaces de comunicación. Ver figura 2.2

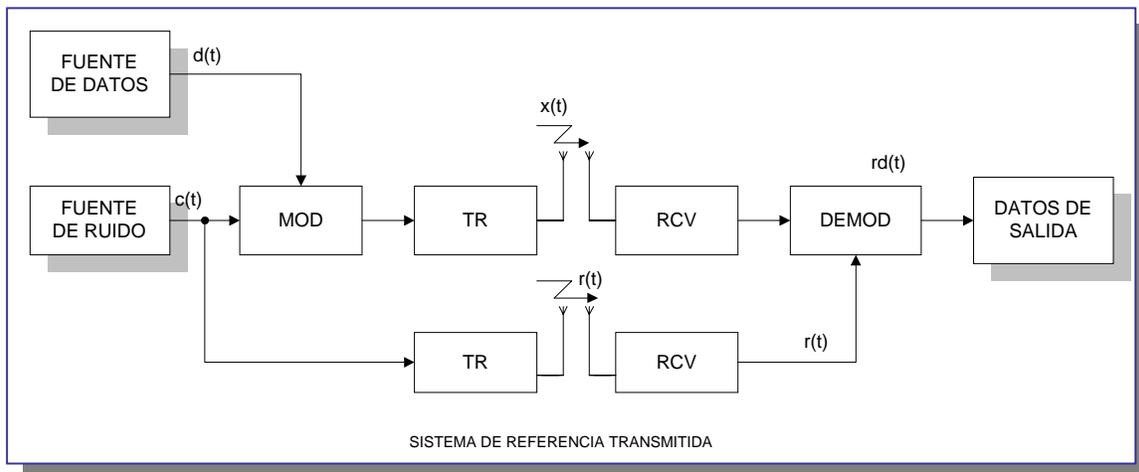


Figura 2.2 Sistema de Referencia Transmitida.

Sistema de Referencia Almacenada (SR).

(Stored Reference, SR). En estos sistema tanto el transmisor como el receptor guardan una copia de la misma señal pseudo aleatoria, las cuales son idénticas en sus características esenciales. El generador de portadora en el receptor es ajustado automáticamente con el objetivo de sincronizar su salida con la portadora recibida. La detección de los datos es efectuada por la correlación cruzada. Los generadores son inicializados antes de usarlos para la determinación de ciertos parámetros en el algoritmo generador, de ésta manera se le niega al obstructor el conocimiento de la forma de onda que está siendo usada.

Ver figura 2.3

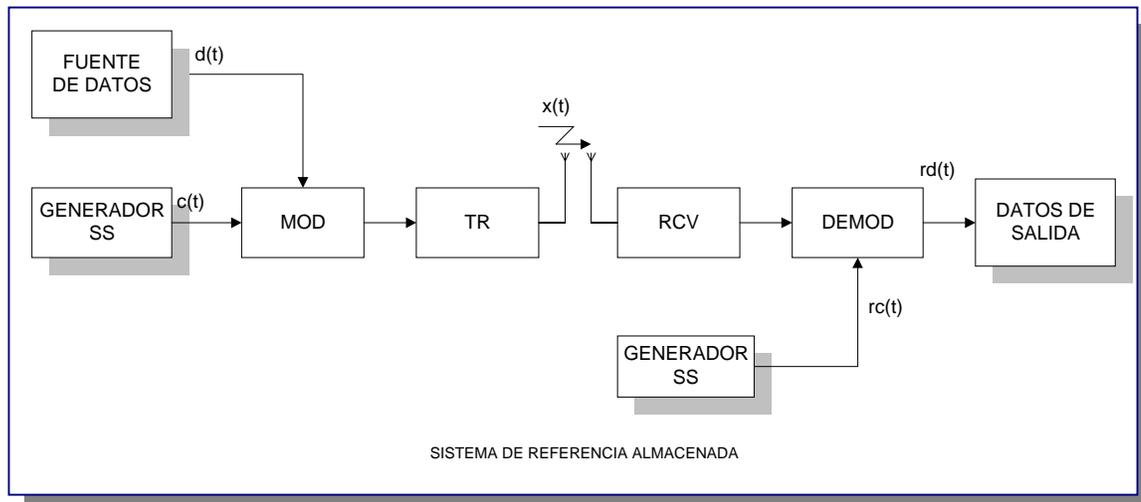


Figura 2.3 Sistema de Referencia Almacenada.

Sistemas de Filtro Acoplado (MF)

(Matched Filter, MF) Producen una señal de banda ancha a través de la utilización de un filtro el cual posee una respuesta impulsiva de banda ancha controlada pseudoaleatoriamente. La detección de la señal en el receptor emplea un filtro con las mismas características. La característica pseudo aleatoria de la respuesta de impulso garantiza la seguridad de la señal transmitida.

Ver figura 2.4

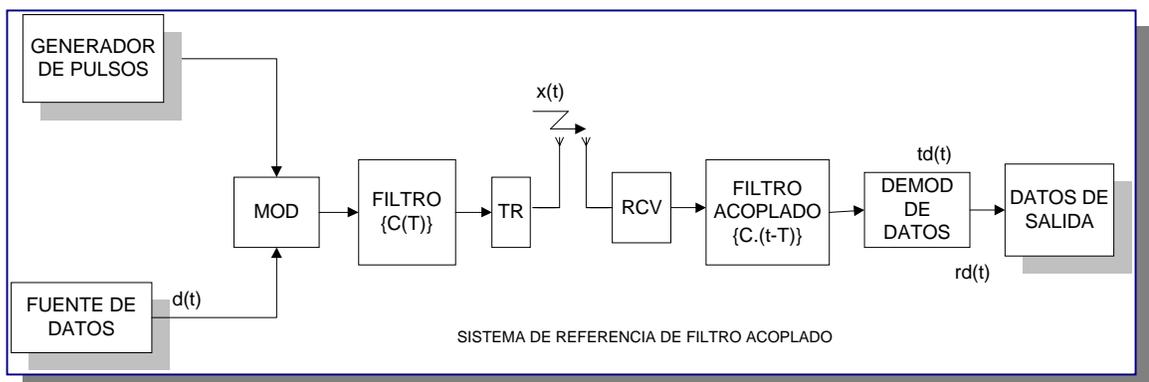


Figura 2.4 Sistema de Referencia de Filtro Acoplado

4. TÉCNICAS DE MODULACIÓN.

Otra manera de clasificar los sistemas de Espectro Disperso es a través de la técnica de modulación utilizada para generar las señales de Espectro Disperso. Algunas de las técnicas utilizadas en sistemas de Referencia Almacenada (SR) son brevemente explicadas a continuación:

Ruido como Portadora

En los primeros desarrollos de las técnicas de Espectro Disperso, simplemente se utilizó Ruido como señal portadora. Esta técnica proporcionó una aleatoriedad superior, pero podía ser efectuada solamente en sistemas TR. Daba oportunidad a que interceptores pudieran tener acceso a ambos canales, de tal forma que se reducía el factor de multiplicidad a 1 (no capacidad anti-intercepción).

Secuencia Directa

Con el objeto de realizar la dispersión, en sistemas de Secuencia Directa son empleadas secuencias pseudo aleatorias manipuladas por desplazamiento de fase en el modulador. Los datos a transmitir se modifican por medio de una secuencia binaria que tiene propiedades aleatorias, de tal forma que el código pseudo aleatorio (PN) resultante es mezclado con una portadora de RF para producir la señal DS.

Frecuencia Tambaleante

Otra técnica basada de los principios de la tecnología del radar, es la modulación en frecuencia con frecuencia tambaleante sobre un amplio ancho de banda; es una técnica similar a la de salto de frecuencia.

Saltos de Frecuencia

Sistemas de Saltos de Frecuencia manejan un sintetizador de frecuencias con una secuencia pseudo aleatoria de números, abarcando el rango del sintetizador, para realizar la dispersión de la portadora. En la forma básica de esta técnica, los datos son usualmente manipulados por desplazamiento de frecuencia (FSK) en la portadora. En un sistema de Saltos de frecuencia, la frecuencia es constante en cada tiempo de chip, pero cambia de chip a chip.

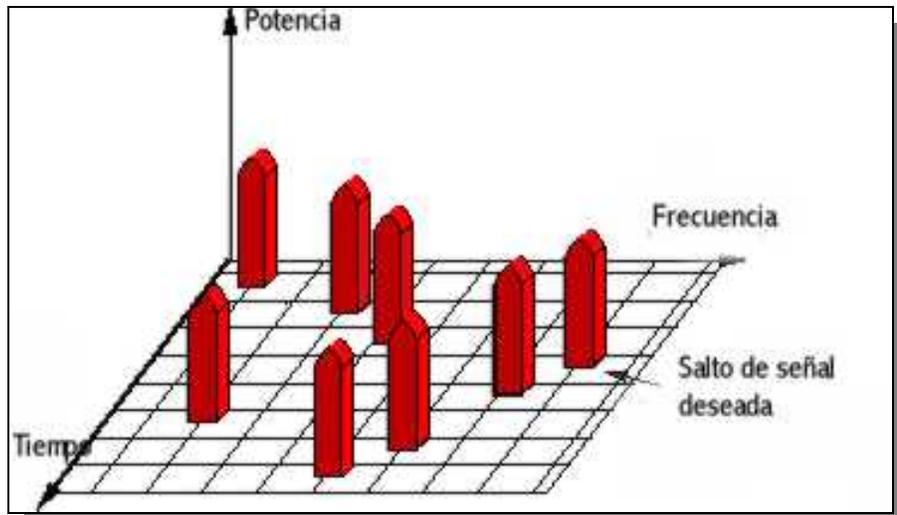


Figura 2.5 Ilustración del concepto de Saltos de Frecuencia.

Una desventaja de este método es que es difícil obtener una ganancia de procesamiento alta, es decir se tiene limitada la velocidad de los saltos con respecto a la velocidad de la información a transmitir. Se necesita además un sintetizador de frecuencia que sea capaz de desarrollar saltos rápidos sobre las frecuencias portadoras. Ver figura 2.5

El diagrama de bloque del sistema de Salto de Frecuencia se muestra en la figura 2.6.

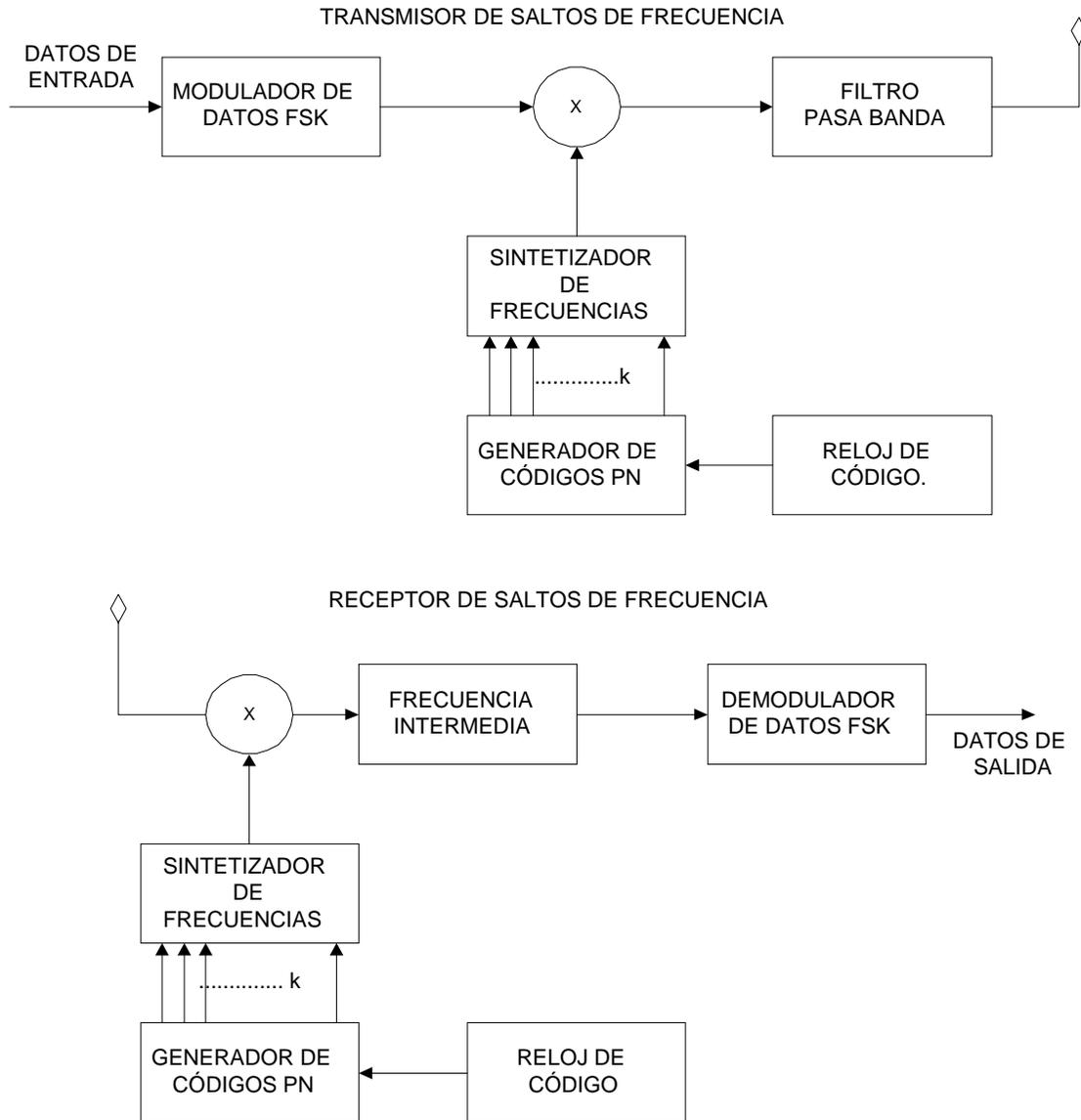


Figura 2.6. Diagrama de Bloques del Sistema de Saltos de Frecuencia.

Saltos de Tiempo

Saltos de Tiempo (Time hopping, TH) dispersa la portadora por medio de pulsos transmitidos angostamente espaciados.

La técnica de Saltos de Tiempo, también puede ser utilizado como una forma de multiplexación de tiempo permitiendo el uso de una antena para la transmisión y recepción.

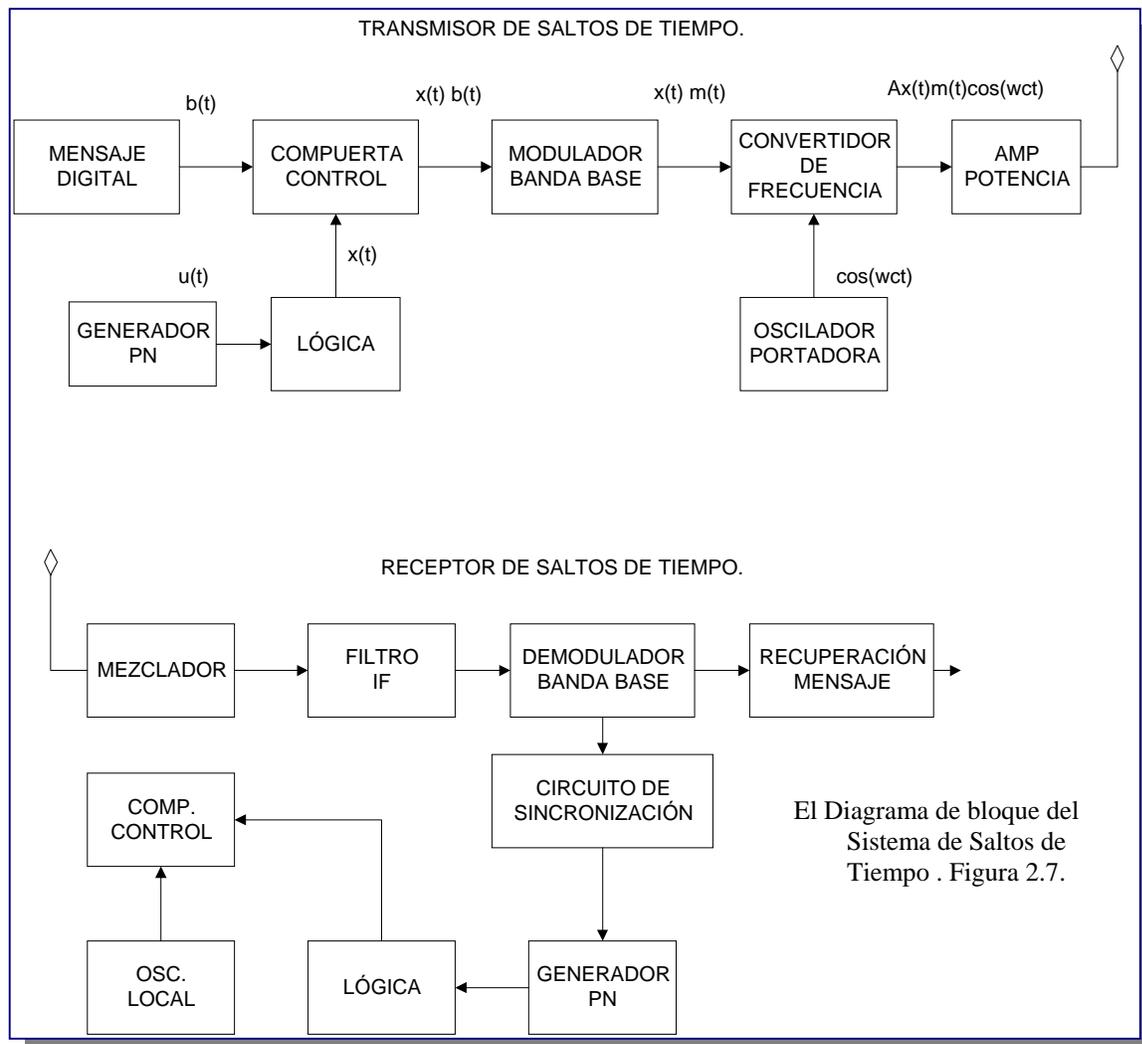
Una señal típica de saltos de tiempo es dividida en tramas, las cuales a su vez están divididas en intervalos de tiempo M . El mensaje es transmitido solamente en un intervalo de tiempo en la trama. El

intervalo de tiempo es seleccionado usando un generador de secuencia pseudo aleatoria.

Todos los bits de mensajes recolectados en la trama previa son luego transmitidos en una ráfaga durante el intervalo de tiempo seleccionado por el generador PN.

En el tiempo de salto el periodo de bit (T_b) puede ser dividido en un número de subintervalos. Uno de estos subintervalos es seleccionado pseudo aleatoriamente en cada intervalo de bit y se transmite un pulso, el cual transporta el valor de bit.

En un sentido el Salto de tiempo utiliza intervalos de tiempo o subintervalos de una manera análoga a como la técnica de saltos de frecuencia usa las frecuencias.



En la técnica de saltos de tiempo el nivel de potencia es incrementado para mantener el valor de energía por bit constante. Consecuentemente la densidad espectral de potencia para señales de salto de tiempo es cercana a la misma de una señal convencional que tenga la misma energía por bit. En la figura 2.8 se puede observar la composición de una trama de salto de tiempo.

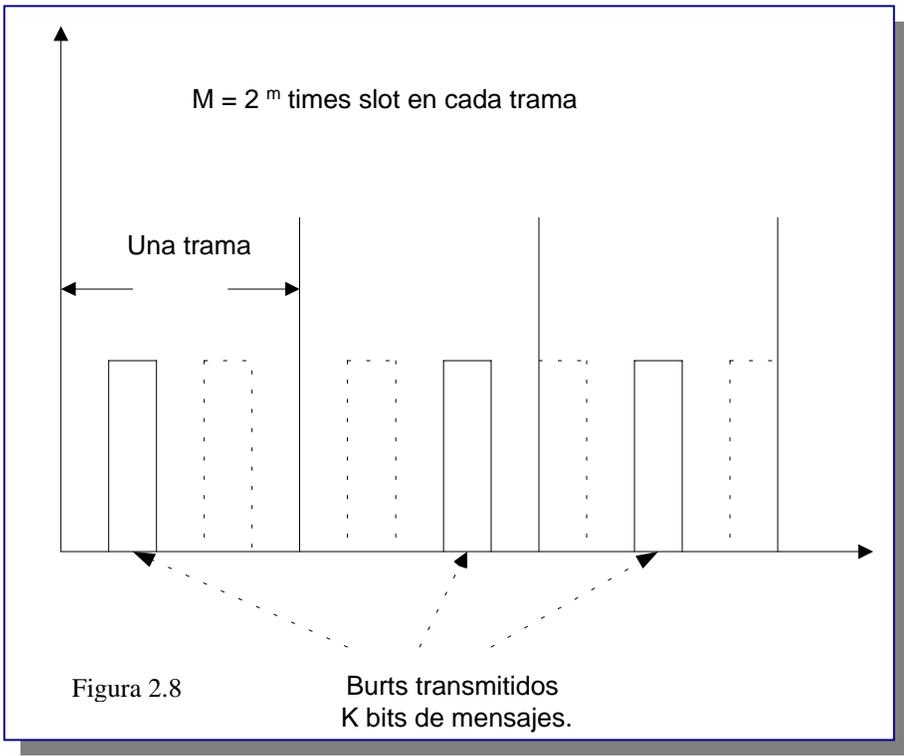


Figura 2.8

Bursts transmitidos
K bits de mensajes.

CAPITULO III: DISEÑO DEL EQUIPO DIDÁCTICO.

En el presente capítulo se explicará el funcionamiento de cada una de las etapas del sistema de comunicación de espectro disperso implementado, comenzando por las etapas de hardware y software del transmisor, y terminando con el receptor.

De lo que se trata es de transmitir datos a tres velocidades de transmisión preseleccionadas, codificarlas utilizando la técnica de Secuencia Directa (Ver teoría en Capítulo 2); una vez codificados los datos originales (modulados en el código PN) se modulan de nuevo en una alta frecuencia (portadora) y luego se transmiten en un canal. La modulación y demodulación en alta frecuencia no será parte del sistema diseñado, pudiendose utilizar módulos con distintas características de transmisión siempre que sean compatibles con el resto del sistema. Una vez demodulada la señal y convertida a lógica TTL, los datos obtenidos son sumados (adición módulo 2) con un código PN almacenado (generado por el microcontrolador); después de realizada esa operación se obtienen los datos originales.

Este proceso conlleva algunas dificultades por resolver, como son:
El sincronismo en dos aspectos:

En el transmisor, se debe sincronizar la señal de datos a transmitir, con el byte del código PN generado en el transmisor. En el receptor, se debe sincronizar la señal recibida y aún codificada, con el byte de código PN generado en el receptor.

El otro aspecto es que se debe sincronizar el reloj de la señal, con el reloj interno del sistema y adicionalmente, que el sistema funcione en armonía con el reloj del microcontrolador.

Para resolver el problema de sincronismo y obtener un enlace sin interrupción, se ha desarrollado el presente trabajo utilizando el microcontrolador 68HC12 de Motorola, cuya función principal es generar códigos pseudo aleatorios, codificar, decodificar y mantener el sincronismo durante el enlace, aún si el enlace se pierde momentáneamente. En el siguiente título se explica detalladamente el funcionamiento del sistema.

1. ETAPAS DEL SISTEMA:

El sistema constará de dos etapas principales:

- El Transmisor.
- El Receptor.

En la Figura 3.1 y 3.2 se presentan los diagramas de bloques para el transmisor y receptor respectivamente.

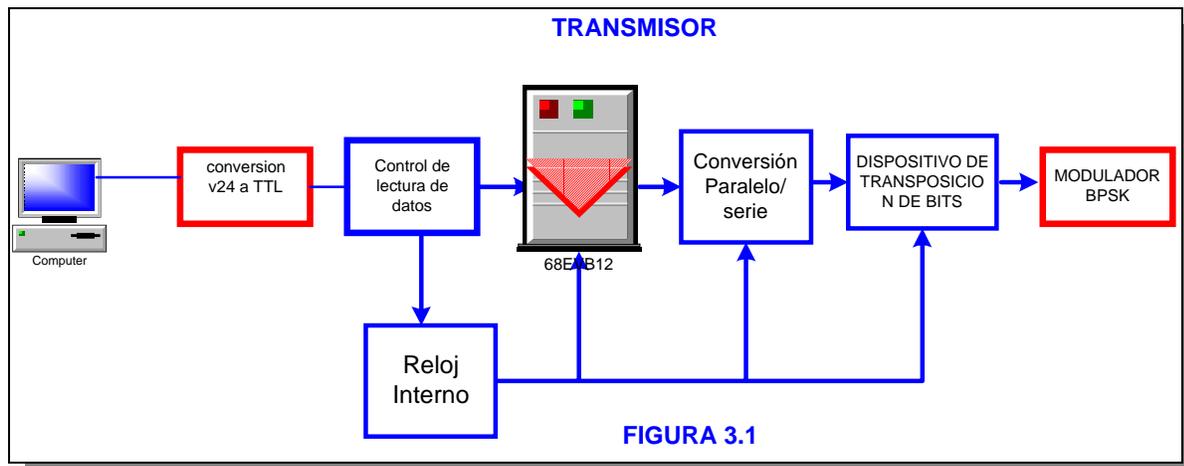
El Transmisor está compuesto por los siguientes bloques:

- Control de lectura de datos.
- El Reloj Interno.
- El Microcontrolador.
- El convertidor Paralelo / serie.
- El Transposicionador de bits.

El Control de lectura de datos hace la función de habilitar la transmisión de datos (mensaje), así como inicializar el reloj interno para la lectura de cada bit entrante del mensaje. Esto se hace mediante una interrupción del microcontrolador que es habilitada por el reloj interno del sistema; los datos pueden ser enviados en cualquier instante después de la inicialización del microcontrolador; si los datos no han sido enviados y el sistema se encuentra listo, la transmisión no es realizada, ésta se realiza hasta que el primer dato válido es enviado, cuando se dejan de enviar los datos al transmisor el sistema espera un cierto tiempo para interrumpir la transmisión de datos, y se restablece nuevamente cuando se envían datos al transmisor.

El Reloj Interno, tiene la función de generar las diferentes temporizaciones para las velocidades de transmisión a implementar; como los códigos PN son de 8 bits, además de generar la velocidad de transmisión preseleccionada, genera al mismo tiempo una frecuencia ocho veces mayor que la del reloj de transmisión. El funcionamiento se logra utilizando un oscilador de relajación con cristal. Como las frecuencias de trabajo no son múltiplos entre sí, es necesaria la utilización de dos cristales. Y para dividir las señales de reloj, se utiliza un contador de doce bits (IC2 4040). Las distintas velocidades se preseleccionan con puentes. Esto está claramente explicado en el diagrama esquemático del transmisor.

La Etapa del microcontrolador, es la etapa más compleja del sistema, ya que el transmisor es el que hace las operaciones de sincronismo y generación de códigos PN utilizando tres ecuaciones lineales para la generación de códigos pseudo aleatorios. Estas ecuaciones se explican más detalladamente en el Título "MODULO DE TRANSMISIÓN". El microcontrolador seleccionado para tal función es el MC68HC12 y para evitar construir un sistema mínimo se utiliza la tarjeta de evaluación M68EVB912B32 que además de ser un sistema mínimo del microcontrolador, posee varias ventajas para el desarrollo de sistemas con la utilización de sus diferentes modos de operación y la facilidad de programación por el programa monitor que incluye diferentes rutinas útiles al programador, entre éstas se encuentra el Debugger 12 que es un programa similar al debug del 80x86 de intel en el que se tiene acceso a los registros, memoria, puertos, etc, y en él se puede desarrollar directamente el programa de usuario, trasladar el programa a la memoria EEPROM y luego seleccionar el modo de operación para que el sistema arranque desde la EEPROM ejecutando desde el inicio la aplicación del programador.



El Convertidor Paralelo / serie es un arreglo de multiplexor de 16 bits sincronizado por un contador de carrera libre para que la transmisión serie

sea continua, por lo que el microcontrolador pone el dato a enviar en las ocho entradas que no se están transmitiendo (por medio de un algoritmo), luego cambia de puerto para que se envíen los datos puestos anteriormente. La etapa de transposición de bits, no es más que un Scrambler que rellena las cadenas de ceros o unos, con la única finalidad de codificar el bit de sincronismo, de manera que no se pueda identificar en la trama.

El receptor es mucho más complejo debido a que es este el que realiza las operaciones de sincronismo; es algo así como el esclavo del sistema ya que el transmisor solo envía el símbolo de sincronismo, pero es el receptor el encargado de procesarlo; los bloques que lo constituyen son:

- Decodificador de transposición de bits.
- Detector de Reloj.
- Detector de código de sincronismo.
- Convertidor Serie / Paralelo.
- Microcontrolador.

En las dos figuras, los bloques de conversión v24 a TTL y modulador BPSK son los bloques que no han sido diseñados en el sistema, por lo que solamente se explicarán los restantes bloques .

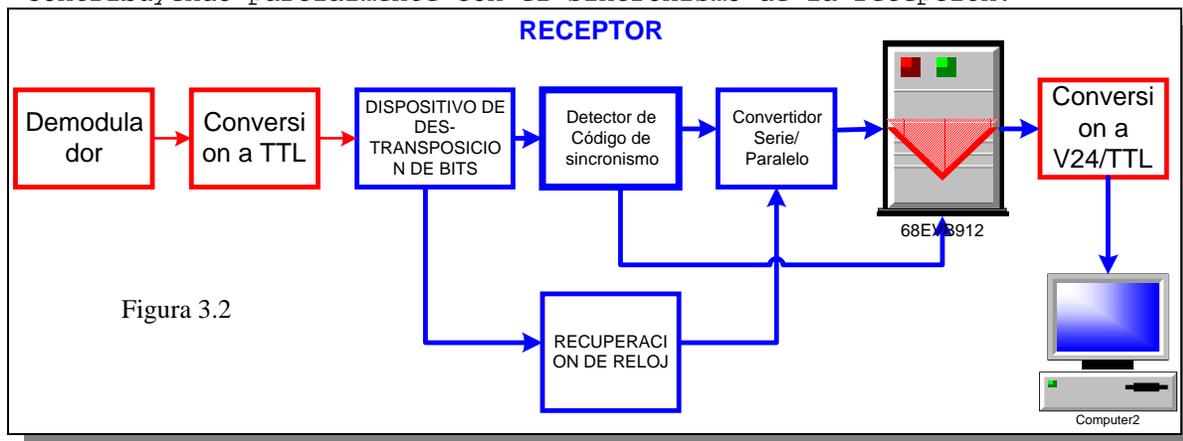
El bloque de decodificación de transposición de bits, decodifica la señal recibida, la cual el transmisor codificó (cadenas de unos y ceros), para obtener los datos requeridos para la decodificación con los códigos PN en el microcontrolador. Con este arreglo se aumenta el grado de seguridad en la comunicación.

El bloque de detección de Reloj, tiene como función obtener la señal de reloj en fase con los datos recibidos, esto se desarrolla utilizando una técnica de regeneración de reloj con PLL. De los datos recibidos, se obtienen los flancos de la señal (por medio de una etapa de detector de flancos) estos flancos se utilizan como señal de entrada al oscilador de enganchamiento de fase (PLL), cuya frecuencia libre se encuentra a la velocidad de los datos recibidos. Este circuito de retroalimentación se encarga de seguir y mantener en fase la frecuencia de la señal de entrada con la frecuencia que este proporciona .

El bloque de detección de código de sincronismo, se encarga de detectar un código PN = 00h y FFh en la ecuación; este símbolo indica el inicio de los códigos PN de una secuencia; pero durante el proceso, este símbolo no solo se transmite al inicio de la comunicación, si no que varias veces durante un enlace, debido a que la ecuación no provee infinitos códigos PN; este símbolo bien puede venir multiplicado por uno o por cero dependiendo del valor de bit del mensaje operado por el transmisor, por lo que cuando el resultado transmitido después de la suma módulo2 (Código PN de sincronismo), sea detectado por el receptor, el circuito debe decodificar este símbolo y reiniciar los códigos PN en el microcontrolador. Entonces el decodificador de sincronismo no es más que un arreglo de compuertas que envían una señal a los demás bloques para que realicen el sincronismo.

El convertidor serie / paralelo utiliza la misma etapa de detección del código de sincronismo para que el puerto paralelo del microcontrolador lea los datos y los opere con el código PN almacenado; de esta etapa se obtiene la señal para que el microcontrolador lea un puerto seleccionado por software de acuerdo a la señal recibida en el bloque de captura de eventos del microcontrolador.

El microcontrolador en esta etapa, tiene la misma función que el transmisor pero en lugar de introducir los datos en forma serie y sacarlos en paralelo, los toma en paralelo, los opera para sacarlos en forma serie ya decodificados; por lo que en realidad viene ser decodificador del sistema, contribuyendo parcialmente con el sincronismo de la recepción.



2. MODULO DE TRANSMISIÓN.

El módulo de transmisión realiza la función de codificar los datos con los códigos PN generados por medio de ecuaciones binarias en el microcontrolador, pero también es necesario sincronizar los datos recibidos del mensaje con el tiempo en que el microcontrolador los lee para sumarlos con los códigos PN. Es por eso que se necesita de un arreglo de circuitos discretos para el funcionamiento adecuado. A continuación se explican detalladamente los circuitos empleados, así como los algoritmos de las ecuaciones que generan los códigos pseudo aleatorios con que se codifica cada bit de mensaje recibido.

ETAPA DE CONTROL DE LECTURA DE DATOS:

El microcontrolador tiene un puerto específico para utilizarlo como captura de eventos; cada vez que hay un evento (el cual puede ser preseleccionado para ser detectado por flancos o nivel) se habilita una bandera que genera una interrupción de hardware; a esta interrupción se le puede dar servicio por medio de una sub-rutina, utilizando el vector de interrupción respectivo, o bien se puede deshabilitar la interrupción para obtener la lectura del registro en donde se habilita la bandera respectiva; las dos formas tienen sus ventajas dependiendo de la utilización del sistema, pero en este caso se utiliza el de lectura de la bandera sin interrupción por la razón que solamente estamos utilizando una entrada de captura de eventos. El reloj preseleccionado a la velocidad de transmisión de los datos genera la captura de eventos y el programa lee el bit que en ese instante está en la entrada de uno de los puertos del microcontrolador, lo suma con el código PN respectivo y lo saca a uno de los puertos paralelos para ser transmitido en serie al modulador; esto tarda 111 ciclos de reloj del microcontrolador en el caso mas tardado (a 8.0MHz de velocidad del bus de datos); el tiempo que tarda en atender la captura de cada evento es de $13.87\mu\text{s}$ contra $104.17\mu\text{s}$ que dura un tiempo de bit de datos a 9.6Kbps o a $15.625\mu\text{s}$ que dura un

tiempo de bit para una transmisión de 64Kbps. Entonces la entrada de datos al microcontrolador se hace muestreando la línea de datos (muestreo chato); el diagrama de tiempo siguiente (figura 3.3) muestra la adquisición de cada bit del mensaje. En el se verifica que la lectura de cada bit es asíncrona respecto de los datos, pero esta se puede realizar en cualquier tiempo de cada bit de datos y la muestra es instantánea (porque dura 1 ciclo de reloj del microcontrolador). Aún así existe la posibilidad que el muestreo suceda durante la transición entre un alto-bajo o viceversa, pero el microcontrolador tiene un nivel de decisión para esos valores.

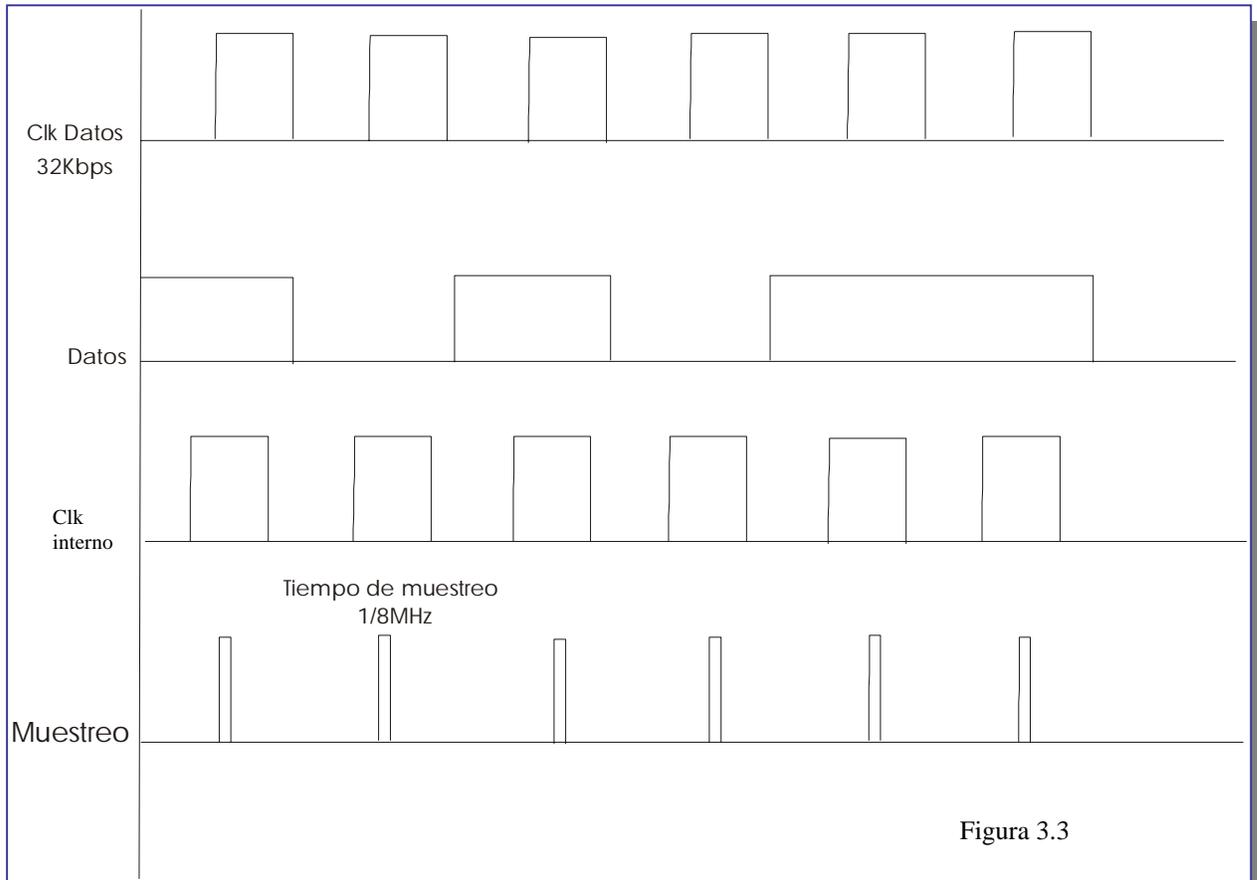


Figura 3.3

RELOJ INTERNO:

El reloj utilizado en el transmisor es un sistema compuesto por

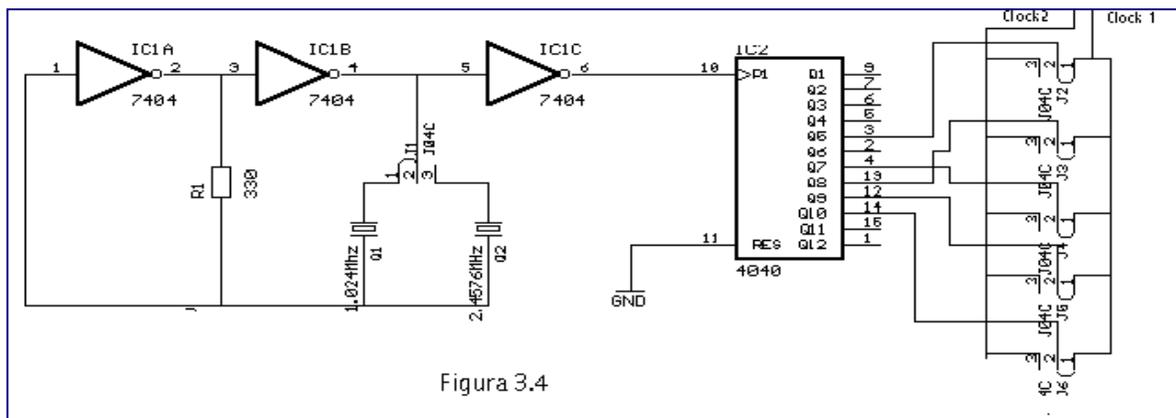
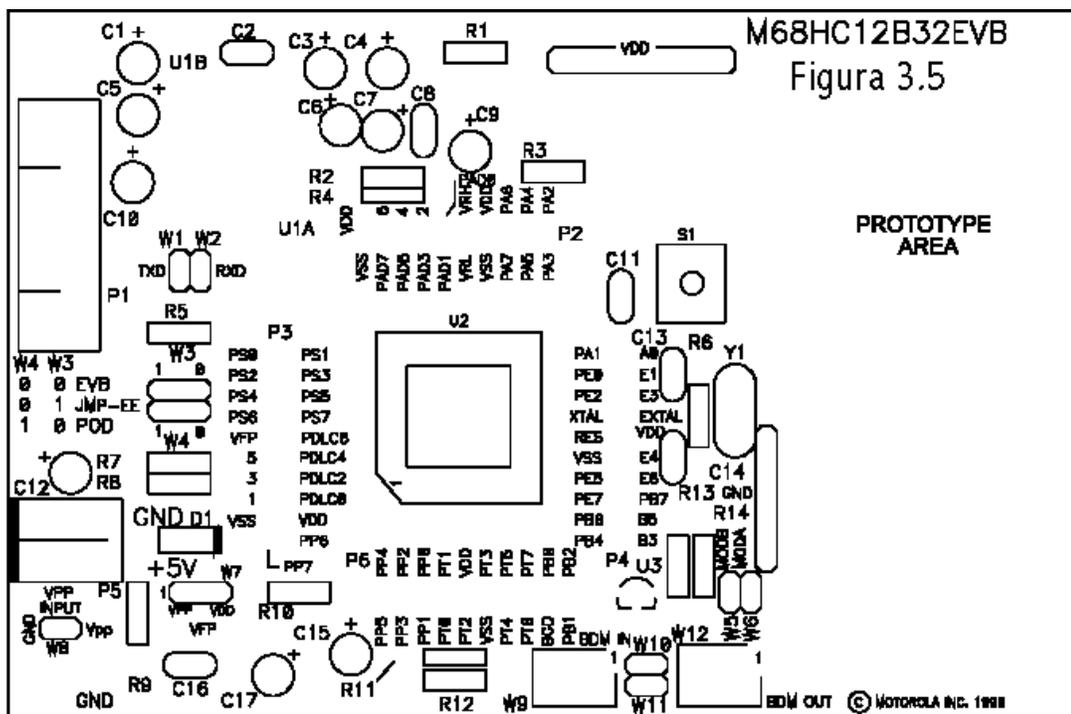


Figura 3.4

compuertas NOT con Schmitt Trigger y dos cristales seleccionados por puentes para la obtención de la frecuencia deseada por medio de un contador de 12 bits; con esto se pueden seleccionar las frecuencias de trabajo a las velocidades de transmisión de datos y a 8 veces la frecuencia de transmisión de datos para la conversión de paralelo a serie que utiliza la salida para el modulador. Ver figura 3.4. Los cristales son de los valores de 4.096MHz para la transmisión de 32KHz, esto se debe a que en el mercado no existen cristales de 256KHz; y de 2.4576MHz que es múltiplo de las velocidades de transmisión de 9.6KHz y 4.8KHz.

ETAPA DEL MICROCONTROLADOR:

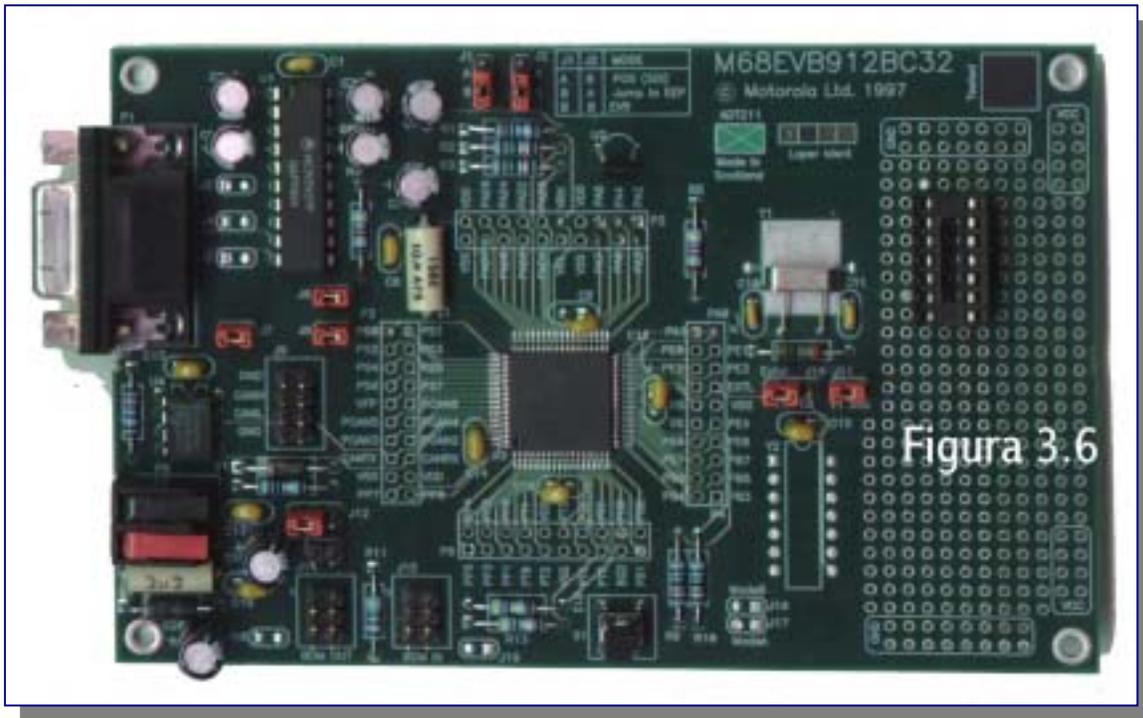
El microcontrolador en realidad es un sistema mínimo completo con memoria, y todos sus periféricos según se muestra en las figuras 3.5 y 3.6.



Es un módulo versátil cuya ventaja principal es que tiene un puerto serie tipo DB9 para la comunicación con una PC a través de un programa como el Digitalk para DOS, e Hiper Terminal para Windows, puede funcionar fácilmente con otros sistemas operativos de igual forma; la transferencia de archivos se hace por medio de un compilador gratuito "asl2.exe" que convierte un archivo de texto tanto en listado como en archivo binario arreglado en tramas para la transmisión serie. La implementación en las memorias del sistema se hace utilizando un programa llamado Debugger 12. Otra ventaja es que se puede compilar directamente desde el programa terminal, permitiendo modificación de memorias y registros, acceso a puertos, manipulación de vectores de interrupción, traslado de bloques de datos.

Para el sistema implementado se utilizan tres puertos, dos para salida de datos (estos son los puertos A y B); un tercer puerto se utiliza para entradas y salidas indistintamente según se han programado; en el PE2 se leen los bits seriales recibidos de la fuente de datos, el PE4 se

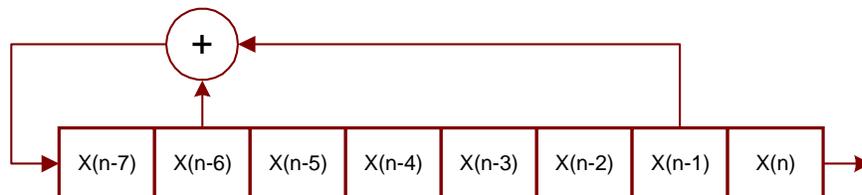
utiliza para la indicación de que el sistema está listo para transmitir, el PE5 se usa para inicializar el contador del multiplexor para la transmisión serie, y el PA0 y PA1 para que el sistema detecte la ecuación de códigos PN seleccionada.



ECUACIONES DE CODIGOS PN:

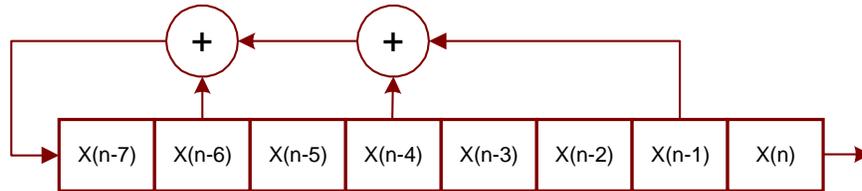
Se han utilizado tres ecuaciones lineales para la generación de códigos pseudo aleatorios, en la figura 3.7 se muestran las ecuaciones utilizadas.

ECUACIÓN 1: PE6 Y PE7 deben estar en #00 lógicos.



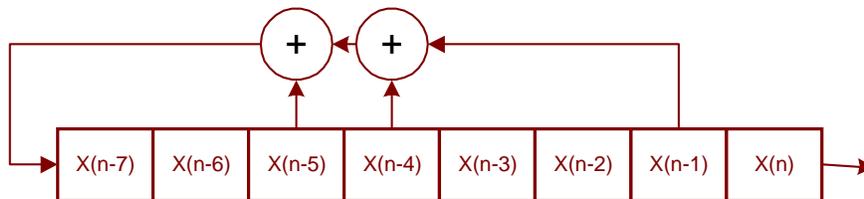
$$X_{(n-7)} = X_{(n-6)} \oplus X_{(n-1)}$$

ECUACIÓN 2: PE6 y PE7 deben tener #01 Lógico.



$$X_{(N-7)} = X_{(n-6)} \oplus X_{(n-4)} \oplus X_{(n-1)}$$

ECUACIÓN 3: PE6 y PE7 deben tener #11 lógicos.



$$X_{(N-7)} = X_{(n-5)} \oplus X_{(n-4)} \oplus X_{(n-1)}$$

El flujograma del programa principal se presenta en la figura 3.7, 3.8, y 3.9

FLUJOGRAMA
PROGRAMA PRINCIPAL

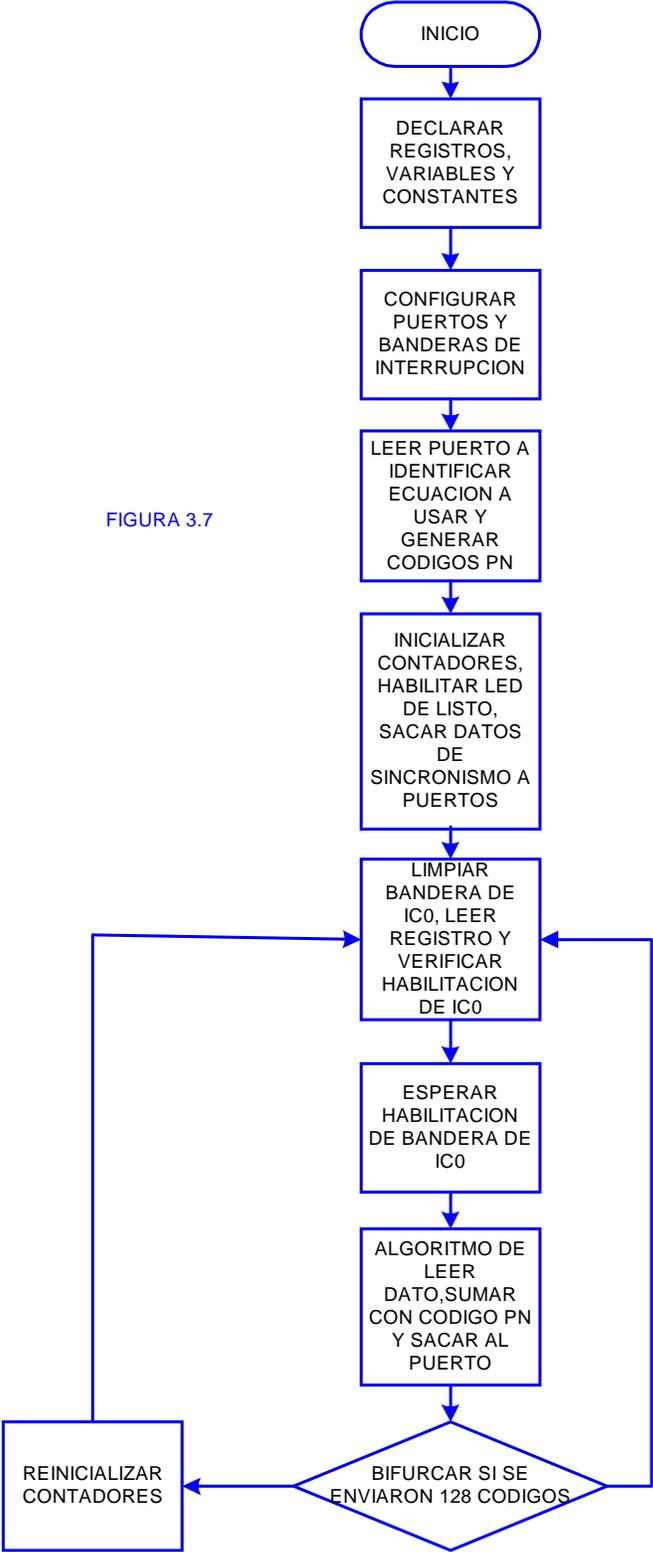
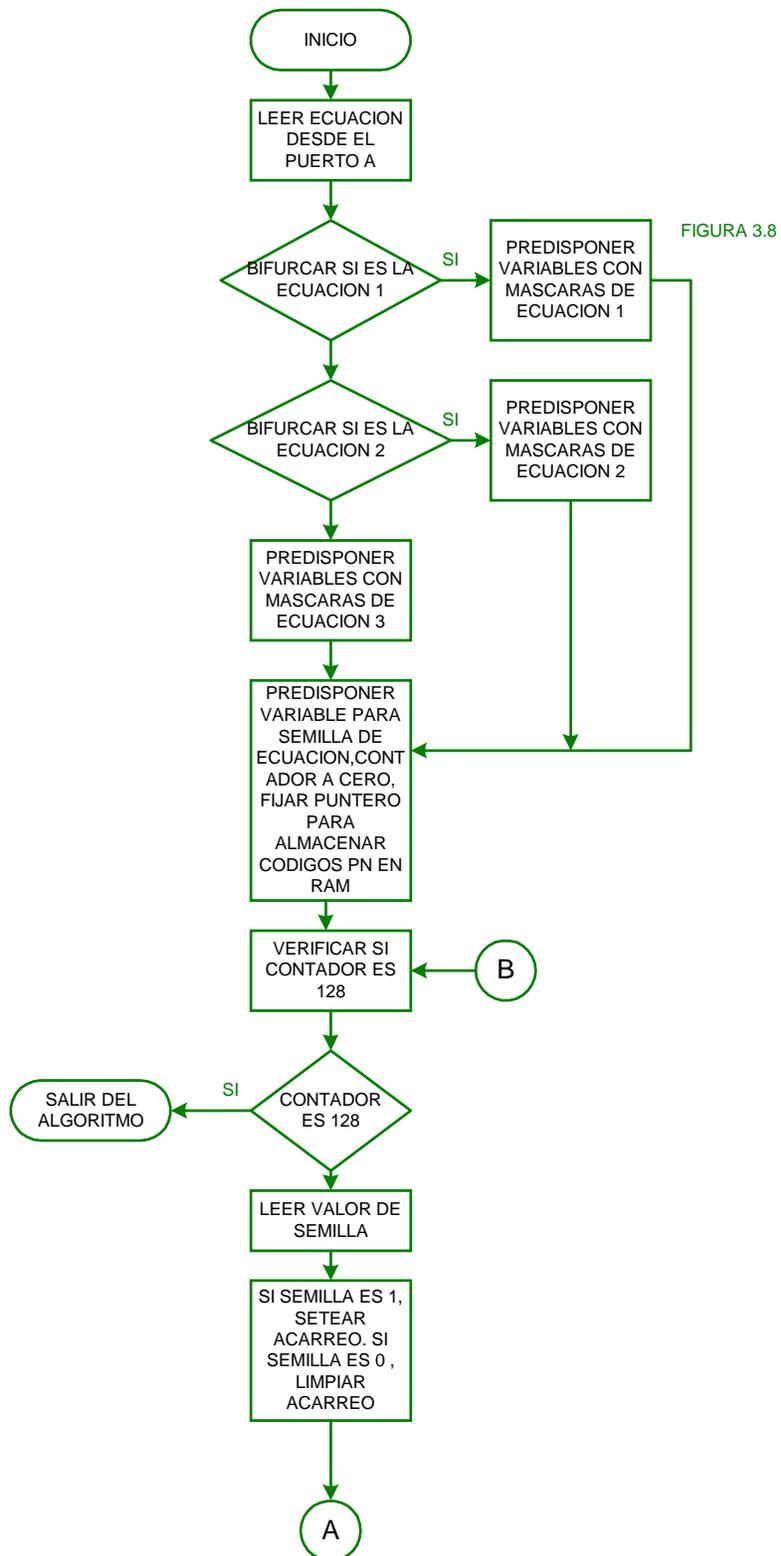
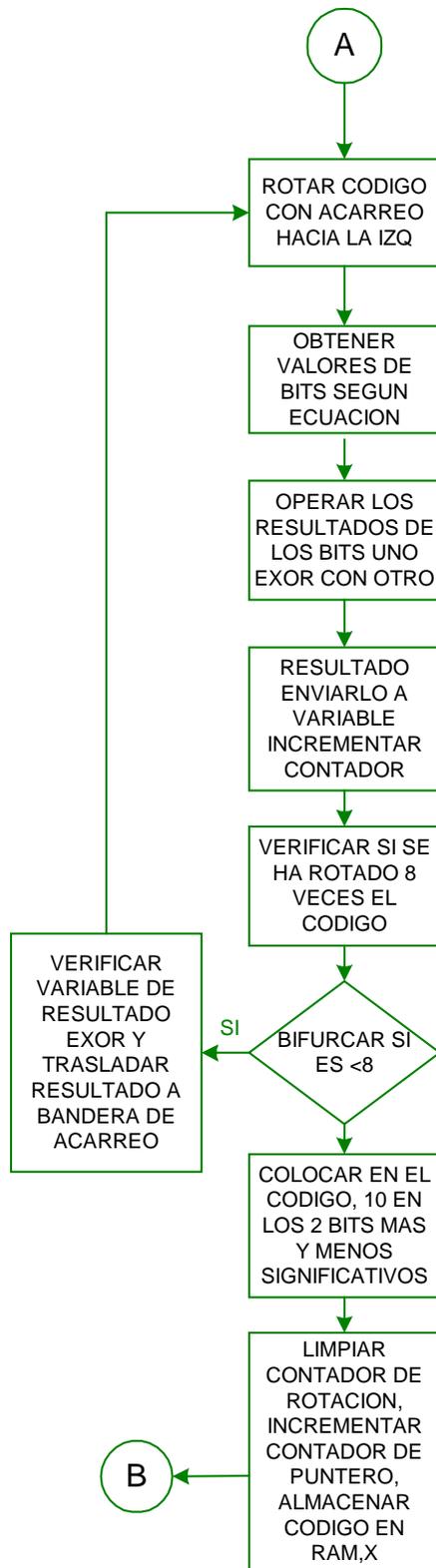


FIGURA 3.7

**ALGORITMO DE
GENERACION DE
CODIGOS
SEUDO ALEATORIOS**





**ALGORITMO DE LEER DATO
Y SUMAR CON CODIGO PN**

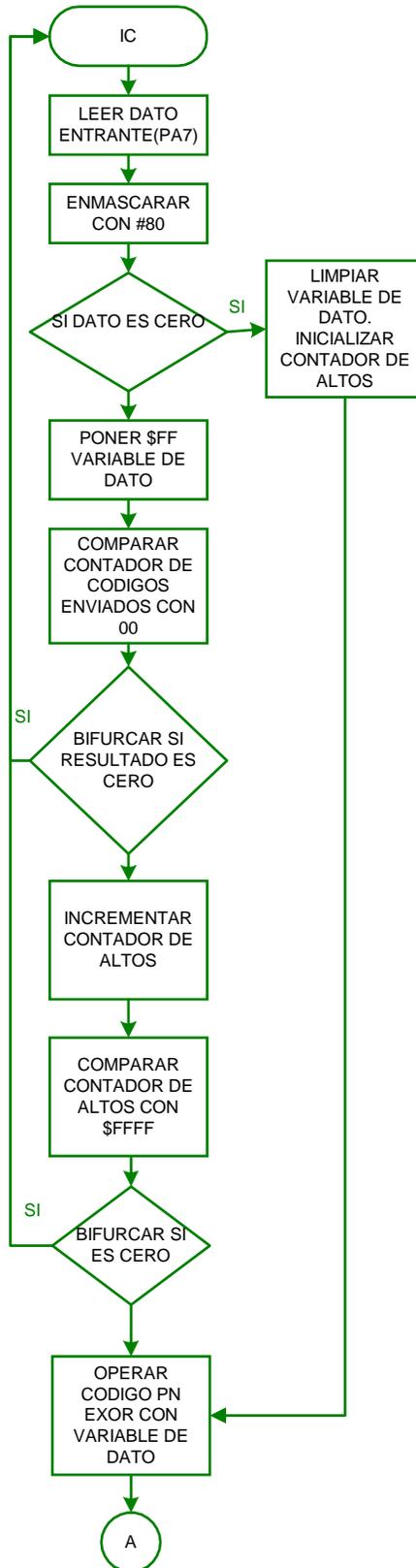
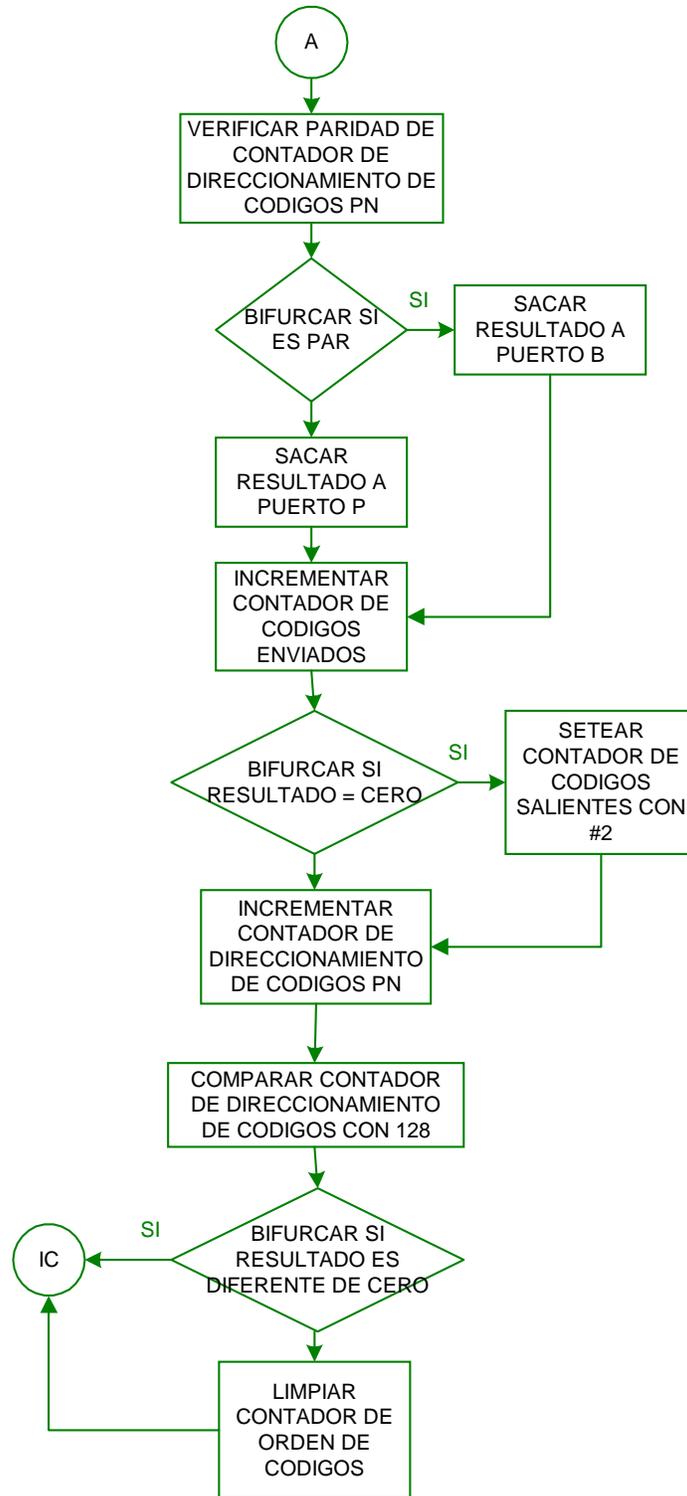


FIGURA 3.9



El programa del Transmisor se presenta a continuación de acuerdo al flujo grama anterior.

PROGRAMA PARA EL TRANSMISOR DEL SISTEMA DE ESPECTRO DISPERSO
ELABORADO POR: OSCAR BLANCO

Genera los códigos pseudo aleatorios de acuerdo a la ecuación seleccionada y almacena estos en la ram, saca los datos por Input capture. Ecuaciones Lineales. Puertos de salida P para los datos impares y B para datos pares.

```
;*****MAPA DE MEMORIA*****  
;    $0D00 PROGRAMA PRINCIPAL.  
;  
;    $0890 VARIABLES Y CONSTANTES.  
;  
;    $0800 CODIGOS GENERADOS  
;*****DATOS,VARIABLES Y CONSTANTES*****
```

ORG \$0890

;VARIABLES:

```
MASK      db 00  
MASK1     db 00  
MASK2     db 00  
MASK3     db 00  
COD       db 00  
CARRY     db 00  
VAR1      db 00  
VAR2      db 00  
VAR3      db 00  
CONTA     db 00  
CONTA1    db 00  
CONTA2    db 00  
MEM2      db 00
```

;REGISTROS

```
PUERTOA   EQU  $00  
DDRA      EQU  $02  
PUERTOB   EQU  $01  
DDR      EQU  $03  
PUERTOE   EQU  $08  
DDRE      EQU  $09  
PUERTOP   EQU  $56  
DDRP      EQU  $57  
TIOS      EQU  $80  
TMSK1     EQU  $8C  
TMSK2     EQU  $8D  
TCTL4     EQU  $8B  
TFLG1     EQU  $8E  
TC0L      EQU  $91  
TC0H      EQU  $90  
TSCR      EQU  $86  
DATOS     EQU  $0800
```

```
;*****
```

```

ORG $0D00          ;PROGRAMA PRINCIPAL

SEI
LDAA #$01
staa TCTL4
staa TMSK1 ;Enmascara la interrupcion IC0
ldaa #$ff ;
staa DDRB ;Puerto B como salida
STAA DDRP ;PUERTO P COMO SALIDA
LDAA #$80 ;MASCARA DEL TIMER
STAA TSCR ;Habilita el Timer
LDAA #$28
STAA DDRA ;Configura pines de Puerto A como I/O
CLR  CONTA2
LDX  #$00 ;CONTADORES
LDY  #$00
CLR  COD ;Variable de Código actual a enviar
ldaa #$20 ; detiene contador y registro de desplazamiento
staa PUERTOA ;
ldaa PUERTOA
ANDA #$03 ;Mascara para separar bits 7,6
CMPA #$01 ;Mascara para comparar con bit 6 habilitado
BMI  FUN1
BEQ  FUN2
BRA  FUN3
FUN1:
ldaa #$42 ;MASCARA ECUACIÓN 1
staa MASK
LDAA #$02
staa MASK1
ldaa #$40
staa MASK2
ldaa #$00
staa MASK3
BRA  UNO
FUN2:
ldaa #$4A ;MASCARA ECUACIÓN 2
staa MASK
LDAA #$02
staa MASK1
ldaa #$08
staa MASK2
ldaa #$40
staa MASK3
BRA  UNO
FUN3:
ldaa #$44 ;MASCARA ECUACION 3
staa MASK
LDAA #$04
staa MASK1
ldaa #$00
staa MASK2
ldaa #$40
staa MASK3
UNO:
CLR  DATOS,X
LDAA #$01 ; Carga semilla en variable Carry
STAA CARRY
PRINCIP:
CPX  #$80 ; verifica si contador esta en 128
BEQ  LISTO ; bifurca si ya se generaron los 128 códigos

```

```

LISTO:      BRA    CONTINUAR
            DEX
            LDAA  #$55
            STAA  DATOS,X
            LDAA  #$28 ;ESCRIBE EN PA3 led de listo
            LDX   #$00 ; detiene contadores y registro de desplazamiento.
            LDY   #$00
            STAA  PUERTOA
            LDAA  #$55 ;Saca este dato para iniciar el reloj del RX
            STAA  PUERTOP
            STAA  PUERTOB
            JMP   inicio      ;Salta a esperar evento
CONTINUAR:  LDAA  CARRY
            BEQ   CLCARRY
            BRA   SECARRY
CLCARRY:    CLC           ;si es cero limpia acarreo (semilla)
            BRA   CONTINUA1
SECARRY:    SEC           ;si es 1 setea acarreo
CONTINUA1:  LDAA  COD      ;Carga A con código PN anterior
            ROLA           ;lo gira con acarreo a la izq.
            STAA  COD      ;lo almacena
            ANDA  MASK     ;obtiene los bits según ecuación
            TAB           ;para hacer exor y pasarlos al lugar de
            ANDA  MASK1    ;la semilla
            BEQ   VAR10
            LDAA  #$01
            STAA  VAR1
            BRA   CONTINUA2
VAR10:      CLR    VAR1
CONTINUA2:  TBA
            ANDA  MASK2
            BEQ   VAR20
            LDAA  #$01
            STAA  VAR2
            BRA   CONTINUA3
VAR20:      CLR    VAR2
CONTINUA3:  TBA
            ANDA  MASK3
            BEQ   VAR30
            LDAA  #$01
            STAA  VAR3
            BRA   CONTINUA4
VAR30:      CLR    VAR3
CONTINUA4:  LDAA  VAR1
            EORA  VAR2
            EORA  VAR3
            STAA  CARRY
            INY
            CMPY  #$08
            BNE  CONTINUA5
            LDY   #$00
            INX
            LDAA  COD
            JMP   DISCR
CONTINUA5:  LDAA  CARRY
            BEQ   CLCARRY1
            BRA   SECARRY1

```

```

CLCARRY1:  CLC
           BRA   CONTINUA6
SECARRY1:  SEC
CONTINUA6: JMP   CONTINUA1
inicio:    LDAA  TFLG1 ; To clear OC0 Flag, first it must be read,
           ORAA  #$01 ;1ciclo      then a "1" must be written to it
           STAA  TFLG1 ;3
flag1:     NOP    ;1
           BRCLR TFLG1,$$01,flag1;4 brinca si tflg1 cambio a 00
           LDAA  PUERTO A ; Lee puerto A
           CPX   #$0
           BNE   NORM1
           STAA  VAR2
NORM1:     ANDA  $$10 ;
           BEQ   CLRDAT ; Si es cero bifurca para limpiar Variable
           LDAA  $$$FF ;3 de "Dato" recibido.
           STAA  VAR1 ;3 si no lo pone todo en $$$FF
           TBEQ  Y,inicio;3 Si Y=0 bifurcar, si no seguir
           PSHX
           LDX   CONTA
           INX
           STX   CONTA
           PULX
           LDD   $$$FFFF
           CPD   CONTA
           BNE   TXDAT;si el primer cont, llega a la max cuenta (1seg)
           INC   CONTA2 ;se incremente el segundo contador
           CLR   CONTA ;tener los 5 segundos de espera.
           CLR   CONTA1
           LDAA  $$05
           CMPA  CONTA2
           BEQ   FIN
           BRA   TXDAT
CLRDAT:    TBNE  Y,CLRDAT2;3
           LDAA  $$08 ;1 para habilitar contador, registros de desplaz.
           STAA  PUERTO A ;*****3 y led.
CLRDAT2:   CLR   VAR1 ;3
           CLR   CONTA
           CLR   CONTA1
TXDAT:     CPX   $$01
           LBEQ  ARREG
NORM2:     LDAA  DATOS,X ;4 obtiene el código respectivo
EORDI:     EORA  VAR1 ;3 lo suma al dato a transmitir
           XGDY
           STAB  MEM2 ;3 y verificar si es par o impar o si es cero
           XGDY
           LDAB  $$01 ;3
           ANDB  MEM2 ;3 verifica si Y es cero o par
           BNE   SAPTOA ;3/1 si es par saca dato a PTOB
           STAA  PUERTO B ;3 si es impar a PTOA
           BRA   SALT ;3/1
SAPTOA:    STAA  PUERTOP ;3
SALT:      INY   ;1
           BNE   SALTO ;3/1 si Y es FFFF
           LDY   $$02 ;le pone un valor par para que siga incrementando
SALTO:     INX   ;1
           CPX   $$0080 ;2

```

```

        LBNE inicio      3/1
        LDX  #$00 ;2
        JMP  inicio      ;3
FIN:    LDAA  #$20
        STAA PUERTO A ; para detener el contador y el raz.
        CLR  CONTA
        LDX  #$00
        LDY  #$00
        JMP  inicio
DISCR:  CPX  #$01
        BEQ  PRICO
        ANDA #$3C
        EORA #$82
YA:     STAA DATOS,X
        JMP  PRINCIP
PRICO:  LDAA  #$AA
        BRA  YA
ARREG:  LDAA  VAR2
        ANDA #$80
        BEQ  CLRVAR2
        LDAA #$FF
        BRA  COMPA
CLRVAR2: LDAA  #$00
COMPA:  CMPA  #$00
        BEQ  CERO1
        LDAA VAR1
        CMPA #$FF
        BNE CERO2
        JMP  NORM2
CERO2:  LDAA  #$53
        JMP  EORDI
CERO1:  LDAA  VAR1
        CMPA #$FF
        BEQ  CERO2
        JMP  NORM2

```

ETAPA DE CONVERSIÓN PARALELO / SERIE.

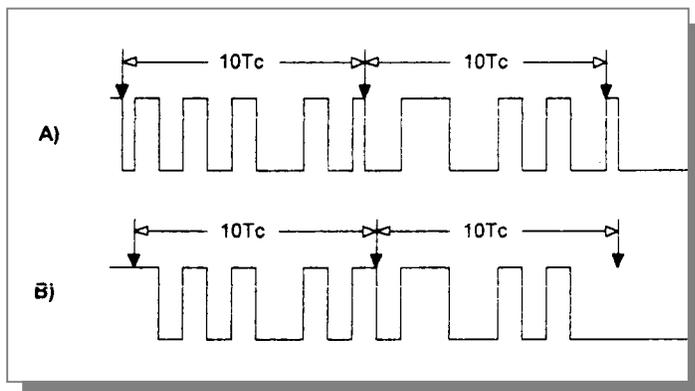


Figura 3.10

Esta etapa está compuesta por un arreglo de multiplexor-contador, con la finalidad de generar una transmisión serial continua a partir de una salida en paralelo que es proporcionada por el microcontrolador. De esta manera se resuelve el problema de sincronizar los datos del mensaje con los códigos PN (Ver figura 3.10).

En el sistema de espectro disperso de secuencia directa, los tiempos de transición de los datos deben ser iguales a los tiempos de transición del símbolo de la secuencia binaria. En la figura 3.10 se muestra un ejemplo de datos multiplicados por una secuencia PN para $N=10$ cuando:

- No hay coincidencia de los relojes de la secuencias. El problema es que puede ser que cualquiera lea los datos directamente de una copia de la secuencia binaria, aun cuando la secuencia binaria PN sea desconocida. Se puede estimar el reloj de la secuencia y luego determinar las transiciones aperiódicas, las cuales son debidas a los datos.
- Se muestra la coincidencia de los relojes de los datos y la secuencia PN, donde es imposible leer los datos sin el conocimiento de la secuencia pseudo aleatoria.

La solución resulta debido a que la operación exor es realizada dentro del microcontrolador y el resultado es sacado hacia los puertos paralelos y transmitidos en forma serial sin la necesidad de utilizar un tiempo adicional para cargar el dato paralelo, lo que generaría el caso A de la figura 3.10. Con la utilización del multiplexor, mientras se transmite un byte, se coloca el otro en las siguientes ocho líneas, de esa manera se realiza una trama serie continua. El diagrama esquemático se presenta en la figura 3.11.

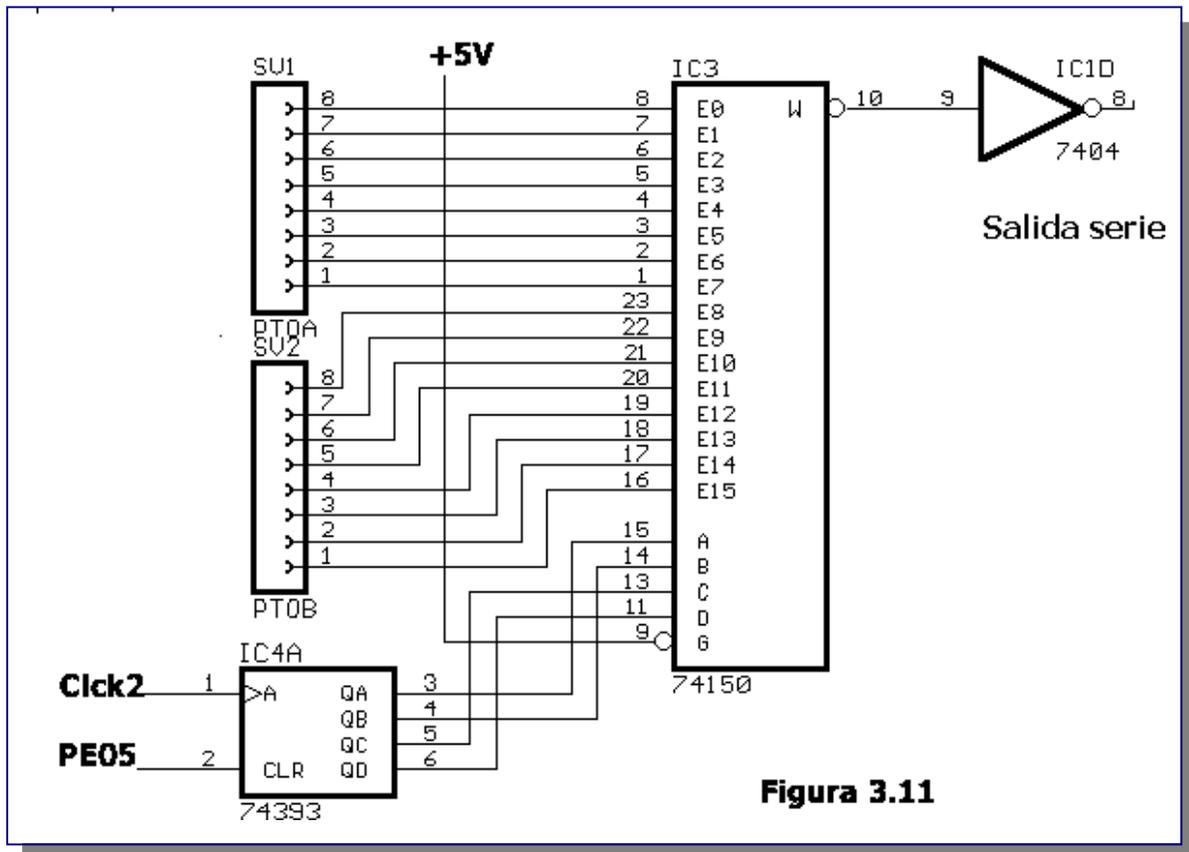


Figura 3.11

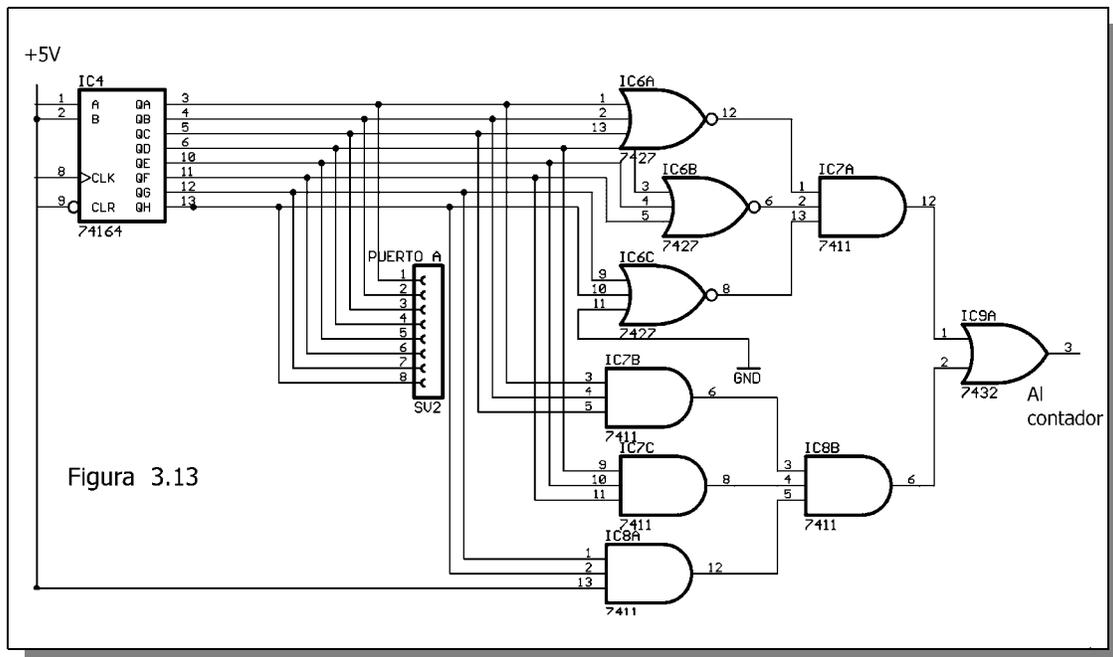
ETAPA DE TRANSPOSICIÓN DE BITS.

3. MÓDULO DE RECEPCIÓN

El módulo de recepción realiza la función de decodificar los datos recibidos del demodulador con los códigos PN generados por medio de ecuaciones binarias en el microcontrolador del receptor (referencia almacenada); es necesario sincronizar los datos recibidos del demodulador con el tiempo en que el microcontrolador los lee en forma paralela, para sumarlos con los códigos PN. Es por eso que se necesita de un arreglo de circuitos discretos para el funcionamiento adecuado del sistema. A continuación se explican detalladamente los circuitos empleados, así como los algoritmos que difieren de los del Transmisor.

ETAPA DE DETECTOR DE CÓDIGO DE SINCRONISMO.

Esta etapa se encarga de habilitar la lectura del dato puesto en las salidas del registro IC4 de la figura 3.13, cuando es recibido el byte de sincronismo, que bien puede ser un \$00 o \$FF. Esto lo hace enviando un pulso tanto hacia el contador (para reiniciarlo) y como hacia el terminal de Input capture cero (IC0) del microcontrolador, con la finalidad de que sea leído el dato en los terminales del registro de desplazamiento. El diagrama circuital se presenta en la figura 3.13.



ETAPA DE DETECCIÓN DE RELOJ.

Esta etapa utiliza un PLL para la regeneración del reloj; el diagrama de bloques de la figura 3.14a, representa las fases de la regeneración.

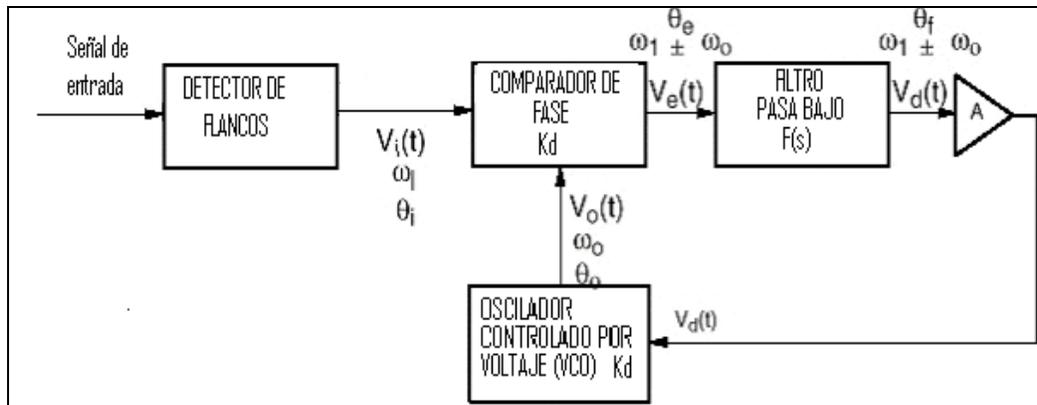


Figura 3.14a

La función principal de la etapa del detector de flancos es obtener a partir de la señal de datos de entrada una señal de reloj que varíe lo menos posible con respecto al reloj de transmisión de los datos. Esta señal sirve como señal de entrada al circuito oscilador de enganchamiento de fase (PLL). Cuando a la entrada de esta etapa se tiene un nivel en alto, en un primer momento, esta señal de datos en alto es 'exoreada' con un nivel bajo que se tiene en la salida del capacitor del arreglo pasa bajo (ver figura 3.14b), obteniendo como resultado un nivel alto a la entrada del PLL, luego cuando el capacitor está a su mitad de carga éste proporciona un voltaje de 2.5 v el cual es reconocible como nivel alto en la exor CMOS (7486), obteniéndose de esta manera un nivel en alto en el pin 2 de la exor y como resultado un nivel bajo en la entrada del PLL.

Esto nos proporciona la señal necesaria para que la configuración de la gama de captura del PLL (filtro pasa bajo) sea lo menos ancho posible y de esta manera las propiedades de rechazo de interferencias del PLL mejoren ya que el voltaje de error ocasionado por una frecuencia perturbadora adicional se atenúa por el filtro paso bajo y la respuesta transitoria del bucle (la respuesta del PLL a los cambios súbitos de la frecuencia de entrada dentro de la gama de captura) llega a ser muy amortiguado.

f_o).

Cuando el bucle está enganchado ($f_i = f_o$; entonces $f_i + f_o = 2f_i$ y $(f_i - f_o) = 0$); de ahí que, a la salida del comparador de fase sólo tengamos una componente DC. El filtro paso bajo anula la componente de frecuencia suma por estar ($f_i + f_o$) fuera de su ancho de banda pero deja pasar la DC que se amplifica entonces y se aplica al VCO.

ENGANCHE Y CAPTURA

Consideremos ahora el caso en que el bucle no está aún enganchado. El comparador de fase mezcla nuevamente las señales de la entrada y del VCO produciendo componentes suma y diferencia de frecuencia. Sin embargo, la componente diferencia puede caer fuera del ancho de banda del filtro paso bajo y anularse al mismo tiempo con la componente de frecuencia suma. Si este es el caso, no se transmite ninguna información al VCO y este permanece en su frecuencia libre inicial.

Cuando la frecuencia de entrada se aproxima a la del VCO, la componente diferencia de frecuencias disminuye y se acerca al borde de la banda del filtro paso bajo. Ahora alguna componente de la diferencia de frecuencias pasará, haciendo que la frecuencia del VCO se acerque a la frecuencia de la señal de entrada. Esto, producirá a la vez, que disminuya la frecuencia de la componente diferencia lo que permite a su vez que pase más información a través del filtro paso bajo hacia el VCO. Esto es esencialmente un mecanismo de realimentación positiva que provoca que el VCO enganche con la señal de entrada. Teniendo en cuenta lo dicho, podríamos definir de nuevo el término "gama de captura" como 'la gama de frecuencia alrededor de la cual, la frecuencia libre inicial del VCO puede enganchar con la señal de entrada'. La gama de captura es una medida de qué frecuencias de señal de entrada debemos tener para enganchar al VCO. Esta "gama de captura" puede llegar a tener cualquier valor dentro de la gama de enganche y depende en primer lugar del flanco del ancho de banda del filtro paso bajo y en segundo lugar de la ganancia del lazo-cerrado del sistema. Para en nuestro caso la gama de captura es de:

Para 4.8Kbps:	$f_o = 38.4\text{KHz}$	$f_{\text{min}} = 23.14\text{KHz}$	$f_{\text{max}} = 53.66\text{KHz}$
Para 9.6Kbps:	$f_o = 76.8\text{KHz}$	$f_{\text{min}} = 31.66\text{KHz}$	$f_{\text{max}} = 121.94\text{KHz}$
Para 32Kbps:	$f_o = 256\text{KHz}$	$f_{\text{min}} = 169.9\text{KHz}$	$f_{\text{max}} = 342\text{KHz}$
Para 64Kbps:	$f_o = 512\text{KHz}$	$f_{\text{min}} = 281\text{KHz}$	$f_{\text{max}} = 742.9\text{KHz}$

Es este fenómeno de captura de señal, el que le da al bucle, las propiedades selectivas de frecuencia.

EFFECTOS DEL FILTRO PASO BAJO

En la manera de comportarse el lazo. El filtro paso bajo efectúa una doble función.

La primera, atenuar y rechazar las componentes de alta frecuencia a la salida del detector de fase, mejorando las características de rechazo de interferencias, la segunda, proporcionar una señal durante un corto tiempo (memoria del filtro) al PLL asegurando un rescate rápido de la señal, si el sistema se sale del enganche debido a algún ruido transitorio. Disminuir el ancho de banda del filtro paso bajo tiene los efectos siguientes sobre el rendimiento de sistema:

- a) El proceso de captura llega a ser más lento, y el *pull-in-time* aumenta.
- b) La gama de frecuencias de captura disminuye.
- c) Las propiedades de rechazo de interferencias del PLL mejoran ya que el voltaje de error ocasionado por una frecuencia perturbadora adicional se atenúa por el filtro paso bajo.
- d) La respuesta transitoria del bucle (la respuesta del PLL a los cambios súbitos de la frecuencia de entrada dentro de la gama de captura) llega a ser muy amortiguado.

En la figura 3.14c se muestra el circuito oscilador de enganchamiento de fase.

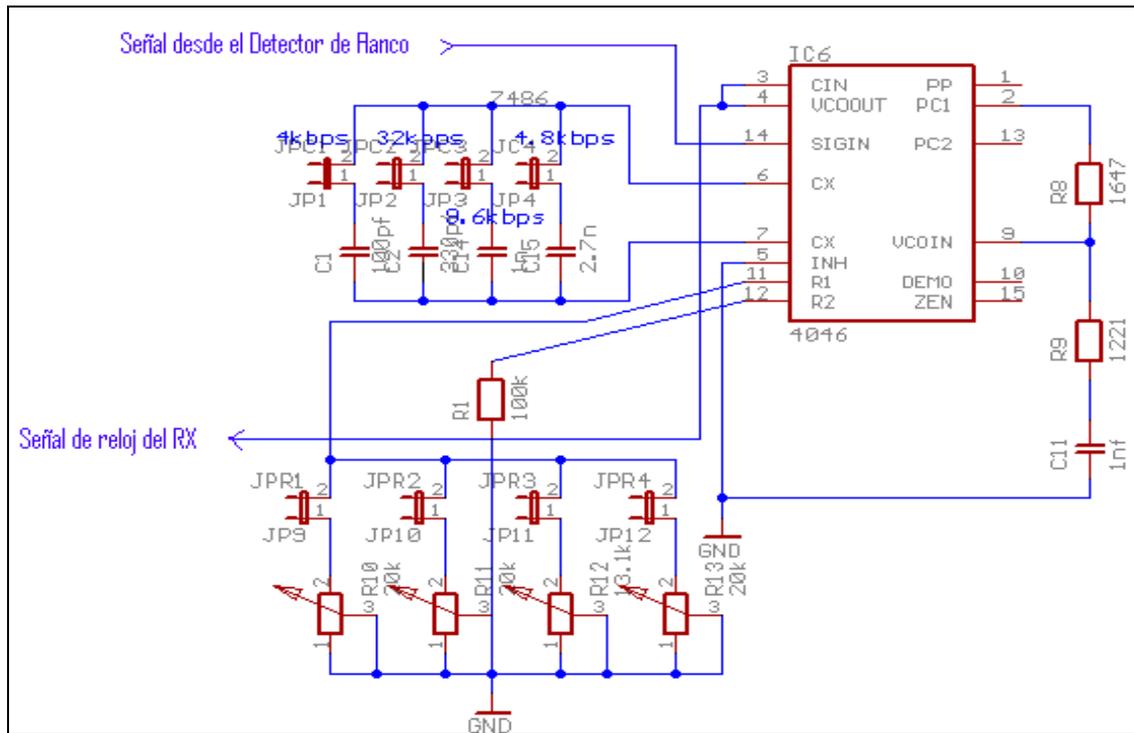


Figura 3.14c

ETAPA DEL CONVERTIDOR SERIE A PARALELO.

Se compone de un registro de desplazamiento, el mismo que utiliza la etapa de detección de código de sincronismo. El reloj RX, hace funcionar un contador binario de modulo 16, cada vez que éste cuenta hasta ocho, genera una interrupción que tarda cinco (5) ciclos de reloj del bus de datos (8MHz) del microcontrolador para leer el puerto A. Inicialmente, antes de iniciar la transmisión de datos, los datos recibidos no son datos de mensaje, cuando el transmisor envía un código PN de sincronismo, entonces el detector de códigos de sincronismo envía un pulso de duración de tiempo de chip/2 al reset del contador IC11A para que se reinicialice, cada ocho bits recibidos o cada vez que se reciba un byte de sincronismo. La lectura sucede 625ns después de la interrupción, quedando tiempo suficiente para la lectura del registro. En la figura 3.14d se muestra el diagrama del circuito. Nótese que no aparece la etapa de adquisición de los datos con el puerto paralelo, se aprecia en la figura 3.17. el diagrama del receptor completo.

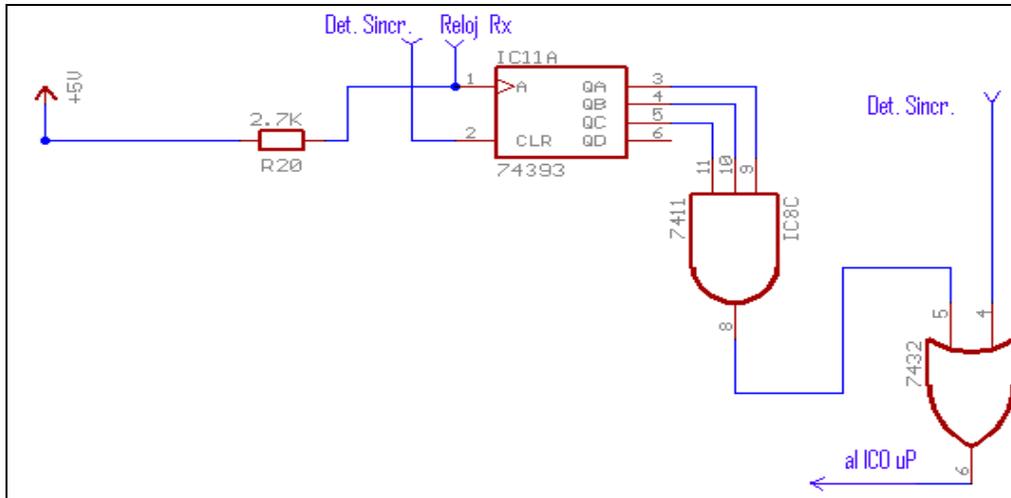
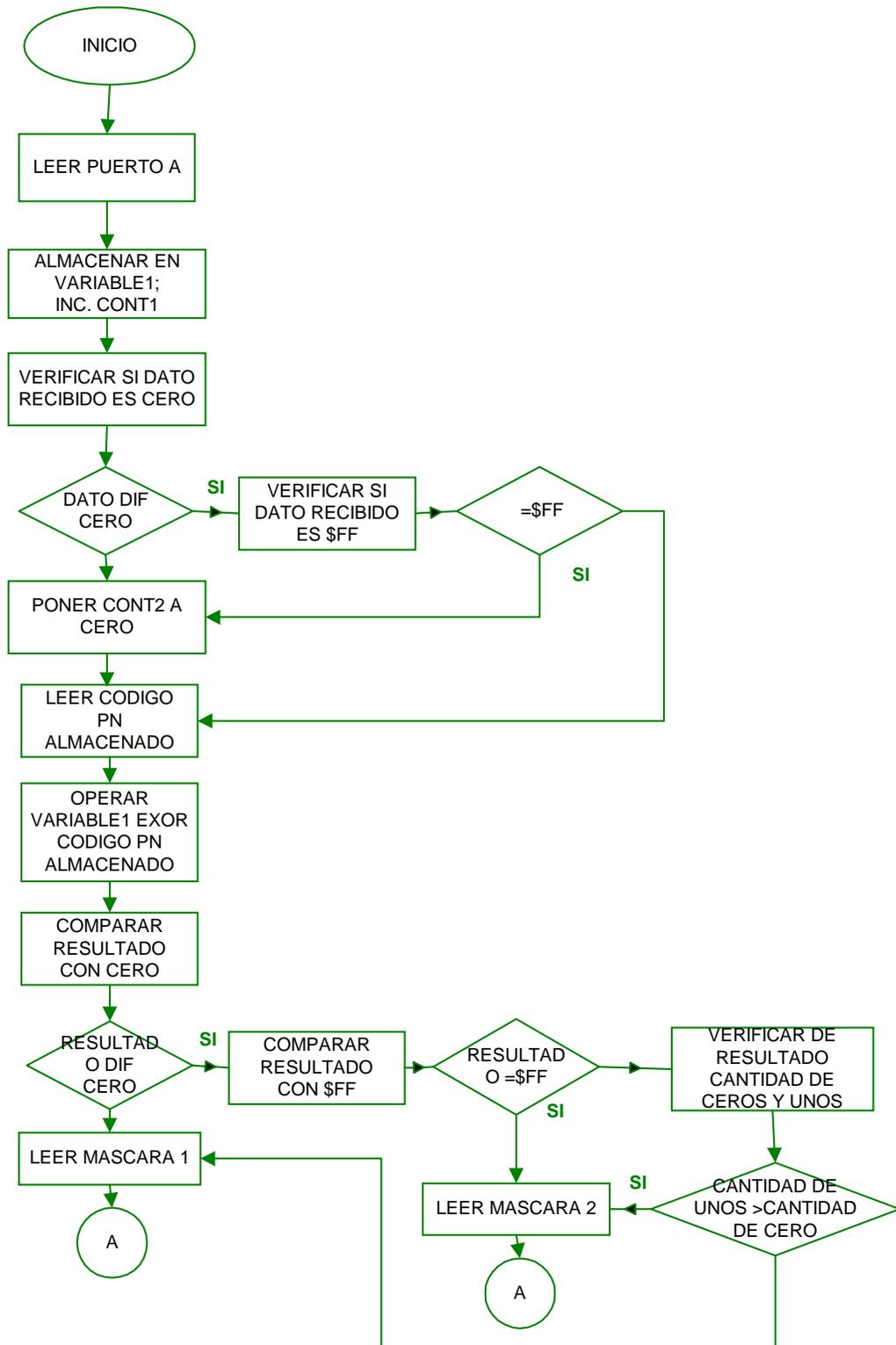


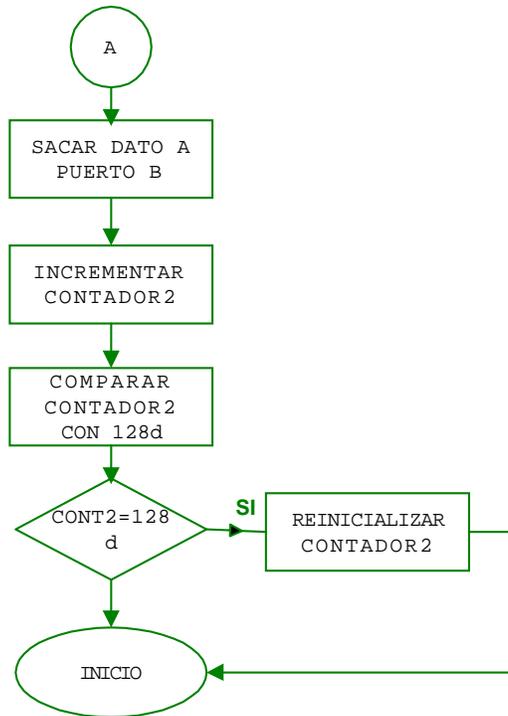
Figura 3.14d

ETAPA DEL MICROCONTROLADOR.

En el receptor el microcontrolador tiene similares funciones que en el transmisor, si acaso el proceso inverso, o sea, primero leer los puertos paralelos en un orden determinado, procesar los datos recibidos (bit de datos + código PN) sumándolos con el código PN almacenado para sacar el resultado de la operación a través de una línea del puerto E a la velocidad en que se reciben las capturas de eventos en IC0. Por tanto la variante se encuentra después de la generación de los códigos PN; por lo que se utilizará el mismo algoritmo del transmisor para los códigos PN y la variante se encuentra en el proceso de recepción de datos y en la suma de estos con los códigos PN para sacarlos en serie ya decodificados. En la figura 3.16 se muestra el flujograma del programa utilizado en el receptor; cabe mencionar que también se incluye el flujograma de la figura 3.7 "Flujograma del programa principal", así como la figura 3.8 "Algoritmo de generación de códigos pseudo aleatorios"; que también se utilizan en el receptor.

FIGURA 3.16
ALGORITMO PARA DECODIFICAR
CODIGOS PN DEL RECEPTOR





VARIABLES

CONT1: Contador de Bytes leídos

CONT2: Índice para direccionar códigos PN.

MASK1: Es un dato para sacar 0 al PE2 sin afectar los demás pines del puerto.

MASK2: Es un dato para sacar 1 al PE2 sin afectar los demás pines del puerto.

El programa completo para el receptor se presenta a continuación:

PROGRAMA PARA EL RECEPTOR DEL SISTEMA DE ESPECTRO DISPERSO.

Genera los codigos seudo aleatorios de acuerdo a la ecuación seleccionada y almacena estos en la ram, lee los datos por PA al detectar el IC0. Puerto de salida B para la salida serial.

```
;*****MAPA DE MEMORIA*****
;
;   $0D00 PROGRAMA PRINCIPAL.
;
;   $0960 VARIABLES Y CONSTANTES.
;
;   $0800 CODIGOS GENERADOS
;*****
;*****DATOS,VARIABLES Y CONSTANTES*****

      ORG $0960

;VARIABLES:

MASK      db 00
MASK1     db 00
MASK2     db 00
MASK3     db 00
COD       db 00
CARRY     db 00
VAR1      db 00
VAR2      db 00
VAR3      db 00

;REGISTROS

PUERTOA   EQU  $00
DDRA      EQU  $02
PUERTOB   EQU  $01
DDR       EQU  $03
PUERTOE   EQU  $08
DDRE      EQU  $09
TIOS      EQU  $80
TMSK1     EQU  $8C
TMSK2     EQU  $8D
TCTL4     EQU  $8B
TFLG1     EQU  $8E
TC0L      EQU  $91
TC0H      EQU  $90
TSCR      EQU  $86
DATOS     EQU  $0800

      ORG $0d00          ;PROGRAMA PRINCIPAL

      SEI
      LDAA #$01 ;
      STAA TCTL4 ;Configura la captura con flanco +
```

```

STAA TMSK1 ;Enmáscara la interrupcion IC0
LDAA #$80 ;
STAA TSCR ;Habilita el Timer
LDAA #$0C ;Máscara para PB3 Y 1 como salida
STAA DDRB ;Configura pines de Puerto E como I/O
LDX #$00 ;CONTADORES
LDY #$00
CLR COD ;Variable de Código actual a enviar
LDAA PUERTOB
ANDA #$03 ;Máscara para separar bits 0,1
CMPA #$01 ;Máscara para comparar con bit 1 habilitado
BMI FUN1
BEQ FUN2
BRA FUN3
FUN1: LDAA #$42 ;MÁSCARA ECUACIÓN 1
STAA MASK
LDAA #$02
STAA MASK1
LDAA #$40
STAA MASK2
LDAA #$00
STAA MASK3
BRA UNO
FUN2: LDAA #$4A ;MÁSCARA ECUACIÓN 2
STAA MASK
LDAA #$02
STAA MASK1
LDAA #$08
STAA MASK2
LDAA #$40
STAA MASK3
BRA UNO
FUN3: LDAA #$44 ;MÁSCARA ECUACION 3
STAA MASK
LDAA #$04
STAA MASK1
LDAA #$00
STAA MASK2
LDAA #$40
STAA MASK3
UNO: CLR DATOS,X
LDAA #$01 ; Carga semilla en variable Carry
STAA CARRY
PRINCIP: CPX #$80 ; verifica si contador esta en 128
BEQ LISTO ; bifurca si ya se generaron los 128
BRA CONTINUAR
LISTO: DEX
LDAA #$55
STAA DATOS,X
LDAA #$08 ;ESCRIBE EN PB4 PARA INDICAR QUE ESTA LISTO
LDX #$00 ; Inicializa los contadores
LDY #$00
STAA PUERTOB
JMP inicio ;Salta a esperar evento
CONTINUAR: LDAA CARRY ;Lee la variable
BEQ CLCARRY ;verifica si es 1 ó 0
BRA SECARRY

```

```

CLCARRY:   CLC           ;si es cero limpia acarreo (semilla)
           BRA    CONTINUA1
SECARRY:   SEC           ;si es 1 setea acarreo
CONTINUA1: LDAA  COD      ;Carga A con código PN anterior
           ROLA           ;lo gira con acarreo a la izq.
           STAA  COD      ;lo almacena
           ANDA  MASK     ;obtiene los bits según ecuación
           TAB           ;para hacer exor y pasarlos al lugar de
           ANDA  MASK1    ;la semilla
           BEQ   VAR10
           LDAA  #$01
           STAA  VAR1
           BRA   CONTINUA2
VAR10:     CLR    VAR1
CONTINUA2: TBA
           ANDA  MASK2
           BEQ   VAR20
           LDAA  #$01
           STAA  VAR2
           BRA   CONTINUA3
VAR20:     CLR    VAR2
CONTINUA3: TBA
           ANDA  MASK3
           BEQ   VAR30
           LDAA  #$01
           STAA  VAR3
           BRA   CONTINUA4
VAR30:     CLR    VAR3
CONTINUA4: LDAA  VAR1
           EORA  VAR2
           EORA  VAR3
           STAA  CARRY
           INY
           CMPY  #$08
           BNE  CONTINUA5
           LDY  #$00
           INX
           LDAA  COD
           JMP   DISCR
CONTINUA5: LDAA  CARRY
           BEQ   CLCARRY1
           BRA   SECARRY1
CLCARRY1:  CLC
           BRA   CONTINUA6
SECARRY1:  SEC
CONTINUA6: JMP   CONTINUA1
inicio:    LDAA  TFLG1     ;3ciclos   To clear OC2 Flag, first it must
           ORAA  #$01     ;1 ciclo   then a "1" must be written to it
           STAA  TFLG1    ;3
flag1:     NOP           ;1
           BRCLR TFLG1,$$01,flag1;4 brinca si tflg1 cambio a 00
           LDAA  PUERTO    ;3 lee del pto A 5 ciclos para lectura
SIGUE1:    STAA  VAR1     ;3 para cualquier paridad almacena dato
           CMPA  #$00     ;1 compara si es cero
           BNE  VERSIFF   ;3/1 si no es cero bifurca
CONT2A0:   LDX  #$00     ;2 reinicia cont2
           STAA  VAR2

```

```

        BRA LEERDAT ;3 bifurca
VERSIFF:  CMPA #$FF ;1 compara si es FF
          BEQ CONT2A0 ;3/1 si es ff bifurca
LEERDAT:  CPX  #$01
          BNE  PRIDA1
ARREG:    LDAA VAR2
          CMPA #$00
          BEQ  CERO1
          LDAA VAR1
          CMPA #$55
          BNE  CERO2
          JMP  PRIDA1
CERO2:    LDAA #$53
          JMP  EORDI
CERO1:    LDAA VAR1
          CMPA #$AC
          BEQ  CERO2
PRIDA1:   LDAA DATOS,X ;4 lee codigo PN en turno
EORDI:    EORA VAR1 ;3 lo suma al dato a transmitir
          BNE COMPFF ;3/1 si operación es diferente de cero bif.
CERO:     LDAA #$00 ;1 #100000, cero a PE2, uno a PE5
SAL:      STAA PUERTO
          BRA SIGUEA
COMPFF:   CMPA #$FF
          BEQ LEEMASK2
          CLC
BER1:     ROLA
          ADCB #$00
          INY
          CPY #$08
          BNE BER1
          LDY #$00
          CMPB #$04
          BGE LEEMASK2
          BRA CERO
LEEMASK2: LDAA #$0c
          BRA SAL
SIGUEA:   INX
          CPX #$80
          BEQ REIN
          JMP inicio
REIN:     LDX #$00
          JMP inicio
DISCR:    CPX  #$01
          BEQ  PRICO
          ANDA #$3C
          EORA #$82
YA:       STAA DATOS,X
          JMP  PRINCIP
PRICO:    LDAA #$AA
          BRA  YA

```

4. TARJETA DEL MICROCONTROLADOR.

A continuación se presentará la información necesaria para el uso de la tarjeta de evaluación "M68EVB912B32" de MOTOROLA, la configuración, uso del programa monitor y una descripción de las herramientas para la generación de códigos para la programación del microcontrolador MC68HC912B32.

MICROCONTROLADOR.

El microcontrolador 68HC-12 posee un bus de datos de 16 bits con una velocidad de 8MHz.

El microcontrolador 68HC-12, tiene compatibilidad de código fuente con el microcontrolador 68HC-11 que se estudia en la materia " Diseño de Circuitos Electrónicos II". Este soporta completamente todos los registros internos, instrucciones, modos de direccionamiento y modos de operación del Mc 68HC-11. Ver figura 3.18.

Las características técnicas del Mc 68HC12 son las siguientes:

- Velocidad de bus de 8Mhz para una alimentación de 5voltios.
- Velocidad de bus de 5Mhz para una alimentación de 3 voltios.
- Unidad lógica aritmética de 20 bits (ALU).
- Bus de datos de 16 bits.
- Soporte a lenguaje de alto nivel.
- Capacidad matemática veloz (16x16 MUL, 32/16 DIV).
- Instrucciones de Lógica Difusa para programación simplificada, reduce el tamaño de código y la velocidad de código en la ejecución.
- Baja potencia en modos Wait y Stop.
- Buses multiplexados para modos expandidos.
- 1 Kb de memoria RAM.
- 32 Kb de memoria flash (EEPROM).
- 768 bytes de memoria EEPROM
- Opción de deshabilitar la ROM y la EEPROM.
- Convertidor Análogo Digital ADC de 8 canales con una resolución de 10 bits
- Timer / Contador de 16 bit , 7 preescala., 8 Entrada de Captura y 8 Salidas de Comparación .
- Acumulador de evento de 16 bits.
- Comunicación Serial: SCI, SPI y BDLC
- 63 líneas de entrada/salida (8 puertos)
- Integración de un Debugger.

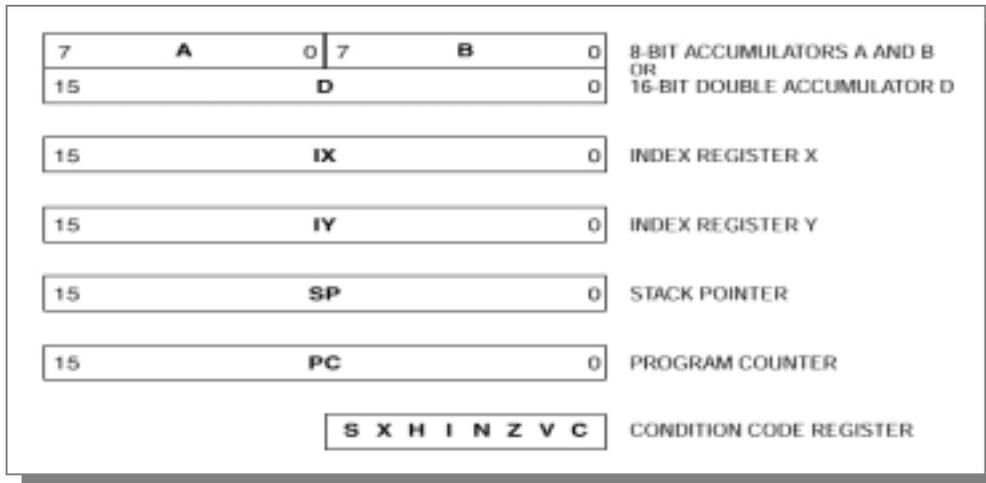


Fig.3.18. Registros.

La baja potencia de operación es activado a través de:

- Modos Stop y Wait.
- Habilitación para Shut Down periférico.
- Sistema de reloj Phase-Locked Loop (PLL) en algunos derivados.
- Manejadores de salidas programable sobre mas puertos de entrada /salida reduce el ruido y el consumo de potencia.

Memoria EEPROM Flash: Algunos derivados de la familia 68HC12 poseen la característica chip no-volátil de memoria flash EEPROM que es un quemado borrable y soporta operaciones de byte o palabras alineada. Una innovadora memoria con ancho de 16 bits ofrece muchos beneficios incluyendo:

- Entrada al circuito de programación a través del modo Debug.
- Campo de reprogramación.
- Velocidad de programación y tiempo de borrado.
- Unidad de producción que puede ser personalizada para fines de proceso.

Memoria EEPROM de byte borrable: La familia 68HC12 permite la característica en el modo monolítica de byte borrable EEPROM para la programación de la EEPROM sin requerir fuente de alimentación separado. Estas Memoria no volátil soluciona:

- El guardado de información de calibración.
- Sistema auto ajustable o auto adaptable.
- Registro de datos para historial.
- Tablas de Saltos.

A continuación se explicarán los subsistemas del Microcontrolador que se ocuparan en el sistema de transmisión.

Sistema del Timer: El Timer del 68HC12 proporciona flexibilidad, buen desempeño, y es fácil de usar. El sistema está basado en un contador de

carrera libre de 16 bits con una preescala programable, interrupciones de sobreflujo y funciones de interrupción por separado. En la figura 3.19 se muestra el diagrama esquemático del sistema del Timer.

El Timer del microcontrolador 68HC12 incluye adicionalmente las características siguientes:

- Múltiples canales de Timer
- Cada canal configurable para funciones de ocho Capturas de eventos (Input Capture) o salidas de comparación (Output Compare).
- Interrupciones de tiempo real.
- Sistema de seguridad (COP), el cual permite localizar choques de software.
- Acumulador de pulso para contador de evento externo.
- Una modulación opcional de Ancho de Pulso (PWM) ofreciendo salidas para cuatro canales y 16 bit.
- Sistema opcional de contador de evento para operaciones de tiempo avanzado.

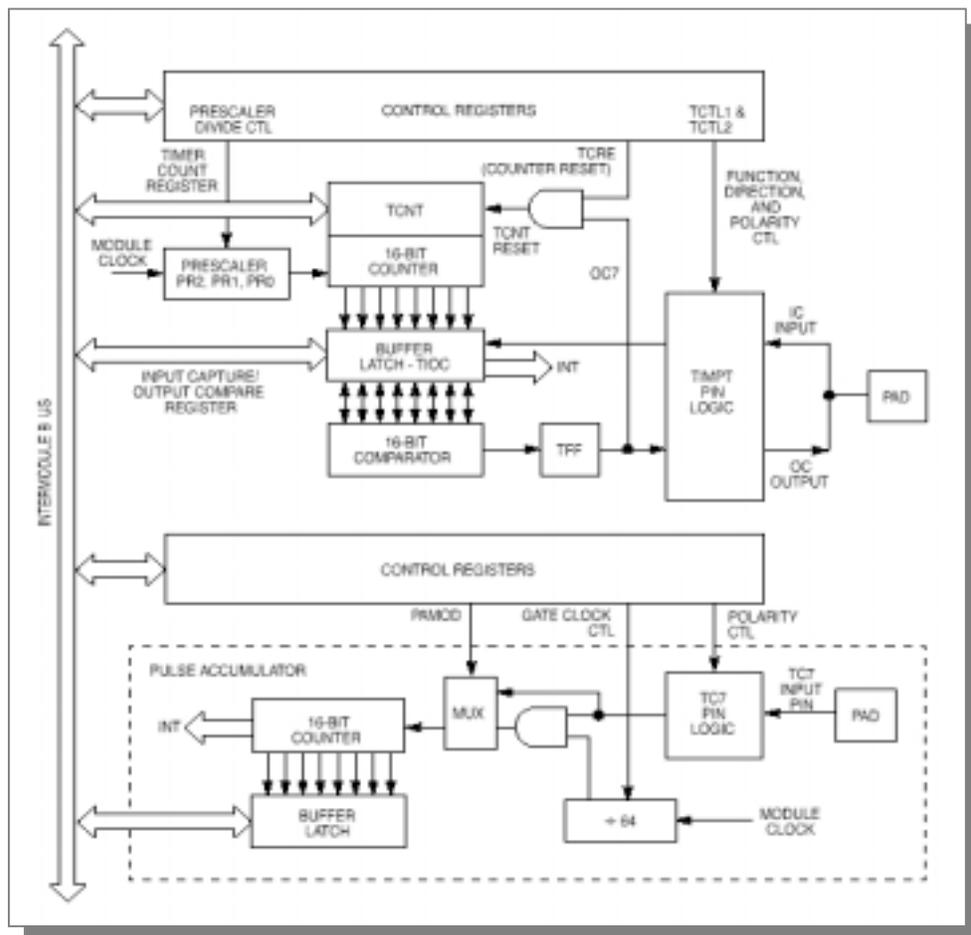


Fig.3.19

De los subsistemas del Timer, el que se utiliza en el proyecto son los canales de captura de eventos (Input Capture); pero también se pueden configurar como Comparación de salidas (Output Compare). Estos canales pueden ser configurados como captura de eventos por bit IOSx en el

registro TIOS (Timer Input Capture / Output Compare Select), o por canales de comparación de salidas.
 El puerto que se utiliza para el propósito de Captura de Eventos o Comparación de Salida es el puerto T del microcontrolador.
 A continuación se presenta el registro TIOS :

TIOS - Selección de Captura / Comparación de Salida.

\$0080

	Bit 7	6	5	4	3	2	1	Bit 0
Read:	IOS7	IOS6	IOS5	IOS4	IOS3	IOS2	IOS1	IOS0
Write:								
Reset:	0	0	0	0	0	0	0	0

IOS{7:0} Configuración de canales de Captura de Entrada o Comparación de Salida.

- 0 = El canal correspondiente es una Captura de Entrada.
- 1 = El canal correspondiente es una Comparación de Salida.

Para el sistema que se desarrolla se utiliza una entrada configurada como Captura de eventos, cada vez que hay un evento (el cual puede estar preseleccionado para ser detectado por flancos, ver registros TCTL3,TCTL4 tabla 3.1); se habilita una bandera que genera una interrupción de hardware; a esta interrupción se le puede dar servicio por medio de una sub-rutina, utilizando el vector de interrupción respectivo, o bien se puede deshabilitar la interrupción y solamente obtener la lectura del registro en donde se habilita la bandera respectiva (ver registro TFLG1); las dos formas tienen sus ventajas dependiendo la utilización del sistema, pero en este caso se utiliza el de lectura de la bandera sin interrupción por la razón que solamente estamos utilizando una entrada de captura de eventos.

TCTL3 : Control del Timer Registro3

\$008A

	Bit 7	6	5	4	3	2	1	Bit 0
Read:	EDG7B	EDG7A	EDG6B	EDG6A	EDG5B	EDG5A	EDG4B	EDG4A
Write:								
Reset:	0	0	0	0	0	0	0	0

TCTL4 : Control del Timer Registro4

\$008B

	Bit 7	6	5	4	3	2	1	Bit 0
Read:	EDG3B	EDG3A	EDG2B	EDG2A	EDG1B	EDG1A	EDG0B	EDG0A
Write:								
Reset:	0							

EDGnB, EDGnA - Control de Entrada de Captura de Nivel.

EDGnB	EDGnA	Configuración
0	0	Captura deshabilitada
0	1	Captura en flanco de subida solamente
1	0	Captura en flanco de caída solamente
1	1	Captura en flanco de subida o caída.

Tabla 3.1 Configuración del Circuito detector de Nivel.

TFLG1: Main Timer Interrupt Flag 1 (Interrupción de Banderas del Timer Principal)

\$008E

	Bit 7	6	5	4	3	2	1	Bit 0
Read:	C7F	C6F	C5F	C4F	C3F	C2F	C1F	C0F
Write:								
Reset:	0	0	0	0	0	0	0	0

C7F-C0F - Banderas de "n" Canales de Captura de Entrada / Comparación de Salida.

TFLG1 Indica cuando la condición de interrupción ha ocurrido. Para limpiar un bit en el registro de bandera se escribe un uno (1 binario) en el bit. Escribiendo cero (0 binario) no afectara el estado del bit.

Para el sistema implementado se utilizan tres puertos, dos para salida de datos y estos son los puertos A y B; y un tercer puerto (puerto E) se utiliza como entradas y salida.

Para la asignación de estos puertos se configura los siguientes registros:

DDRA

\$0002

	Bit 7	6	5	4	3	2	1	Bit 0
Read:	DDA7	DDA6	DDA5	DDA4	DDA3	DDA2	DDA1	DDA0
Write:								
Reset:	0	0	0	0	0	0	0	0

DDAX{ 7:0}- Configuración de canales de Entrada o Salida del Puerto A del MCU.

DDAX	Dirección del Dato con Respecto al MCU
0	Entrada
1	Salida

DDRB

\$0003

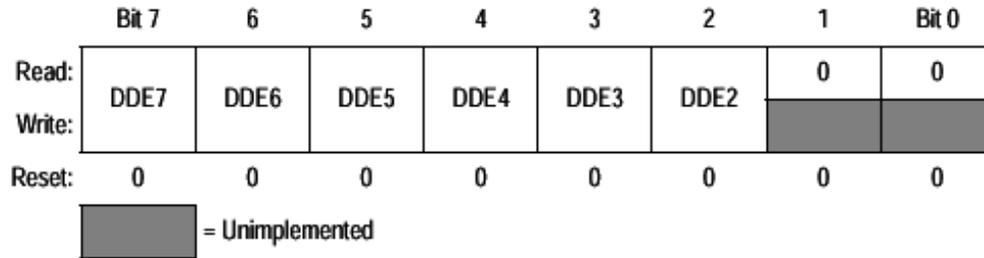
	Bit 7	6	5	4	3	2	1	Bit 0
Read:	DDB7	DDB6	DDB5	DDB4	DDB3	DDB2	DDB1	DDB0
Write:								
Reset:	0	0	0	0	0	0	0	0

DDBX{ 7:0}- Configuración de canales de Entrada o Salida del Puerto B del MCU.

DDBX	Dirección del Dato con Respecto al MCU
0	Entrada
1	Salida

DDRE

\$0009



DDEX{ 7:0}- Configuración de canales de Entrada o Salida del Puerto E del MCU.

DDEX	Dirección del Dato con Respecto al MCU
0	Entrada
1	Salida

En el Anexo 2 se presenta el set de instrucciones utilizado para la elaboración del software.

Descripción General y Características de la Tarjeta de Evaluación EVB MC68HC912B32.

La tarjeta EVB tiene las siguientes dimensiones 5,15 por 3,4 pulgada (13.1 por 8,64 [cm]) la tarjeta es de doble cara y proporciona la plataforma para interfase y conexión de la fuente de alimentación al MC68HC912B32.

La figura 3.15 le muestra el esquema de la tarjeta EVB y las posiciones de los diferentes dispositivos.

Las características son las siguientes:

- Doble cara de circuito Impreso.
- Suministro único +3 a +5 Vdc entrada de configuración (P5).
- Interface RS-232C.
- Conectores BDM de entrada y salida para conexión con otra en modo POD (refiérase al manual de usuario).
- Título de cada pin del MCU para el rápido acceso.
- Cristal de 16-MHz para una operación de bus de 8-MHz .
- Jumper titulado para selección de conexión del hardware:
 - RS-232 aislamiento (J3, J4, J5).
 - Selección del modo EVB (J1, J2).
 - Selección del modo MCU (J16, J17).
 - Selección Vpp/ Vdd (J18).
 - Entrada Vpp (J12).
 - Entrada BDM (J15).
 - Salida BDM Vdd / reset desconectado (J18, J19).
 - BDM Salida (J14).
 - Acceso y control de fuente EXTAL (J10).

Para mayor detalle de los puentes refiérase a la tabla 4.1 del manual del usuario “M68EVB912BC32”.

- El D-Bug12 (PROGRAMA MONITOR) [debugger], residente en forma monolítica en la Flash EEPROM.

-
- Soporte total para interfase serial de computadora.
 - Línea única ensamblador/ [desensamblador].
 - Capacidad de transferencia de archivos desde una computadora a la RAM o EEPROM.
 - Fácil programación de la EEPROM en cualquier host, EVB o un sistema de tarjeta compatible.

Apreciación Global Funcional

La EVB es configurada de fábrica para procesar el programa D-Bug12, el cual reside en la flash EEPROM. Este está listo para ser usado con una terminal RS-232C.

El EVB también puede ser configurado por puentes para:

- Correr un programa directamente dentro de la EEPROM.
- Controlar una conexión remota con otra tarjeta.
- Reprogramación de la EEPROM en cualquier de los host EVB.

Para la correcta puesta de los puentes refiérase a la tabla 4.1 del manual de usuario.

Se pueden utilizar dos métodos para generar los códigos para un programa de usuario:

1. Por programas pequeños o subprogramas, utilizando directamente desde la hiper terminal el ensamblador / desensamblador D-Bug12, puede ser usado para poner nemotécnicos y el programa lo pasa a código objeto directamente en la RAM o EEPROM de la EVB.
2. Por programas más grandes, desarrollados en un editor de texto y trasladado a objeto por el IASML2.exe de Motorola MCUasm.

El ensamblador puede ser utilizado en una computadora para generar grabaciones de archivos objeto, que se pueda cargar en la memoria de EVB usa D-Bug12's con el comando load.

El EVB puede empezar funcionamiento en cualquiera de los modos siguientes:

1. En modo EVB, la ejecución del programa empieza en uno de dos maneras:
 - a) Si D-Bug12 está residente en flash EEPROM , D-Bug12 inmediatamente emitirá el prompt en la pantalla de la terminal y espera una entrada del usuario.
 - b) Si se ha reemplazado en la flash EEPROM con codificación del usuario D-Bug12 , la ejecución empieza con el programa usuario.
2. En modo JUMP-EEPROM, la ejecución empieza directamente en la dirección \$0D00 con la codificación del usuario en EEPROM. El control puede ser retornado al D-Bug12 en las siguientes maneras :
 - a) Moviendo los puentes determinados J1 y J2 a posición B y reiniciar la EVB.
 - b) Terminar el programa de usuario con código que retorna al D-Bug12.

3. En modo BOOTLOAD; un programa de usuario puede ser cargado en la memoria borrable de la EVB o flash EEPROM. El D-Bug12 puede ser reemplazado como el programa de inicio. Este modo puede ser usado también para recargar o personalizar el D-Bug12.

Requisitos de equipos Externos

Además de la tarjeta de evaluación, se requiere los siguientes dispositivos externos:

- Fuente de alimentación cuyas características se muestra en la tabla 3.2.
- Terminal del usuario. Se pueden tener diferentes opciones las cuales son:
 - RS-232C terminal Dumb permite única línea para ensamblador/desamblador.
 - Puerto Serie del organizador con RS-232C permite ensamblar la codificación y luego se puede cargar en el la memoria de EVB .
 - Computadora el cual usa la interfase MCU BDM. Esta utiliza el puerto de comunicación serie SCI. Éste requiere otro M68EVB912B32 para usarla herramienta del debug como sistema de respaldo.
 - Se requieren cables para las diferentes interconexiones.

Características	Especificación
MCU	MC68HC912BC32
MCU puertos I/O	Compatible HCMOS
Comunicación de puertos	RS-232C DCE port
Requerimiento de alimentación, reloj de fuente 16 MHz	+2.7 Vdc to +5.0 Vdc @ 100 mA (max.)
Área de prototipo	approx. 1.5 x 3 in. (3.8 x 7.6 cm) approx. 15 wide x 31 high, on 0.1 in. (2.54 mm)
Dimensiones de la tarjeta	5.15 x 3.4 in. (13.1 x 8.64 cm)

Tabla 3.2. Especificaciones EVB

Jumper posición	Modo de inicio
0 0	Modo de ejecución EVB (default). D-Bug12 es ejecutado desde la Flash EEPROM en el reset. El D-Bug12 aparece inmediatamente en la terminal de visualización.
1 0	Modo de Salto-EEPROM . Código de usuario es ejecutado desde la EEPROM en el reset.
0 1	Modo BDM remoto.
1 1	Modo BOOTLOAD

Tabla 3.3. EVB Modo de Inicio Jumpers

Parámetros de la Terminal de Comunicaciones.

El puerto de comunicación serie utiliza los parámetros que se muestran en la tabla 3.4. De estos parámetros solo el Baud rate puede ser cambiado.

Baud Rate	9600
Data Bits	8
Stop Bits	1
Parity	none

Tabla 3.4

Procedimiento de Inicio.

Para iniciar la operación en la tarjeta de evaluación M68EVB912BC32 se debe de seguir los siguientes pasos:

1. Configurar la EVB si se requiere.
 2. Determinar el modo de ejecución de inicio ya sea : modo EVB, modo JUMP-EEPROM, modo POD o modo BOOTLOAD . Colocando los puentes respectivos de acuerdo al modo seleccionado.
 3. Conecta el EVB al suministro de alimentación externo.
- a. Conectar la EVB a la terminal.
 - b. Configurar la interfaz de comunicaciones.
 - c. Aplicar alimentación al EVB y al terminal. Si la terminal es una computadora :
 - d. Verificar que esté correctamente configurado.
 - e. Iniciar el programa de comunicaciones para la emulación de terminal.
 - f. Reinicializar la EVB si lo amerita con el switch (S1) que se encuentra en la tarjeta.

Usando Comandos del D-bug12

D-Bug12, es el programa monitor residente en la EVB, proporciona un autocontenido en un ambiente de operación que permite escribir, evaluar, y ensamblar programas del usuario.

Commando -línea prompt

D-Bug12 despliega una de tres líneas de comando, depende de su modo de operación y/o del estado del sistema de la tarjeta. Cuando el D-Bug12 opera en el modo EVB, despliega el único caracter ">" al principio de una línea cuando espera al usuario que introduzca un comando. Cuando se emite un comando éste produce un código de usuario el cual puede ser ejecutado, el D-Bug12 pone el cursor terminal en una línea del espacio en blanco, donde queda hasta que se den nuevos ingresos de comando al D-Bug12.

Introduciendo Comando.

Se teclean comandos en la línea en donde se encuentra el prompt en el D-Bug12, y este es ejecutado cuando se oprime la tecla (ENTER) . El D-Bug12 entonces despliega la contestación apropiada al comando o una indicación de error.

La línea de comando D-Bug12 es la señal (>). Los comando mas típicos y otros requeridos inmediatamente después del prompt son los siguientes :

Sintaxis línea de comando:

<comando> [<parámetro>] ... [<parametro>] <ENTER>

donde:

<command> es el comando mnemónico.

<parametro> es una expresión o dirección.

<ENTER> es la tecla terminal que retorna el carro.

Sumario del Set de Comandos

Command	Description
ASM <address>	Ensamblador /desamblador de línea única
BAUD <BAUDRate>	Coloca el baud rate a la comunicación SCI.
BF <StartAddress><EndAddress> [<Data>]	Llena bloque de memoria con dato.
BR [<Address><Address>...]	Pone y despliega el breakpoints de usuarios.
BULK	Borra toda la byte-erasable EEPROM.
CALL [<Address>]	Ejecuta una subrutina y regresa el control al D- Bug12 cuando ha terminado.
DEVICE [see description]	Selecciona un dispositivo.
EEBASE <Address>	Informa al D-Bug12 de la dirección base de la EEPROM
FBULK	Borra la Flash EEPROM en modo POD.
FLOAD <AddressOffset>	Carga un programa en el modo POD.
G [<Address>] Go -	Corre un programa de usuario en una dirección.
GT <Address> Go Till -	Pone un punto de prueba a un programa de usuario.
HELP	Despliega el set de comandos del Debug-12.
LOAD [<AddressOffset>]	Carga un programa de usuario desde la PC a la memoria RAM de la tarjeta.
MD <StartAddress> [<EndAddress>]	Despliega el contenido de la

		memoria en formato byte.
MDW	<StartAddress> [<EndAddress>]	Despliega el contenido de la memoria en formato palabra.
MM	<Address> [<data>]	Modifica el contenido de la memoria.
MMW	<address> [<data>]	Modifica el contenido de la memoria en formato de palabra.
MOVE	<StartAddress> <EndAddress> <DestAddress>	Mueve un bloque de la memoria RAM a la EEPROM.
NOBR	[<Address> <Address>...]	Quita los puntos de prueba individualmente.
RD	Register Display -	Despliega los contenidos de los registros del CPU.
RESET		Reinicia la tarjeta.
RM		Modifica el contenido de los registros.
STOP		Detiene el microcontrolador.

Tabla 3.5 Sumario del de Comandos de la Tarjeta EVB MC68HC912B32

Configuración del mapa de memoria.

En la tabla que a continuación se presenta, se muestra el mapa de memoria de la tarjeta de evaluación EVB MC68HC912BC32, en donde por cada rango de direcciones se detalla su uso respectivo y se da una pequeña descripción de la forma como se utiliza.

Rango de Direcciones	Uso	Descripción
\$0000 - \$01FF	Registros del MCU	Registro en configuración monolítica
\$0800 - \$09FF \$0A00 - \$0BFF	Código / dato de usuario reservado para D-Bug12	1K de memoria en configuración monolítica
\$0D00 - \$0FFF	Código / dato de usuario	768 bytes EEPROM en configuración monolítica
\$8000 - \$F67F \$F680 - \$F6BF \$F6C0 - \$F6FF \$F700 - \$F77F \$F780 - \$F7FF	Código D-Bug12 Funciones accesible de usuario D-Bug12 customization data D-Bug12 código de inicio	32 Kbytes Flash EEPROM en configuración monolítica

\$F800 - \$FBFF	Tabla de saltos para vectores de interrupción modificables.	
\$FC00 - \$FFBF	Reservado para la expansión del el bootloader	
\$FFC0 - \$FFFF	EEPROM bootloader Reset y vectores de interrupción.	

Tabla 3.6 Mapeo de Memoria

Conectores del Microcontrolador

Cuatro impresiones de títulos, P2, P3, P4 y P6, rodean al MCU y proporcionan acceso a sus entradas y salidas y líneas de bus. En la figura 3.20 se muestra la posición de cada línea de acceso al MCU.

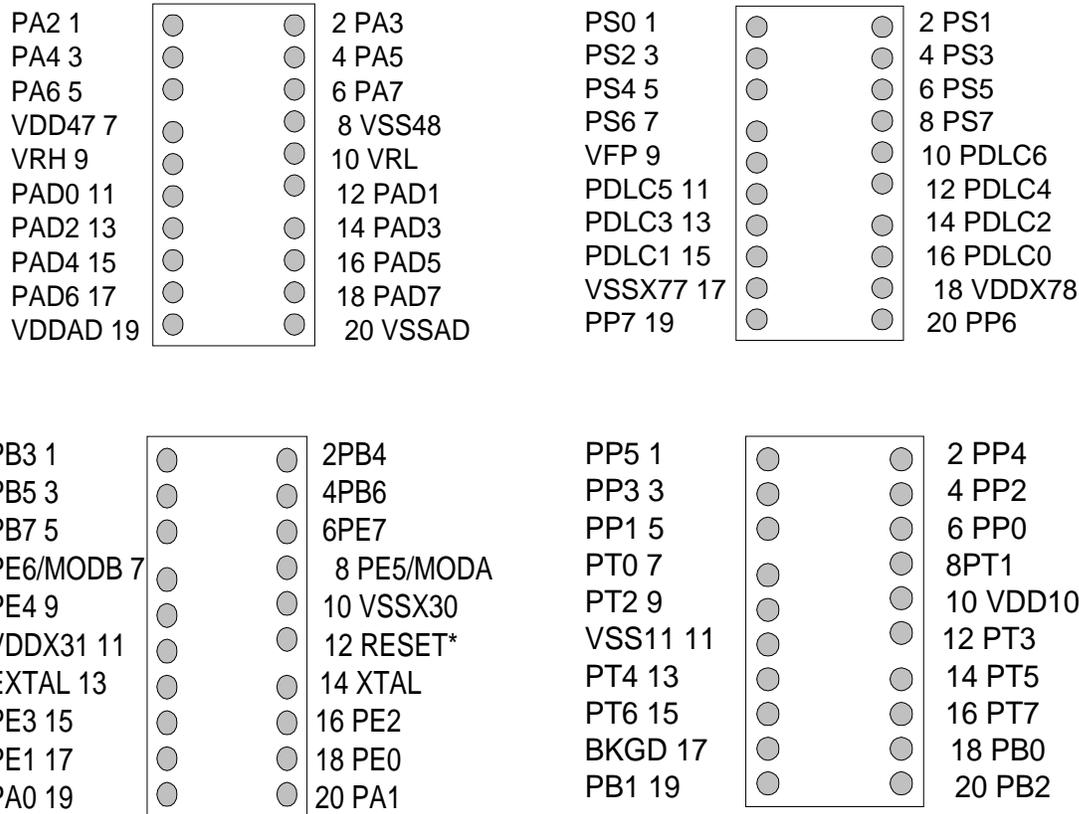


Figura 3.20 Conectores de la Tarjeta de Evaluación.

Para mayores detalles de la programación de la tarjeta y de las capacidades del microcontrolador, refiérase a los manuales del usuario respectivamente.

Tabla de Saltos de Vectores : Direcciones de Interrupción y Reset.

Los vectores de interrupción y reset del MCU se localizan en el área de la Flash EEPROM y ésta no puede ser reprogramada con el S-Record (bootloader).

Para permitir que el código de usuario especifique direcciones de interrupción y reset, cada miembro protegido de la tabla de vectores iniciando en la dirección \$FFC0 contiene un puntero para un vector de la tabla de salto el cual se localiza en la Flash EEPROM de usuario programable iniciando en la dirección \$F7C0.

Cada entrada en la tabla de salto del vector ocupa dos bytes de memoria, que esta adecuada para direcciones de reset de usuario y servicio de rutinas de interrupción. El mapa de los vectores de interrupción es mostrado en la tabla 3.7

Dirección del Vector	Interrupción de Salto al MCU	Tabla de Direcciones
\$FFC0 - \$FFCF	Reservado	\$F7C0 - \$F7CF
\$FFD0	BDLC (J1850)	\$F7D0
\$FFD2	ATD	\$F7D2
\$FFD4	Reservado	\$F7D4
\$FFD6	SCI0	\$F7D6
\$FFD8	SPI	\$F7D8
\$FFDA	Acumulador de Pulso Entrada de Nivel	\$F7DA
\$FFDC	Acumulador de pulso Sobreflujo	\$F7DC
\$FFDE	Sobreflujo del Timer	\$F7DE
\$FFE0	Canal 7 del Timer	\$F7E0
\$FFE2	Canal 6 del Timer	\$F7E2
\$FFE4	Canal 5 del Timer	\$F7E4
\$FFE6	Canal 4 del Timer	\$F7E6
\$FFE8	Canal 3 del Timer	\$F7E8
\$FFEA	Canal 2 del Timer	\$F7EA
\$FFEC	Canal 1 del Timer	\$F7EC
\$FFEE	Canal 0 del Timer	\$F7EE
\$FFF0	Interrupción de Tiempo Real	\$F7F0
\$FFF2	IRQ	\$F7F2
\$FFF4	XIRQ	\$F7F4
\$FFF6	SWI	\$F7F6
\$FFF8	Reservado	\$F7F8
\$FFFA	Reset del COP	\$F7FA
\$FFFC	Clock Mon. Fail Reset	\$F7FC
\$FFFE	Reset	\$F7FE

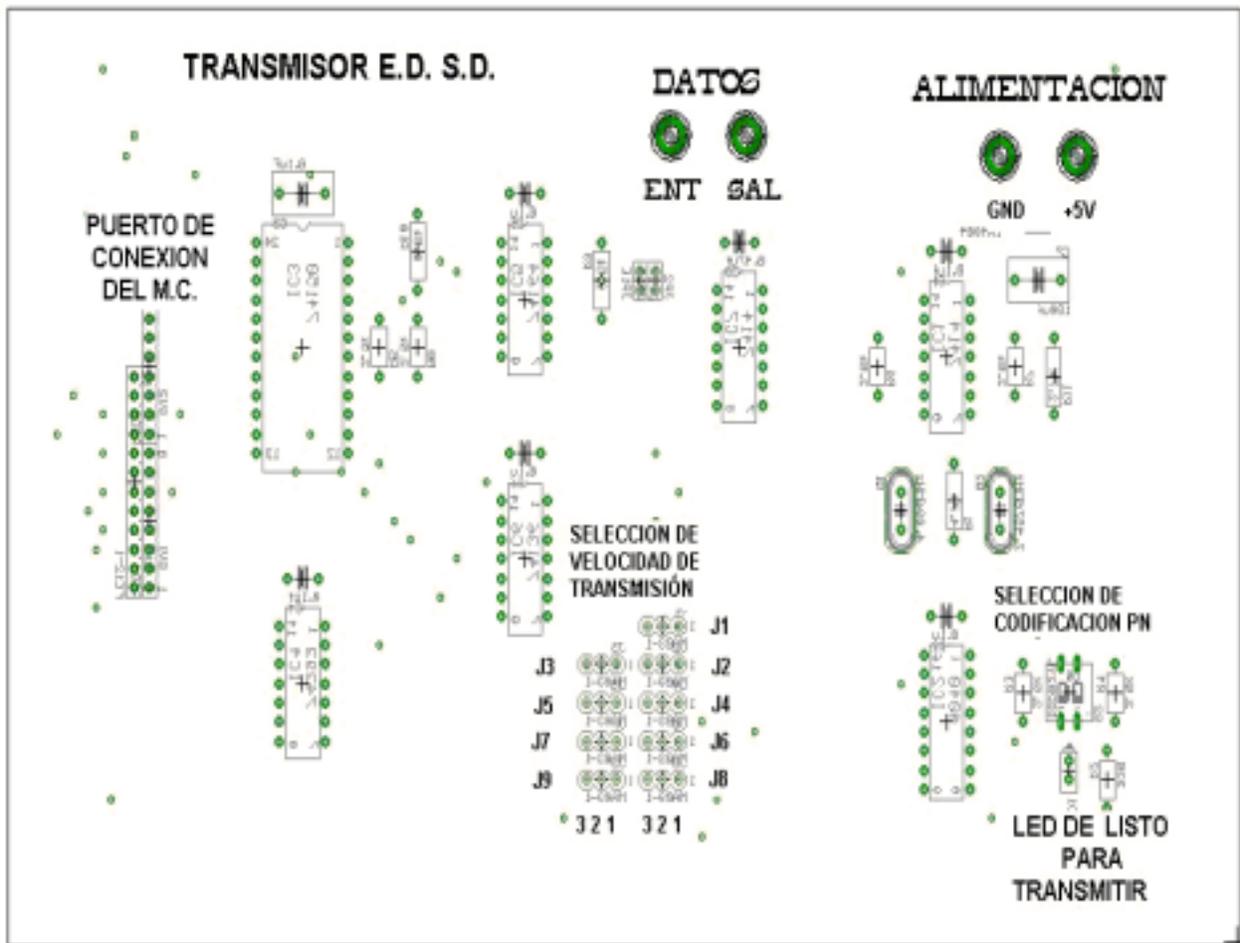
Tabla 3.7 Tabla de Saltos de Vectores y Direcciones de Interrupción.

CAPITULO IV: ESPECIFICACIONES DEL SISTEMA.

HOJA TECNICA DEL SISTEMA DE COMUNICACION DE ESPECTRO DISPERSO CON TECNOLOGIA DE SECUENCIA DIRECTA Y SINCRONISMO ROBUSTO.

1. TRANSMISOR.

El transmisor está diseñado para ser colocado en las bases de los módulos de entrenamiento de Elettronica Venetta, también se pueden usar los conectores respectivos para la alimentación, y para la interconexión con moduladores de la misma casa fabricante de equipos electrónicos de entrenamiento.



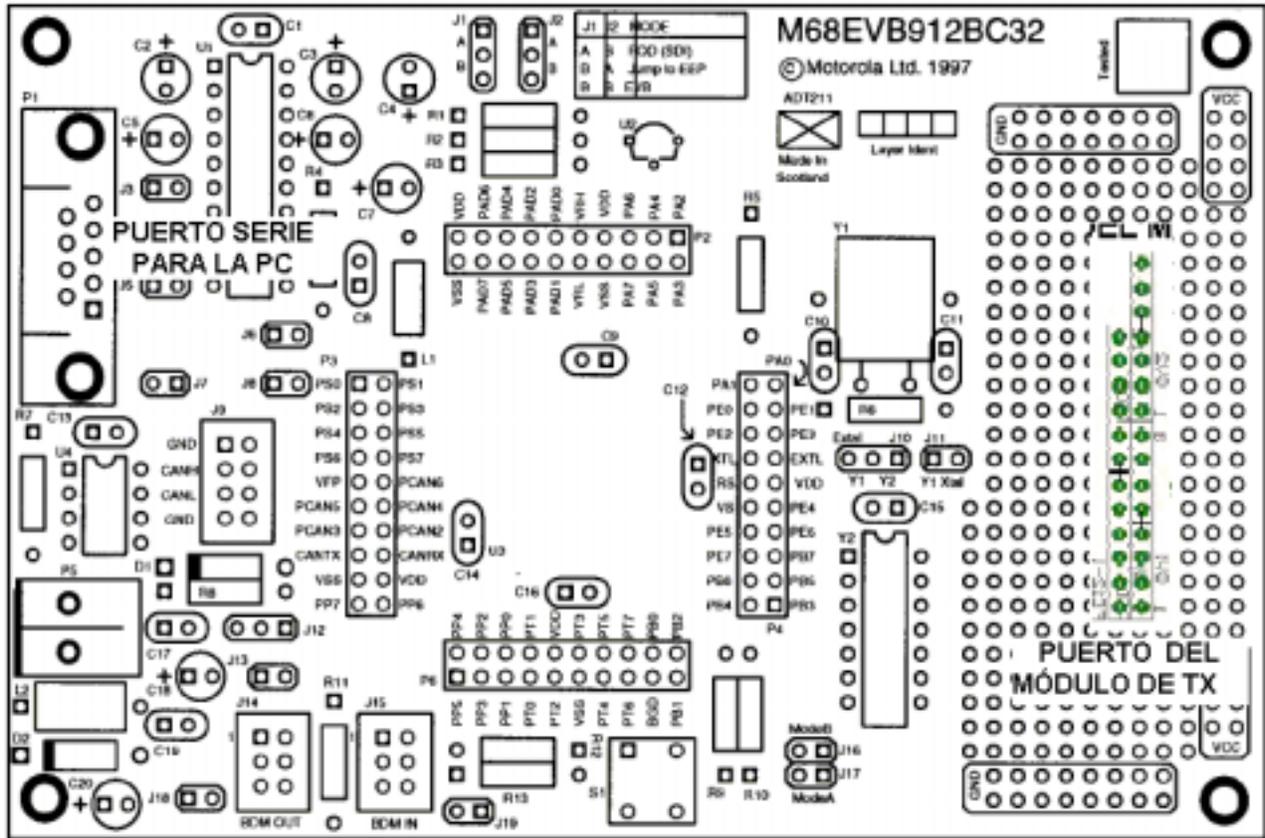


FIGURA 4.2. Puertos del Microcontrolador utilizados por el Transmisor.

Puertos de datos:

ENT: Este puerto se utiliza para introducir datos síncronos ó asíncronos desde una fuente de datos a las velocidades de transmisión determinadas en el diseño; el formato utilizado es NRZ monopolar a 5V, la tecnología TTL es ideal.

SAL: Puerto utilizado para la salida de datos codificados; el formato de salida utilizado es NRZ monopolar a 5V, la tecnología TTL es ideal.

Alimentación:

+5V: Este puerto es utilizado para la alimentación con +5v de DC. Para la tolerancia puede consultar las " Características" del Transmisor en este capítulo.

GND: Este puerto se utiliza como nodo de referencia (0V) para todas las entradas / salidas incluyendo la alimentación de +5V.

Otros Puertos:

PUERTO DEL MICROCONTROLADOR: En el se conecta un bus o cable plano hacia el Microcontrolador, está marcado el pin 1 para orientación o referencia de conexión.

PUERTOS DE SELECCIÓN DE RELOJ Y VELOCIDAD DE TRANSMISIÓN: Están marcados con las letras **Jxx** y con los números del 1 al 3 siendo el puerto 2

el pin central de cada grupo de puertos. Ej. J1 (1,2), esto indica que un puente puede ir conectado en el Puerto J1, entre los pines 1 y 2. Para mas información puede consultar el Título "CONFIGURACIÓN DE LOS PUENTES DE VELOCIDAD DE TRANSMISIÓN" de esta Hoja Técnica.

PUERTO DEL MÓDULO DEL TX: Es el puerto agregado en la tarjeta del microcontrolador que se utiliza para conectar a través de un cable plano (preferiblemente) el microcontrolador con el módulo de Transmisión.

PUERTO SERIE PARA LA PC: Es un puerto serie que se utiliza para el manejo del microcontrolador y en este caso el inicio de la transmisión.

BLOQUES FUNCIONALES:

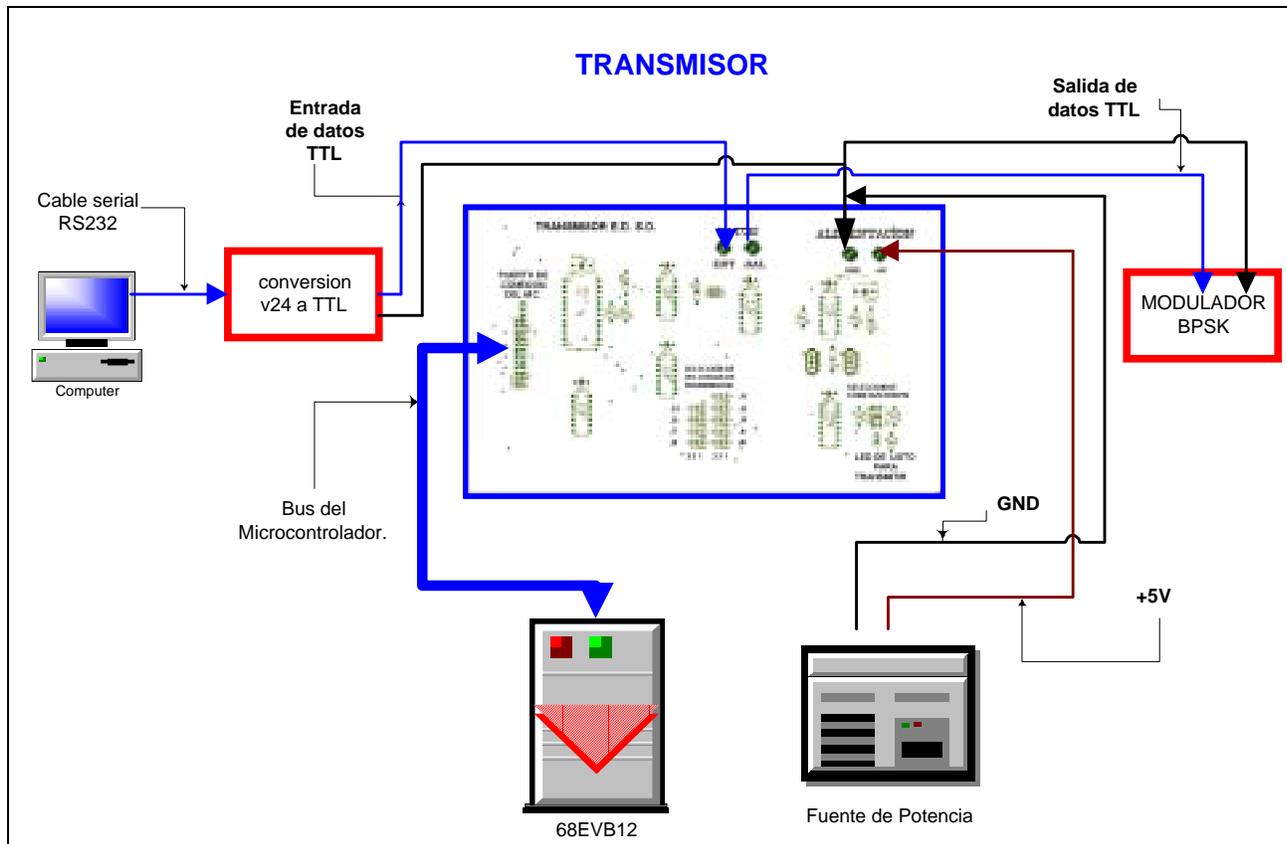


FIGURA 4.3: DIAGRAMA DE CONEXIÓN DEL TRANSMISOR.

DTE: El equipo de Transmisión de Datos es el elemento con el cual generamos los datos que se van a transmitir, es mejor la transmisión de datos síncronos que la transmisión asíncrona debido a las

limitaciones que se explican en la Tesis respectiva. Se puede utilizar una transmisión serial asíncrona de una PC a velocidades normalizadas de 4800 bps y 9600 bps, pero para fines didácticos se puede transmitir del DTE a esas velocidades y setear el módulo de transmisión a velocidades superiores de 32Kbps y 64Kbps. Para la conexión entre la PC o DTE u el Módulo de transmisión se debe utilizar una interfaz que convierta la señalización NRZ Polar V24 (RS232) de la PC a señalización NRZ Monopolar TTL del módulo de Tx.

MÓDULO DE TRANSMISIÓN: Este es el Hardware del sistema de transmisión y se explica detalladamente en el capítulo III de la Tesis. Los datos del DTE se modulan a 8 veces su velocidad de transmisión a través de una suma módulo 2 (exor) con una serie de códigos PN a fin de extender su distribución espectral de potencia; el microprocesador hace la mayor parte del trabajo y el hardware solo pasa los datos que salen de los puertos paralelos del microcontrolador a serial, los cuales pasan a ser modulados para ser transmitidos.

EL MICROCONTROLADOR: Este módulo lee los datos a ser codificados, utilizando un reloj externo en el módulo de transmisión, procesa los datos con una serie de códigos pseudoaleatorios que previamente han sido generados; los datos modulados en los códigos PN son sacados secuencialmente a través de dos puertos paralelos. El sistema se debe iniciar corriendo el programa respectivo para lograr la transmisión de los datos.

EL MODULADOR: El modulador puede ser de cualquier tipo, con la característica que debe ser de un ancho de banda de unas 5 veces la máxima velocidad de transmisión de salida del transmisor, esto es de unos $512\text{Kbps} \times 5 = 2.6\text{ MHz}$. con la finalidad de sacar como mínimo la quinta armónica de la señal de códigos PN.

FUNCIONAMIENTO:

CONEXIÓN DE LOS BLOQUES:

1. Conecte el cable plano entre los puertos del Microcontrolador y del módulo de transmisión. El Microcontrolador debe estar fijo a la tarjeta del Módulo del Transmisor.
2. Conecte el cable serial del microcontrolador a la PC. Refiérase al Manual EV912BC32 sección 2.4 "EVB TO TERMINAL CONNECTION" página 2-2.
3. Predisponga los puentes de frecuencia y velocidad de transmisión de acuerdo a la tabla de **CONFIGURACIÓN DE LOS PUENTES DE VELOCIDAD DE TRANSMISIÓN**.
4. Seleccione con el minidip switch, las ecuaciones a utilizar para la generación de los códigos PN. Para establecer la comunicación entre el Tx y el Rx es necesario que tanto el Tx como el Rx tengan la misma ecuación seleccionada.
5. Coloque los Módulos sobre las ranuras del módulo de entrenamiento de los equipos de Elettronica Venetta, cuidando que el cable del puerto serial de comunicación del microcontrolador no quede presionado.
6. Conecte los cables de alimentación de acuerdo a la figura 4.1.

7. Prepare el Modulador a utilizar y conecte la entrada del modulador a la salida del Módulo de transmisión.
8. Conecte la fuente de datos a la entrada de datos del módulo de transmisión.
9. Encienda la fuente de potencia.
10. Cuando termine la transmisión basta con que se apague la fuente de poder y se desconecten los cables. Luego puede cerrar el programa terminal de la PC.

PUESTA EN MARCHA:

1. Encienda una PC para iniciar el microcontrolador, abra un programa de terminal con comunicación por puerto serie. Puede ser el Hiper Terminal de Windows, Digitalk, etc. Es recomendable que el programa utilizado para la comunicación con el microcontrolador esté en modo terminal.
2. Para verificar la comunicación entre el usuario y el microcontrolador, presione el botón de reset del microcontrolador y se observará la etiqueta de presentación del debug 12 del microcontrolador.
3. Digite la cadena siguiente:
G 0D00↵
4. El led de listo del módulo de transmisión debe encender; si no enciende, revise la conexión del cable plano y la alimentación.
5. Desde que enciende el led, se puede comenzar la transmisión. Puede pasar algún período de tiempo en que el generador de datos deje de transmitir, para 64Kbps el tiempo es de 1 seg, para 32Kbps el tiempo es de 2 seg., para 9.6Kbps el tiempo es de 36 seg aproximadamente, y para 4.8Kbps el tiempo es de 1 minuto; ese período el módulo deja de transmitir sacando a la salida un cero o un uno hasta que se recibe un cero del generador de datos.
6. Para finalizar la transmisión, basta con presionar el botón de reset del microcontrolador o apagar la fuente de potencia.

CARACTERÍSTICAS:

SIMBOLO	PARÀMETRO	CONDICIONES	VCC	OPERACIÓN			UNIDAD
				MIN	TIPICO	MAX	
V _{IH}	Mínimo nivel de voltaje de entrada en estado Alto	T= 50 a 96.8 °F	5	3,15	5	5.2	V
V _{IL}	Máximo nivel de voltaje de entrada en estado bajo	T= 50 a 96.8 °F	5	0	0,8	1,8	V
V _{OH}	Mínimo nivel de voltaje de salida en estado Alto	T= 50 a 96.8 °F	5	3,15	4,7	5,2	V

VOL	Máximo nivel de voltaje de salida en estado bajo	T= 50 a 96.8 °F	5	0	0	1,2	V
VCC	Voltaje de Alimentación	T= 50 a 96.8 °F		4,9	5	6	V
VSS	Voltaje en nodo común	T= 50 a 96.8 °F		-0,6	0	0,5	V
FTx	Frecuencias de Transmisión	Vcc=5; T=50 a 96.8 °F	5	63,5	64	64,5	KHz
				31,5	32	32,5	
				9,3	9,6	9,9	
				4,5	4,8	5,1	
PUERTO DE COMUNICACIÓN DEL MICROCONTROLADOR							
	Voltaje en Alto		5	0	-12		
	Voltaje en Bajo		5	3,3	12		

CONFIGURACIÓN DE LOS PUENTES DE VELOCIDAD DE TRANSMISIÓN.

VELOCIDAD	PUERTO	PINES
64Kbps	J1	1,2
	J2	2,3
	J3	1,2
32Kbps	J1	1,2
	J4	2,3
	J5	1,2
9,6Kbps	J1	2,3
	J6	2,3
	J7	1,2
4,8Kbps	J1	2,3
	J8	2,3
	J9	1,2

DISEÑO DEL IMPRESO.

Las consideraciones del diseño del Circuito Impreso, están centradas en minimizar las interferencias por diafonía introduciendo un plano de masa entre las pistas, además en el desacople de interferencias entre las alimentaciones de los circuitos integrados, con la utilización de capacitores de tantálio; los planos de tierra aplicados proporcionan adicionalmente una protección contra campos electromagnéticos. Si bien no se eliminan todos los efectos, si se minimizan al máximo imponiéndose el buen funcionamiento del circuito completo.

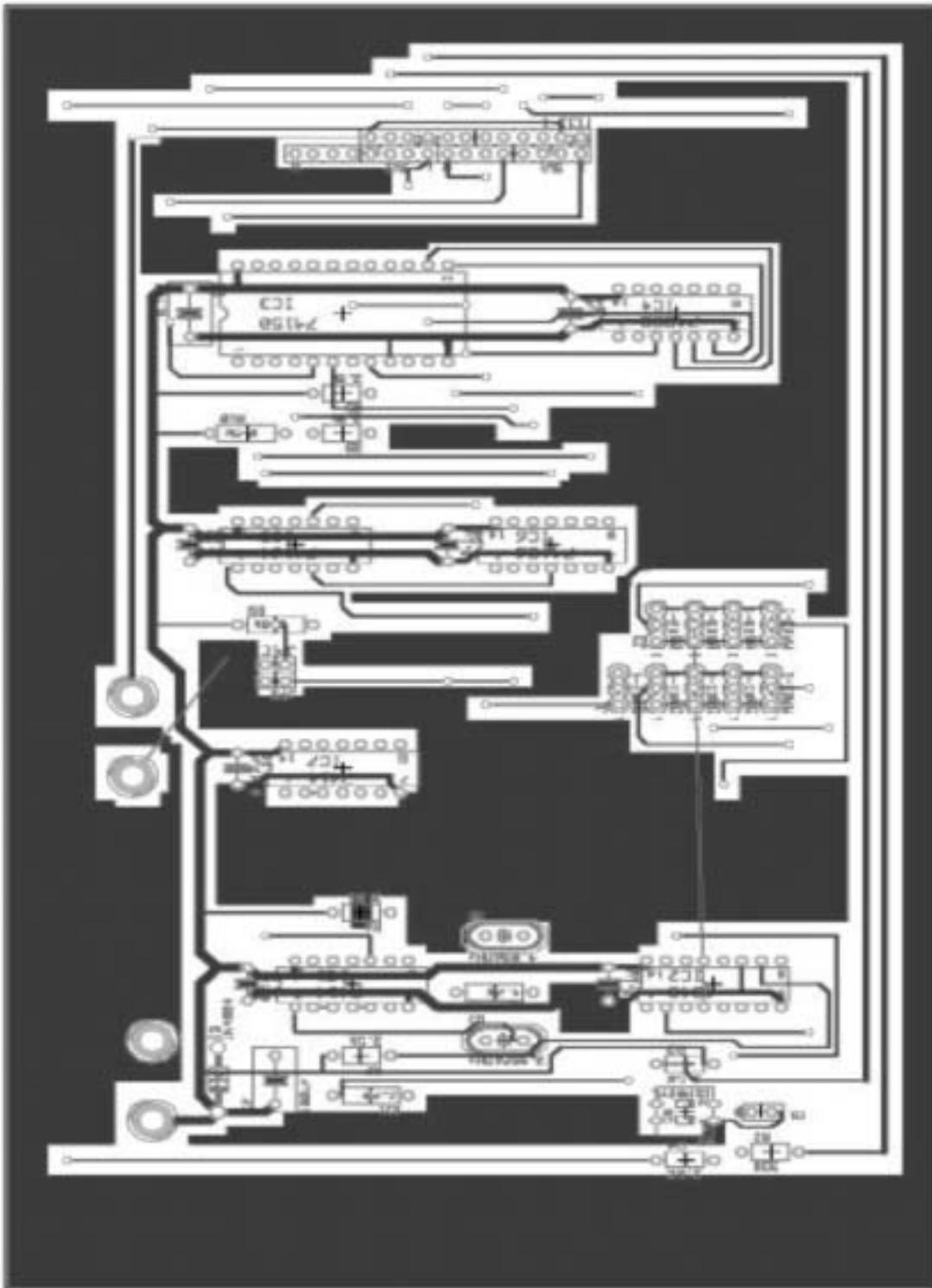


Figura 4.3a. Circuito Impreso del Tx. Vista Superior.

2. RECEPTOR.

El Receptor así como el transmisor, está diseñado para ser colocado en las bases de los módulos de entrenamiento de Elettronica Venetta, también se pueden usar los conectores respectivos para la alimentación, y para la interconexión con moduladores de la misma casa fabricante de equipos electrónicos de entrenamiento.

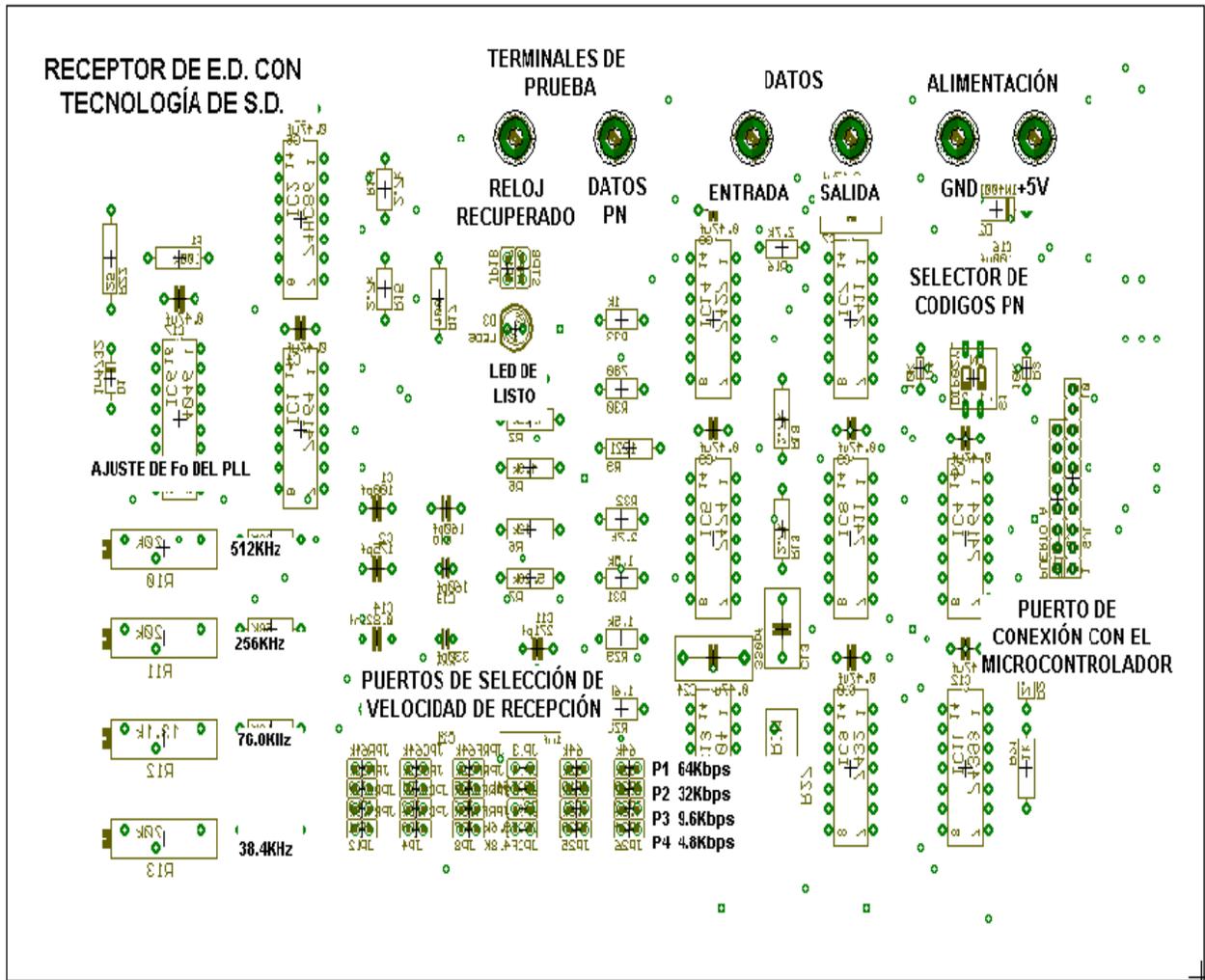


FIGURA 4.4 Distribución de las conexiones del módulo de recepción.

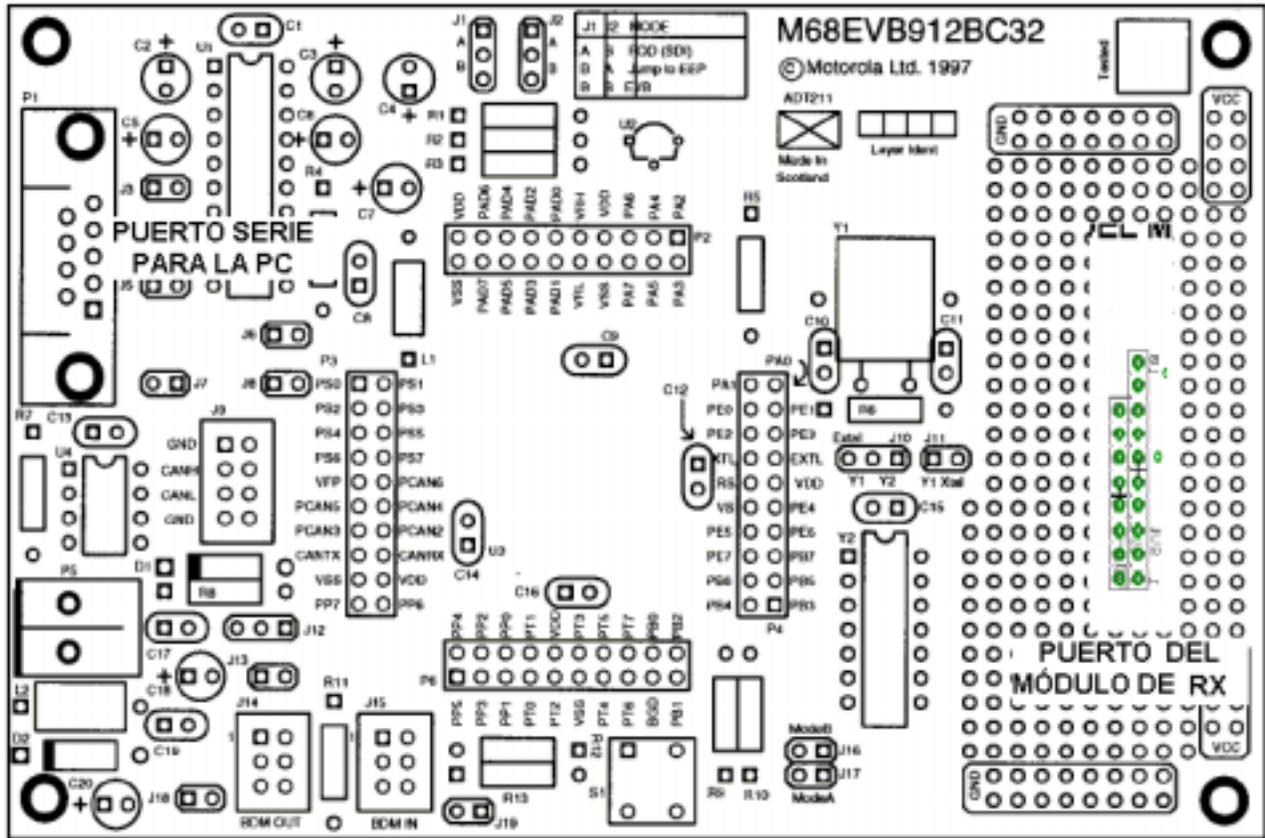


FIGURA 4.5 Puertos del Microcontrolador utilizados por el Receptor.

Puertos de datos:

ENTRADA: Este puerto se utiliza para introducir datos desde el Demodulador; el formato utilizado es NRZ monopolar a 5V, la tecnología TTL es ideal.

SALIDA: Este puerto se utiliza para sacar datos síncronos ó asíncronos decodificados hacia un receptor de datos; las velocidades de transmisión determinadas en el diseño; el formato utilizado es NRZ monopolar a 5V, la tecnología TTL es ideal, y es compatible con tecnología CMOS.

Alimentación:

+5V: Este puerto es utilizado para la alimentación con +5v de DC. Para la tolerancia puede consultar las " Características" del Receptor en este capítulo.

GND: Este puerto se utiliza como nodo de referencia (0V) para todas las entradas / salidas incluyendo la alimentación de +5V.

Otros Puertos:

PUERTO DEL MICROCONTROLADOR: En él se conecta un bus o cable plano hacia el Microcontrolador, está marcado el pin 1 para orientación o referencia de conexión.

PUERTOS DE SELECCIÓN DE RELOJ Y VELOCIDAD DE RECEPCIÓN: Están marcados con las letras **Px** y arreglados en fila en la parte trasera del Receptor. Para mas información puede consultar el Título "**CONFIGURACIÓN DE LOS PUENTES DE VELOCIDAD DE RECEPCIÓN**" de esta Hoja Técnica.

PUERTO DEL MÓDULO DEL RX: Es el puerto agregado en la tarjeta del microcontrolador que se utiliza para conectar a través de un cable plano (preferiblemente) el microcontrolador con el módulo de Recepción.

PUERTO SERIE PARA LA PC: Es un puerto serie que se utiliza para el manejo del microcontrolador y en este caso el inicio de la recepción.

BLOQUES FUNCIONALES:

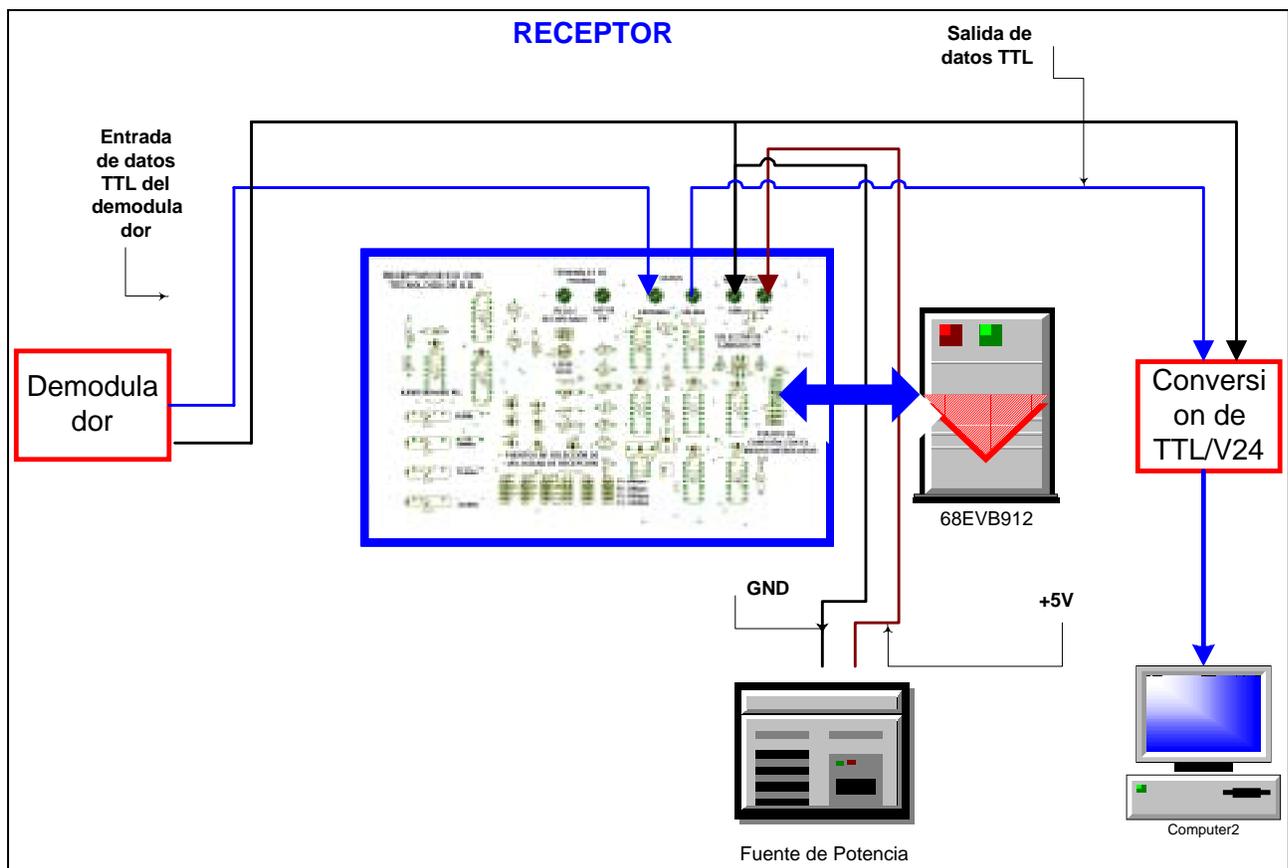


FIGURA 4.6 : DIAGRAMA DE CONEXIÓN DEL RECEPTOR.

DTE: El equipo de Transmisión de Datos es el elemento con el cual recibimos los datos que se transmitieron. Para garantizar una recepción óptima es necesario que el receptor esté configurado con las mismas características del transmisor. Para la conexión entre la PC o DTE el Módulo de Recepción se debe utilizar una interfaz que convierta la señalización NRZ Polar V24 (RS232) de la PC a señalización NRZ Monopolar TTL del módulo de Rx.

MÓDULO DE RECEPCIÓN: Este es el Hardware del sistema de Recepción y se explica detalladamente en el capítulo III de la Tesis. Los datos del DTE se demodulan a 8 veces su velocidad de transmisión a través de una suma módulo 2 (exor) con una serie de códigos PN a fin de recuperar su distribución espectral de potencia; tanto el módulo de transmisión como el microprocesador se distribuyen el trabajo.

EL MICROCONTROLADOR: Este módulo lee los datos a ser decodificados, procesa los datos con una serie de códigos pseudo aleatorios que previamente han sido generados; los datos demodulados en los códigos PN son sacados secuencialmente a través de un puerto del microcontrolador. El sistema se debe iniciar corriendo el programa respectivo para lograr la recepción de los datos.

EL DEMODULADOR: El demodulador puede ser del mismo tipo que el modulador usado.

FUNCIONAMIENTO:

CONEXIÓN DE LOS BLOQUES:

1. Conecte el cable plano entre los puertos del Microcontrolador y los del módulo de Recepción. El Microcontrolador debe estar fijo a la tarjeta del Módulo.
2. Conecte el cable serie del microcontrolador a la PC. Refiérase al Manual EV912BC32 sección 2.4 "EVB TO TERMINAL CONNECTION" página 2-2.
3. Predisponga los puentes de frecuencia y velocidad de transmisión de acuerdo a la tabla **CONFIGURACIÓN DE LOS PUENTES DE VELOCIDAD DE RECEPCION**.
4. Seleccione con el minidip switch, las ecuaciones a utilizar para la generación de los códigos PN. Para establecer la comunicación entre el Tx y el Rx es necesario que tanto el Tx como el Rx tengan la misma ecuación seleccionada.
5. Coloque los Módulos sobre las ranuras del módulo de entrenamiento de los equipos de Elettronica Venetta, cuidando que el cable del puerto serie de comunicación del microcontrolador no quede presionado.
6. Conecte los cables de alimentación de acuerdo a la figura 4.4.
7. Prepare el Demodulador a utilizar y conecte la salida del demodulador a la entrada del Módulo de Recepción.
8. Conecte el receptor de datos a la salida de datos del módulo de recepción.
9. Encienda la fuente de potencia.
10. Cuando finalice el enlace vasta con que se apague la fuente de poder y se desconecten los cables. Luego puede cerrar el programa terminal de la PC.

PUESTA EN MARCHA:

1. Encienda una PC para iniciar el microcontrolador, abra un programa de terminal con comunicación por puerto serie. Puede ser el Hiper Terminal de Windows, Digitalk, etc. Es recomendable que el programa utilizado para la comunicación con el microcontrolador esté en modo terminal.

2. Para verificar la comunicación entre el usuario y el microcontrolador, presione el botón de reset del microcontrolador y se observará la etiqueta de presentación del debug 12 del microcontrolador.
3. Digite la cadena siguiente:
G 0D00.␣
4. El led de listo del módulo de recepción debe encender; si no enciende, revise la conexión del cable plano y la alimentación.
5. Desde que enciende el led, se puede comenzar la recepción.
6. Para finalizar la recepción, basta con presionar el botón de reset del micro controlador o apagar la fuente de potencia.

SIMBOLO	PARÀMETRO	CONDICIONES	VCC	OPERACIÓN			UNIDA D
				MIN	TIPICO	MAX	
V _{IH}	Mínimo nivel de voltaje de entrada en estado Alto	T= 50 a 96.8 °F	5	3,15	5	5.2	V
V _{IL}	Máximo nivel de voltaje de entrada en estado bajo	T= 50 a 96.8 °F	5	0	0,8	1,8	V
V _{OH}	Mínimo nivel de voltaje de salida en estado Alto	T= 50 a 96.8 °F	5	3,15	4,7	5,2	V
V _{OL}	Máximo nivel de voltaje de salida en estado bajo	T= 50 a 96.8 °F	5	0	0	1,2	V
V _{CC}	Voltaje de Alimentación	T= 50 a 96.8 °F		4,9	5	6	V
V _{SS}	Voltaje en nodo común	T= 50 a 96.8 °F		-0,6	0	0,5	V
F _{Rx}	Frecuencias de Recepción	V _{CC} =5; T=50 a 96.8 °F	5	380	512	644	KHz
				150	256	362	
				48	76.8	105.6	
				20	38.4	56.8	
PUERTO DE COMUNICACIÓN DEL MICROCONTROLADOR							
	Voltaje en Alto		5	0	-12		
	Voltaje en Bajo		5	3,3	12		

**LOS PUENTES
RECEPCIÓN.**

VELOCIDAD	PUERTO	PINES
64Kbps	P1	PUENTES EN PUERTOS DE FILA P1
32Kbps	P2	PUENTES EN PUERTOS DE FILA P2
9,6Kbps	P3	PUENTES EN PUERTOS DE FILA P3
4,8Kbps	P4	PUENTES EN PUERTOS DE FILA P4

**CONFIGURACIÓN DE
DE VELOCIDAD DE**

DISEÑO DEL CIRCUITO IMPRESO DEL RECEPTOR:

En las figuras 4.6a se tiene el diseño del circuito Impreso de la cara superior, en la figura 4.6 se ve el circuito impreso de la cara inferior visto desde arriba.

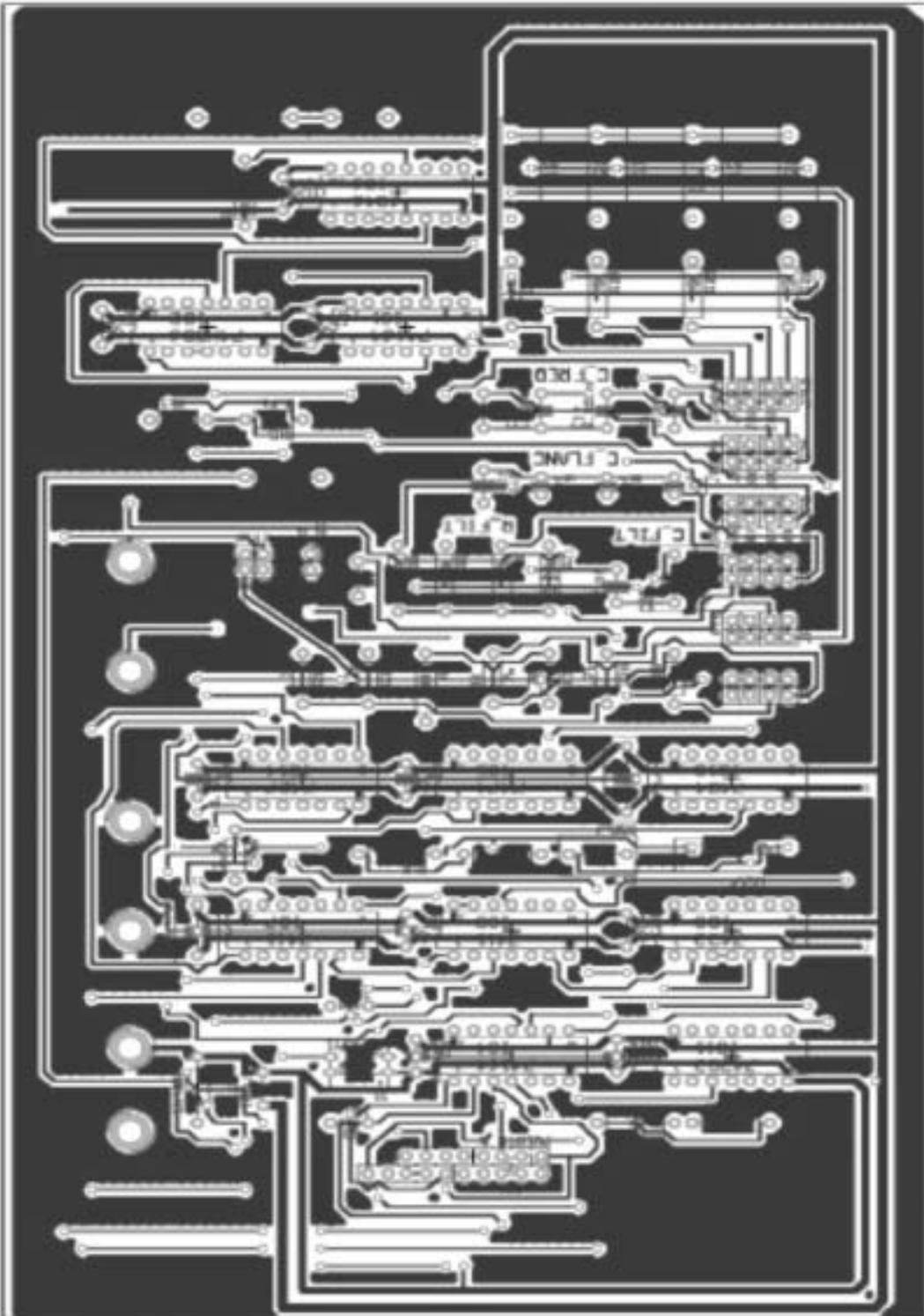


Figura 4.6a: Circuito impreso del Rx vista superior.

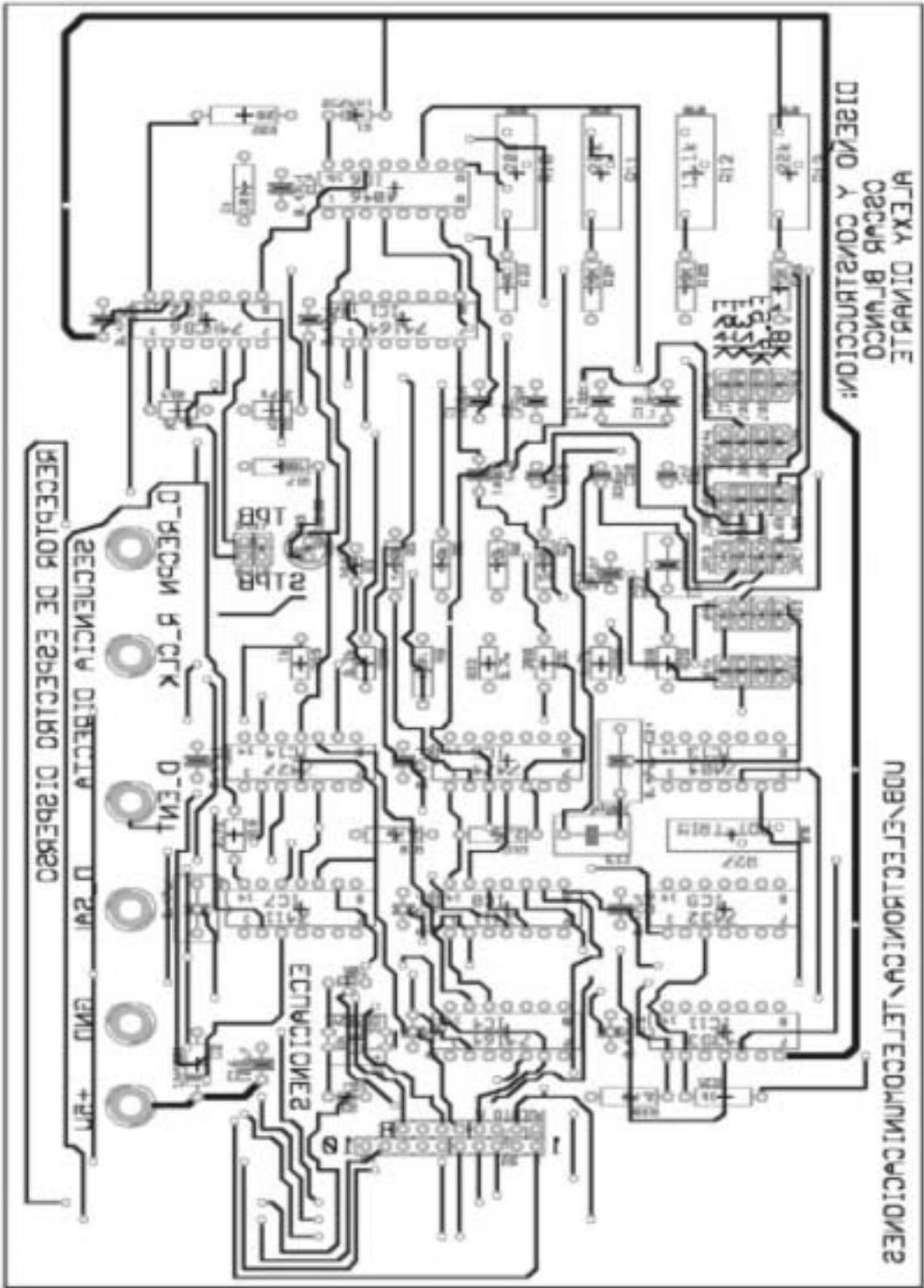


Figura 4.6 b: Circuito Impreso del Rx vista inferior.

CAPITULO V: LIMITACIONES DEL PROYECTO:

Durante el desarrollo del proyecto, surgieron limitaciones que no se consideraron en el diseño de los circuitos. Estas limitaciones, reducen la calidad de la transferencia de datos, introduciendo una tasa de error de bit alta en el sistema, que no depende de la calidad del medio de transmisión. Las limitaciones se enuncian a continuación:

- Los datos recibidos contienen caracteres errados en una forma aleatoria.
Los bytes errados se evidencian cuando la transmisión es asíncrona.

1. ANTECEDENTES:

COMO SE TRANSMITEN LOS DATOS SERIALES ASÍNCRONOS.

Al utilizar el puerto serial RS232 de una PC, obtenemos un estándar de la señal de salida conocida como V24/RS232; los unos lógicos se representan por un nivel de -12V, y los ceros lógicos por +12V, tal y como se observa en la figura 5.1.

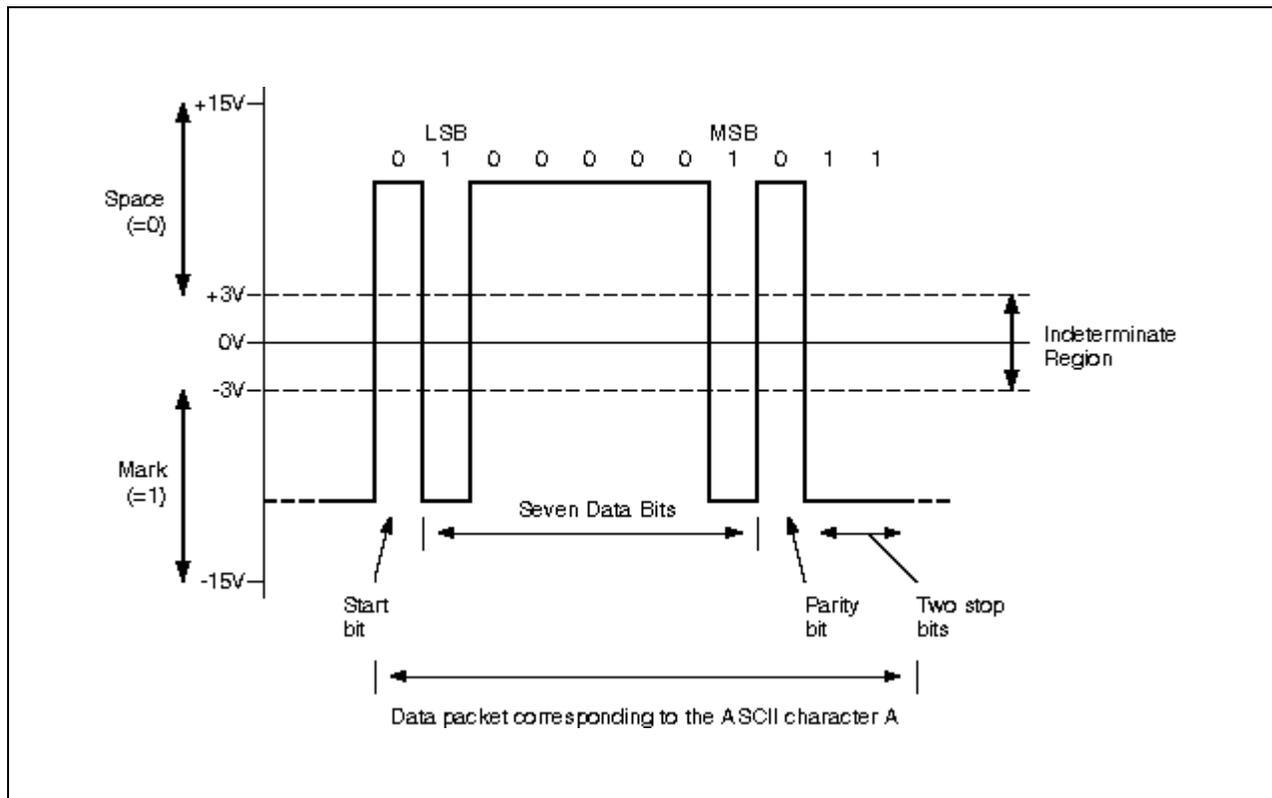


FIGURA 5.1. Señal RS232 de un puerto serial asíncrono.

Una transmisión serial asíncrona está compuesta por una cadena de datos en la que cada byte de datos es separado por uno o más bits de inicio y uno o más bits de parada indicando al receptor cuando recoger una palabra de tamaño Byte para almacenarla en un buffer; ya que el estado de reposo del puerto RS232 es un nivel de -12V indicando un uno lógico. Los datos pueden ser enviados en tiempos diferentes los cuales no son

necesariamente múltiplos del período de cada bit; es decir, que los datos en una transmisión serial no son enviados en forma continua, ni separados en espacios de tiempo constantes, a menos que la transferencia sea un archivo. Aunque se enviara una cadena de datos continua (por ej. Se presiona un carácter de un teclado por un período de tiempo) los datos no estarán continuos uno tras el otro si no que cada dato estará separado por un tiempo que previamente se programó en la PC. Para representar en forma gráfica lo que se expone anteriormente, observe la figura 5.2. En la que se considera que el Tiempo de Bit (T_b) no es múltiplo del tiempo de retardo de carácter (T_r). Para el caso, se supone que existe un carácter presionado en el teclado.

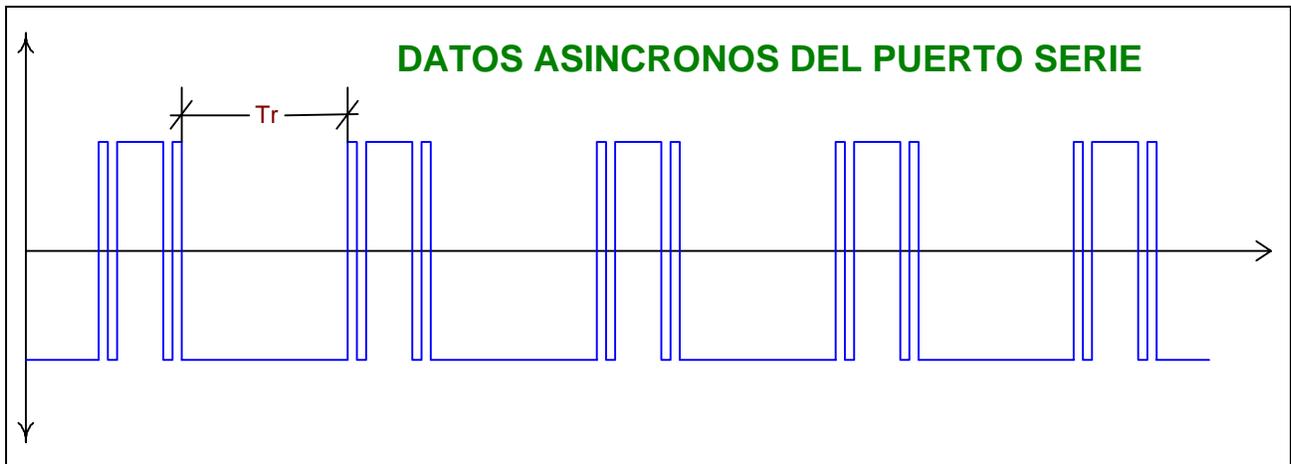


FIGURA 5.2. La figura representa una señal de datos seriales cuando una tecla está presionada. El T_r es un tiempo en el cual aparecen los bit de parada de cada palabra de tamaño byte, los demás niveles en $-12V$ representan un tiempo de inactividad del puerto serial. Este tiempo se puede programar en el software del DTE.

La posibilidad de programación del tiempo entre caracteres, nos indica que el tiempo de retardo (T_r) puede ser diferente de un tiempo múltiplo del Tiempo de bit (T_b).

LA GENERACIÓN DEL RELOJ DE LECTURA DEL TX.

Nos referimos al Capítulo 3 de esta tesis. El sistema de reloj está constituido por un oscilador cuya frecuencia es dividida por un contador para obtener las señales afines a la velocidad de transmisión; esto se puede ver mejor en la figura 3.4. Además esta etapa está relacionada con el convertidor paralelo / serie representado en la misma figura con la etapa del mismo nombre, el diagrama esquemático se presenta en la figura 3.11.

Como se puede observar, el reloj en el sistema Tx, inicia en forma asíncrona con respecto a la recepción de los datos los cuales provienen de la Pc ; mientras el reloj corre libremente una vez encendido el equipo, el control que se ejerce en el sistema al recibir los datos se hace por software activando el contador 74393 después del flanco del primer pulso generado a la velocidad de transmisión. El contador 74393 realiza la cuenta en el flanco descendente, y la habilitación del contador se hace en cualquier momento de un período de reloj;

teóricamente el transmisor enviará los datos que estén en ese momento en los puertos paralelos del microcontrolador, y el microcontrolador se encarga de cambiar los datos en los puertos de acuerdo al procesamiento de los códigos PN, de modo que mientras se transmite un byte, el siguiente es colocado por el micro en el otro puerto, garantizándose una transmisión continua de los datos en forma serial.

Para una mejor comprensión de lo expuesto se presenta el diagrama de tiempos del Reloj del Transmisor en la figura 5.3.

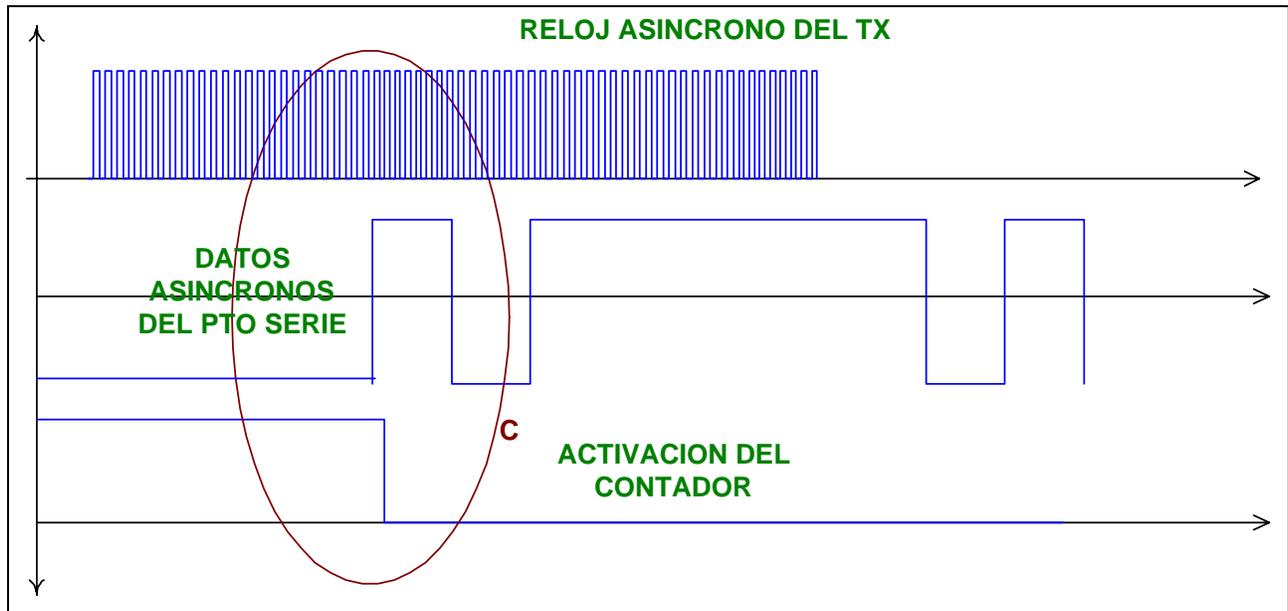


FIGURA 5.3. En la figura se muestra el diagrama de tiempo del proceso de la transmisión de los datos codificados; lo que se presenta dentro de la elipse C, se muestra amplificado en la siguiente figura.

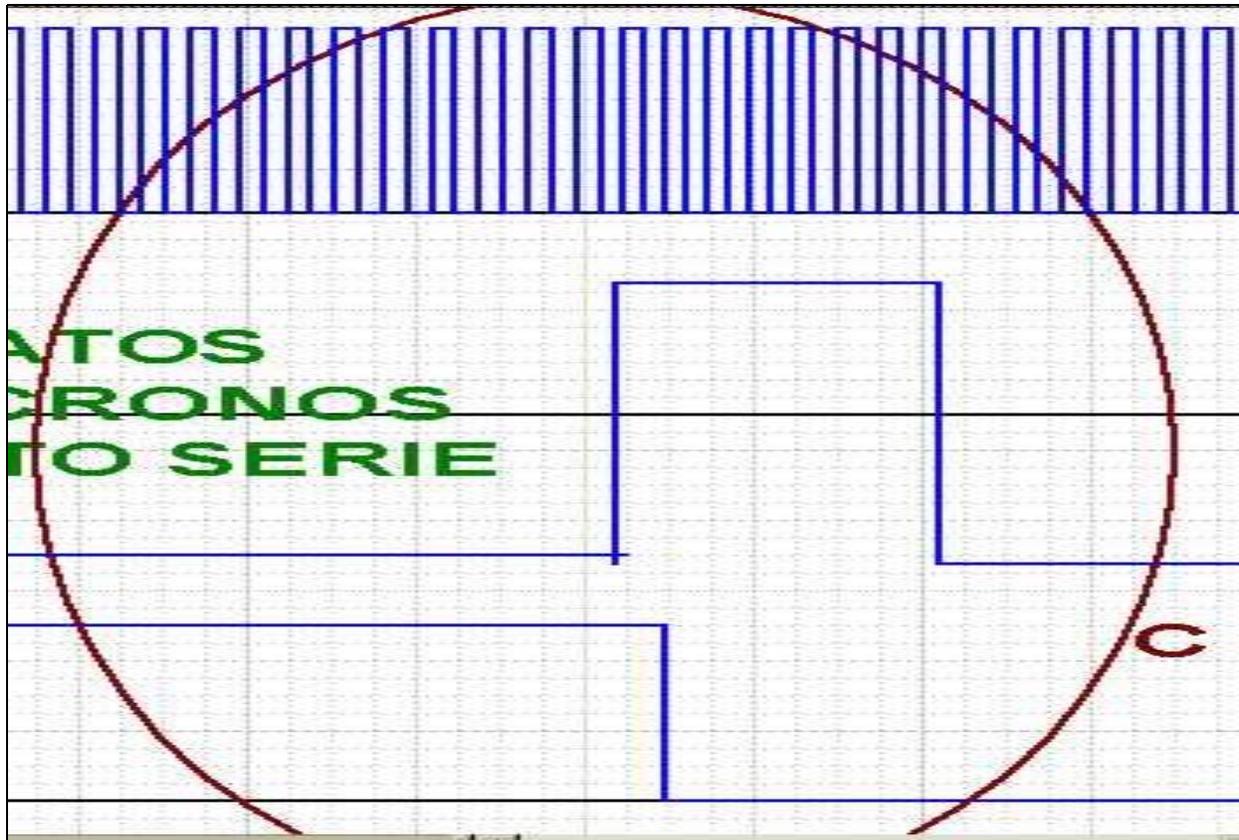


FIGURA 5.4. En la figura se muestra el instante en que se activa por software el contador de transmisión, sucede después del primer dato cero, cuando el reloj ya se ha iniciado.

En la figura 5.3 se muestran los tiempos del proceso de la transmisión, el reloj se inicia en un tiempo X cuando se enciende el sistema; pasado otro tiempo y en forma asíncrona con el sistema aparece el primer dato, que inicia el proceso de transmisión por ser el primer cero lógico; pasados los primeros 2.6 μ s que es lo que tardan los 21 ciclos del programa en procesar el dato recibido, activa el contador 74393 del multiplexor; como sabemos, el contador inicia la secuencia de conteo en el flanco descendente.

Para este caso, el contador es activado precisamente en la transición del flanco ascendente de uno de los pulsos del reloj, el contador no inicia el conteo si no hasta que suceda el flanco descendente, poniendo uno binario en la salida del contador. Este período de tiempo que es variable y totalmente aleatorio en algunos casos corto, hace que el valor cero en las salidas del contador se presente en las entradas del multiplexor que selecciona el dato del puerto cero por un tiempo irregular. La figura 5.4 presenta una amplificación de la imagen de la figura 5.3.

En el osciloscopio se ha podido observar que algunos datos presentan períodos menores al de los datos codificados, pudiéndose procesar estos como transientes o perturbaciones en la señal de salida al modulador.

EL PLL:

Para el caso nos centramos en el funcionamiento del comparador de fase 1 del circuito integrado 4046, para lo que se puede hacer referencia en la hoja técnica, específicamente en la página 10 en donde resumido dice que el Comparador de fase I es sensible a los armónicos de la señal de entrada.

2. POSIBLES CAUSAS DEL ERROR DE BIT.

- El tiempo en que el contador del transmisor hace que la salida 0 del multiplexor permanezca activa, puede hacer que la salida de datos de ese bit se presente como una perturbación que es procesada por el PLL que utiliza el comparador de fase I sensible a los armónicos. Esto solo sucede una vez, al iniciar la transmisión y no afecta al sistema porque el primer dato a transmitir es un 55H que sirve para el sincronismo del PLL.
- Se puede perder la alineación en el muestreo de los datos de entrada que llegan en períodos que no son múltiplos del período de la frecuencia de muestreo.
- La degradación de la señal en el trayecto entre el Transposicionador y Destransposicionador causa errores de bit, éstos son decodificados en forma errónea por el destransposicionador, multiplicando la Tasa de error de bit al no poder decodificar correctamente los datos modulados con el código PN.

3. RECOMENDACIONES:

- El error del contador se suprime utilizando el pin Q1 del IC8 74LS164 para presentar en la salida hacia el demodulador el dato hasta que cambie con el próximo flanco ascendente del reloj. Con esto se elimina cualquier otro transiente antes de ser modulado.
- Se recomienda suprimir el sistema de transposición de bits a menos que el sistema de modulación y demodulación sea robusto.
- Para suprimir los errores causados durante una transmisión asíncrona es recomendable agregar una etapa de recuperación de reloj para las frecuencias de transmisión serie.
- Si no se desea agregar otra etapa de recuperación de reloj en el Tx puede seleccionar una interfase que convierta V24 a TTL con dispositivos de alta velocidad, tratando de obtener un tiempo de risado y de caída menor de 100ns para la máxima velocidad de transmisión.

BIBLIOGRAFÍA.

www.sss-mag.com/ss.html “ El ABC del espectro Disperso”. Se encuentra un resumen sobre los aspectos teóricos del Espectro Disperso.

www.wolfe.net/~jdoll/ham_hist.html “Breve historia del Espectro Disperso”. Se encuentra un resumen histórico del desarrollo del Espectro Disperso.

www.orbita.starmed.com/wacosta2000/historiatd.html "HISTORIA Y CAMPOS DE APLICACIÓN DE LA TRANSMISIÓN DE DATOS"

www.wolfe.net/~jdoll/ham_hist.html "Amateur Radio Spread Spectrum History"

www.xs4all.nl/~bslash/muren/spectrum.htm "Espectro disperso/Spread Spectrum"

www.frontierbb.com/benefits_history.html "Frontier Broadband: History of Spread Spectrum Technology".

www.mcu.motpsps.com/dev_tools/appsw.html "Motorola Microcontroladores 16 & 32 bits"

SPREAD SPECTRUM COMMUNICATIONS. Marvin K. Simon. Jim K Omura. Robert a Scholtz. Barry K. Levitt. First Edition. Mc Graw Hill. Inc.

SISTEMAS DE COMUNICACIONES ELECTRONICAS. Wayne Tomasy. 2ª Edición.

GLOSARIO

A -

Adición Modulo-2 : Adición aritmética de bits binarios. Compuertas lógicas realizan esta función y son llamadas Xor o compuerta de or exclusivas.

AGC: Automatic Gain Control: En español significa " control automatico de ganancia "

Antijamming (AJ) : En Español "Antibloqueo". Llámese a minimizar los efectos de una señal de bloqueo. Capacidad de un sistema de operar en presencia de interferencia o señales bloqueadoras.

Aliasing: Errores introducidos a un espectro de frecuencia debido a muestreos discretos de una señal continua. Los componentes de frecuencia que son demasiado altos para el periodo de muestreo utilizado contribuyen a la amplitud de los componentes de menor frecuencia en el espectro. Estos errores introducidos están localizados a frecuencias iguales a la diferencia entre la velocidad de muestreo y el componente de frecuencia de 11,000hz es muestreado a 10,000 muestra por segundo. La salida resultante contendrá una componente errónea de frecuencia a 1000 hz que no esta presente en la señal original.

AM (Modulación de Amplitud) : La modulación de amplitud de una portadora de radiofrecuencia (RF) por medio de la información. En el campo del Espectro Disperso, la modulación de amplitud también se refiere a la modulación de la amplitud de una banda de ruido o ruido pseudo aleatorio, por medio de la información o datos que están siendo transmitidos.

Autocorrelación : El grado de similaridad entre la amplitud y fase de una señal o código y una réplica de la misma retrasada en el tiempo. En los sistema de Espectro Disperso, la autocorrelación de un código de dispersión (spreading code) y una replica retrasada del mismo, es de primera importancia. El grado de similaridad en este caso es simplemente el numero de bits que son similares (acuerdos) menos el numero de bits que son diferentes (desacuerdo) en la secuencia y la réplica retrasada en tiempo.

B -

Baja probabilidad de interceptación (LPI) : Termino que describe una señal que es difícil de interceptar. Una señal de banda ancha, parecida al ruido es un ejemplo de una señal LPI.. La mayoría de las señales de Espectro Disperso poseen estas características.

Banda Ancha : Un termino usado para describir una señal que tiene un amplio ancho de banda. También se usa para describir componentes electrónicos, antenas, etc.- que puedan operar en un amplio rango de frecuencias.

Bi-secuencia : Un método de modulación utilizado en la generación de señales de Espectro Disperso de Secuencia Directa, las cuales son generadas por saltos de un código de dispersión a otro código de dispersión diferente del primero. La información o el trafico determinan que código utilizar. Un "1" binario (marca) corresponde a un código mientras que un "0" binario (espacio) corresponde a un segundo código. La secuencia de salida esencialmente consiste de segmentos de dos códigos siendo usados. La correlación cruzada entre dos códigos debe de ser baja para que un código de dispersión pueda distinguirse del otro.

Bit : Un dígito binario. Una unidad de información binaria generalmente denotado como un "1" ó un "0". Estos códigos binarios son también comúnmente referidos como Marca (1) y espacio (0) respectivamente.

Búsqueda : Proceso mediante el cual los sistemas de Espectro Disperso adquieren sincronización.

C -

Capacidad de Canal : La máxima tasa de información transmitida sobre un canal que tiene un ancho de banda, potencia de señal recibida y densidad espectral de ruido especificados. Intentos de transmitir información a una tasa más alta que la capacidad del canal resultan en errores incrementados y elimina la posibilidad de transmisión libre de errores. La capacidad del canal usualmente es dada en Baudios o Bits por segundo.

Chip : En Espectro Disperso, el chip es el elemento unitario del código de dispersión. Un chip puede constar de uno dos o más bits, dependiendo de la aplicación. Por ejemplo un chip es un solo bit para una señal bifásica de secuencia directa mientras que para una señal cuadrifásica consiste de dos bits. Se requiere de dos bits una señal cuadrifásica para controlar las fase de las cuatros portadoras.

Código : En los sistema de Espectro Disperso, el código usualmente se refiere al código de dispersión.

El código es una secuencia pseudo aleatoria de bits usada para controlar la modulación de la portadora.

Código de corrección de error : Códigos usados para encontrar y corregir errores en la información recibida. Estos códigos se utilizan para minimizar o negar errores causado por bloqueo, interferencia y desvanecimiento. Mientras estos códigos reestructuran la secuencia de información, los códigos de corrección de errores no son usados generalmente como códigos de dispersión.

Código de dispersión : Secuencia binaria usada para dispersar el espectro de las señales de secuencia directa. La tasa de códigos de los códigos de dispersión es mucho más alta que la tasa datos.

Códigos Dorados : Un código generado al tomar dos o mas secuencias de longitud máxima de iguales longitudes. La salida secuencia resultante es un código lineal pero no es necesariamente una secuencia de longitud máxima. Los generadores de código dorado son frecuentemente usados cuando un código largo es deseado. Un código dorado puede generar n^r secuencia no máxima y "r" secuencias máximas, donde n es el número de etapas de registro de desplazamientos en cada generador de secuencia, y r es el número de estas secuencias de longitud máxima usados para generar el código dorado.

Código Lineal : Códigos lineales son aquellos generados usando operaciones lineales. Los códigos lineales incluyen las secuencia de longitud máxima, códigos dorados, etc. Estos códigos no pueden ser usado para comunicaciones seguras, pues pueden ser fácilmente detectados y reconstruidos.

Códigos no lineal : Un código generado por dispositivos no lineales tales como compuerta or y and, etc. Estos códigos son usados usualmente solo si se necesita prioritariamente seguridad en las comunicaciones. Ya que estos códigos son generados por componentes no lineales, el reconocimiento y reconstrucción del código por usuarios no intencionales es extremadamente difícil.

Coherente : La condición cuando una señal recibida y la referencia del receptor están sincronizada en fase.

Comunicación Segura : Transmisión de información de manera tal que la demodulación de la señal y la recuperación de la transmisión se pretenda que sea virtualmente imposible para una tercera parte involucrada, de manera no intencional. En los Sistema de Espectro Dispersos, los códigos de dispersión ni-lineales son utilizados para proveer comunicaciones segura.

Correlación : Una medida de similaridad entre dos señales. La similaridad esta basada en la amplitud y la fase de ambas señales. Un pico de correlación o máximo grado de similaridad ocurre cuando las señales son idénticas en fase y amplitud. Generalmente el grado de similaridad es una función de los retraso relativos de tiempo. Los varios tipos de correlación incluyen: auto correlación, correlación cruzada, y correlación de coincidencia de polaridad. La auto correlación mide el grado de similaridad entre una señal y una replica de si misma retrasada en el tiempo. La correlación cruzada mide el grado de

similaridad entre dos señales cualesquiera. La correlación de coincidencia de polaridad mide la similaridad entre la polaridad de dos señales. En este caso la amplitud de las señales no es usada. Solamente la polaridad de los voltajes de señal (positivos o negativos) es usada para determinar la similaridad entre estas dos señales.

Correlación por polaridad coincidente (PCC) : Una medida del grado de similaridad en la polaridad de voltaje de dos señales. Esta técnica de correlación es diferente de la mayoría pues no usa la amplitud de las dos señales para determinar el grado de similaridad. El valor de correlación es determinado por el número de "acuerdos" en polaridad menos el número de desacuerdos que ocurren en un tiempo dado. El grado de similaridad de la correlación depende del valor de retraso relativo entre las dos señales. Generalmente se toman valores de PCC con diferentes retrasos para determinar con cual retraso se obtiene la mayor similaridad.

Correlador : Dispositivo que mide la similaridad de dos señales. La salida del correlador generalmente consiste en un valor de correlación o un grado de similaridad para un retraso específico en el tiempo de dos señales.

D -

Dehop : En inglés se le llama así al proceso de remover la modulación de frecuencia de saltos de una señal recibida de Espectro Disperso de salto de frecuencia, demodulación de una señal recibida de salto de frecuencia.

Densidad de potencia baja : Es la designación para una señal en la cual la potencia de su transmisor medido en una base "por hertz" es bajo.

Desplazamiento por corrimiento de fase (PSK): Phase Shift Keying es un tipo de modulación en la cual la fase de la portadora se corre en incrementos determinados. PSK bifásico y cuadrifásico son los más comunes. En el PSK binario, la fase de la portadora se desplaza en incrementos de 180 grados. Ambos tipos de PSK son utilizados en la modulación de señales Secuencia Directa.

Direccionamiento Selectivo : La habilidad de un sistema de selectivamente comunicar se con un usuario.

Dispersamiento Espectral : (Dispersamiento de Banda) El proceso de ampliar el ancho de banda de la señal. Ampliar el ancho de banda de una señal de manera tal que sea mucho mas grande que el requerido para la transmisión de la información.

DS : Secuencia Directa.

E -

Escalamiento (Ranging) : El proceso de determinar la distancia de una unidad a una segunda unida usando una señal transmitida. Señales de SS se están usando en la actualidad para procesos de escalamiento.

Espectro Disperso (Spread Spectrum (SS)) : Técnicas de modulación utilizada para ampliar el ancho de banda de una señal RF de manera tal que el ancho de banda de la portadora es mucho mas grande que el requerido para la información transmitida por si sola. El Espectro Disperso tiene dos principales características:

1. El ancho de banda transmitido es mucho mayor que el ancho de banda de la información
2. Las características espectrales de la señal transmitida son determinada principalmente por la forma de onda de dispersión mas que por la forma de onda de la información.

Espectro de Potencia : Distribución del espectro de potencia sobre el dominio de frecuencia. El espectro de potencia se calcula y muestra usualmente en analizadores espectrales donde el eje horizontal es la frecuencia y el eje vertical la señal de potencia.

F -

Feedback Tap : Una salida de una etapa de registro de desplazamiento que es usada como una de las entradas de retroalimentación para un generador de secuencia. Las salidas de la etapa seleccionada de registro de desplazamiento son sumados en modulo-2 y el bit resultante es usado como entrada de retroalimentación para la primera etapa del registro de desplazamiento en el generador de secuencia.

FH/DS o DS/FH : Modulación combinada de Secuencia Directa y Salto de Frecuencia.

Figura de Ruido (NF) : La relación entre la tasa de señal a ruido en la salida de un receptor real y la relación SNR a la salida de un receptor ideal que no genera un ruido circuital.

Filtro Acoplado : (Matched Filter) Un filtro ideal diseñado para recibir una señal particular y rechazar las demás señales y el ruido. Estos filtros son frecuentemente usado como correladores ya que la salida del filtro emite una salida que esta en su pico cuando la señal recibida esta perfectamente alineada en le filtro acoplado.

FM Pulsada : Una señal en la cual la frecuencia es " barrida durante la transmisión. Este tipo de señal también es llamada a veces "CHIRP". La información binaria determina si o no la señal pulsada es barrida hacia abajo o hacia arriba.

Frequency División Múltiple Access (FDMA) : Un sistema de múltiple acceso en el cual cada usuario se le asigna una banda de frecuencia particular. El tipo de modulación de señal usada no importa mientras la señal se mantenga dentro de su banda de frecuencia asignada.

Frequency Hopping (FH) : Un tipo de modulación de Espectro Disperso en el cual la señal transmitida salta de una frecuencia a otra a través de un amplio ancho de banda compuesto de múltiples ranuras de frecuencia en donde escoger. Un generador de código pseudoaleatorio selecciona la secuencia en la cual se realizarán tales saltos.

Frequency-Time Hopping : Un tipo híbrido de modulación de Espectro Disperso. Este tipo de modulación se utiliza primariamente en sistema de múltiples acceso en donde muchos usuarios operan simultáneamente. Cada señal es transmitida en una ranura de tiempo particular. Estas ranuras de tiempo puede ser periódicas o espaciado pseudoaleatoriamente. El transmisor transmitirá en una de varias frecuencias seleccionables durante esta ranura de tiempo. La frecuencia del impulso transmitido varía de frecuencia en cada ranura de tiempo en que transmite. Al sincronizar apropiadamente los canales de salto de frecuencia y de tiempo, muchos usuarios pueden operar al mismo tiempo.

FSK : Frequency Shift Keying o Desplazamiento por corrimiento de frecuencia.

G:

Ganancia de Procesamiento : La mejora de la relación señal a ruido (SNR) desde la entrada de la señal hasta su salida. La ganancia de procesamiento en las señales de espectro disperso es dada como la tasa de ancho de banda RF sobre la tasa de datos de información.

$$G_p = \frac{\text{BW}}{\text{db.}} \text{ o lo que es lo mismo: } 10 \log \frac{\text{(rf)}}{\text{Tasa de Datos}}$$

(Tasa de Datos)

Generador Modular de Registro de desplazamientos (MSRG) : Un tipo de generador de secuencia pseudo aleatorio, en el cual cada etapa de registro de desplazamiento esta seguida de un sumador modulo-2. Estos generadores de códigos minimizan el tiempo requerido para generar el bit de feedback y por ende puede generalmente operar en tasa de chip más altas que a las que pueden operar los generadores de registro de desplazamientos simples.

Generadores por Registro de Desplazamiento (SRG) : Un generador de secuencia que usa un registro de desplazamiento y un sumador modulo-2 para generar una secuencia pseudo aleatoria.

GP : Ganancia de procesamiento.

H -

Heterodino : La multiplicación de una señal con un oscilador local. La señal resultante tendrá las componentes de la suma y de la resta. La frecuencia central de la componente referencia es la frecuencia de la señal menos la del oscilador, mientras que la frecuencia central de la componente suma, es la frecuencia de la señal mas la del oscilador local. Generalmente unas de estas señales se utilizan y la otra se elimina filtrándola.

I -

Interferencia : Cualquier señal o perturbación electromagnética que dificulta la percepción de una señal deseada. Estas señales pueden ser naturales o hechas por el hombre.

IPM : Incremental Phase modulation (Modulación incremental de fase).

J -

Jammer : Un transmisor que se pretende que bloquee intencionalmente la recepción de otras señales en ese canal.

L -

Lazo de fijado del retraso (Delay Lock Loop) : Un dispositivo que ajusta la frecuencia de reloj de un generador de réplica de señal para maximizar la correlación de las señales de Secuencia Directa. Recibida y la réplica generada. Este dispositivo incorpora dos correladores cuyas réplicas son desfasados de la señal réplica del receptor por una fracción de bit. Manteniendo las salidas de los correladores iguales, el dispositivo mantiene la coherencia de fase con la señal recibida.

Lazo de Fase Fija (phase-locked look) PLL : Un circuito electrónico de lazo cerrado que se fija y sigue los rastros de la frecuencia de una señal de entrada. Este dispositivo compara la fase de la señal de entrada, con la fase de un oscilador interno y ajusta la frecuencia del oscilador para mantener coherencia de fase.

Limitador : un dispositivo que limita la amplitud de una señal entrante a un nivel fijado. La salida del limitador es idéntica a sus entradas si el nivel de amplitud de sus entrada esta por debajo de este nivel limitador.

Longitud de Código : El número de elemento de código consecutivos en una secuencia antes de que la secuencia se repita.

M -

M-ario : Usado para designar formato de señal diferentes al binario, un ejemplo de un formato m-ario es el cuaternario en el cual cuatro posibles selecciones están disponibles en vez de dos como en el formato binario.

Margen Antibloqueo : El máximo nivel de tasa de "interferencia a señal" que el receptor puede soportar y aun mantener un nivel usable de tasa "salida a ruido".

Margen de Bloqueo : La cantidad de interferencia que un sistema puede tolerar y todavía proveer la tasa necesaria de señal a ruido en la salida para una recepción confiable y tasa de bits de error usables.

Medición Híbrida : Una técnica para medir distancias usando mas de un tipo de modulación de señal.

En este sistema una señal de Secuencia Directa se usa para obtener una gran precisión mientras que la información transmitida es un código digital que elimina la ambigüedad de rango creado por códigos cortos de dispersión. Por tanto el código de dispersión es usado para precisión de rango mientras que la información provee la habilidad de medir largas distancias (o rangos) mientras que usan códigos cortos de dispersión.

Mezclador Balanceado : un modulador que aísla una o ambas entradas proveniente de la salida del mezclador. Con respecto a las señales de Secuencia Directa, el mezclador balanceado se usa para generar los desplazamientos de fase de acuerdo al estado del código de dispersión (spreading code). Este mezclador aísla la portadora de la salida del mezclador y de esta manera suprime la portadora de la señal de Secuencia Directa.

MODEM : Abreviación para modulador-demodulador.

Modified Quadrature PSK (MQPSK) : PSK cuadrifásico modificado. En este tipo de modulación PSK existen cuatro posibles fases 0° , 90° , 180° y 270° . Sin embargo no puede haber un cambio de fase individual mayor de $+90^\circ$ o -90° .

Modulación de Fase : Modulación de la fase de la portadora, por la amplitud de la información. La cantidad de modulación de fase es generalmente proporcional a la amplitud instantánea de la señal moduladora.

Modulación de Frecuencia (FM): Modulación de la frecuencia de una portadora por medio de la amplitud instantánea de la información o señal moduladora. La frecuencia instantánea de la señal transmitida es desfasada de la frecuencia portadora en una cantidad proporcional a la amplitud de la información.

Modulación de la Portadora Acumulada : (Stacked Carrier Modulation) Un tipo de modulación en la cual numerosas portadoras transmiten la misma información simultáneamente. Estas señales se utilizan para confiabilidad de la transmisión. Este tipo de modulación reduce el efecto de el desvanecimiento de señal y el efecto de la interferencia de banda estrecha.

Modulación Dual : Modulación de una portadora tanto por modulación elemental como por modulación suplementaria. Las técnicas de Espectro Disperso que utilizan técnicas que incluyen señales complejas y compuestas son ejemplo de modulación dual.

Modulación Elemental : Modulación de la portadora utilizando la información o los datos. En los sistema de Espectro Disperso las señale se generan usualmente usando modulación compleja. En este caso una señal de modulación elemental es modulada con un código de dispersión para dispersar el ancho de banda de la señal.

Modulación Incremental de Fase : Desplazar una secuencia de códigos por un bit en respecto a la segunda secuencia de códigos. Esta técnica se usa seguidamente para sincronizar señales de Espectro Disperso con la réplica del receptor. La réplica del receptor es, ya sea atrasada o adelantada en el tiempo por incrementos de un bit hasta que se sincroniza con la señal recibida.

Modulación por Duración de Pulso : Un tipo de modulación en la cual el ancho de pulso o duración de pulso, es variado. Una señal analógica de entrada es muestreada periódicamente. La amplitud de estas muestras es luego proporcional a la duración del pulso.

Modulación por Inversión de Secuencia : (Codificación modulo-2) Modulación de un código de dispersión a través de la inversión del

código. La información binaria controla la inversión de la secuencia del código de dispersión. Un "uno" binario corresponde a una polaridad de la secuencia de código de dispersión, y un "cero" binario corresponde a la otra polaridad.

Modulación Suplementaria : En sistema de Espectro Disperso, el proceso de dispersar el ancho de banda de la señal es llamado modulación suplementaria.

La modulación elemental se utiliza para modular la portadora con la información.

MSK : Minimum shift keing. Una forma de modulación similar a FSK.

M-Sequence : Abreviación en inglés para Secuencia de máxima longitud.

Multiplexación por División de Código : Un sistema de Espectro Disperso en el cual el usuario es asignado un código de dispersión único. Las comunicaciones con un usuario particular se logran empleando un código de dispersión idéntico al de ese usuario. El usuario de ese código de dispersión podrá procesar la señal, pero le aparecerá como ruido a cualquier otro usuario. Esto permite que un número de usuarios ocupe la misma banda de frecuencias simultáneamente sin interferir unos con los otros.

O -

Onda Continua : Una oscilación pura, que no es modulada ni en frecuencia ni en amplitud.

Ortogonal : Termino usado para describir funciones que son estadísticamente independientes. Esto significa que el valor o estado de una función no tiene efecto alguno en el estado o valor de la otra.

El termino es también usado para describir vectores, ejes, etc. Que son mutuamente perpendiculares. En adición ortogonal es usado para describir un set de códigos que tiene coeficientes de correlación cruzada iguales a cero para el set de códigos.

P -

PDM : Modulación de la Duración de Pulso (Pulse Duration Modulation).

Portadora : Una onda electromagnética puede ser modulada por la información, para la transmisión de esta misma transmisión hacia un receptor.

Portadora Suprimida : Una modulación de duración de pulso en la cual la periodicidad causada por el reloj del circuito "sample & hold" y el generador, ha sido removida. La tasa de bits de la salida del modulador es reducida a la mitad al suprimir el reloj de la señal. Esta supresión de reloj es lograda por una suma modulo-2 de la salida del modulador de duración de pulsos normal con una onda cuadrada cuya frecuencia es la mitad de la señal de reloj.

Preámbulo : Un código corto que es usado para la sincronización de el receptor. En los sistema de Espectro Disperso, un preámbulo usualmente precede a un código largo de manera que el receptor pueda sincronizarse

con la señal recibida antes que el código largo comience. Filtros acoplados se utilizan comúnmente para detectar el preámbulo.

Producto Tiempo * ancho de Banda : El producto de la duración del periodo de una señal multiplicado por el ancho de banda de la señal.

Propagación : (Señal "similar a ruido", ruido pseudo aleatorio, secuencia pseudo aleatoria) una señal que parece ser ruido antes de la modulación. Este termino se ocupa frecuentemente para describir los códigos usados en sistemas de Espectro Disperso.

PSK Cuadrifásico (QPSK) : Tipo de PSK en el cual los cambios de fase son de 90° . véase PSK.

Pulse Code Modulation (PCM) : Modulación de pulsos en la cual una señal analógica muestreada periódicamente y cada muestra es cuantizada y transmitida como código binario.

R -

Recombinación : (re-mapeado) El proceso de demodular una señal de Espectro Disperso recuperando la señal deseada de banda estrecha.

Registro de Desplazamiento : Un circuito electrónico que consiste de elemento de retraso que puede almacenar un bit binario cada uno. Estos retrasos llamados etapas de registro de desplazamiento están conectadas en serie. Cuando una de estas etapas recibe un pulso de reloj el registro binario almacenado en cada etapa es desplazado hacia la siguiente etapa. Estos registros usualmente de desplazamiento se usan generalmente en generadores de secuencia.

Registro de Retraso de Retroalimentación (FSR) : Feedback Shift Register es usado en generadores de secuencias pseudoaleatorias. Cada etapa de registro de desplazamiento en un generador de código desplaza la entrada binaria de esta hacia su salida donde recibe un pulso de reloj. Estas etapas de registro de desplazamiento están conectadas en serie (salida de la primera a la entrada de la segunda) para formar un generador de secuencia. La salida de cada etapa esta disponible para ser usada como una de las entradas del sumador modulo-2 el cual a su vez provee una retroalimentación de entrada hacia la primera etapa de registro de desplazamiento.

Ruido Pseudo Aleatorio (PRN) : Otro termino utilizado para señal "similar a ruido". Aun teniendo la apariencia de ruido, una secuencia idéntica de bits puede ser producida por un segundo generador. Aunque no parezca tener patrón definido, la secuencia se repite así misma después de un intervalo largo de tiempo.

S -

Scrambler : Un dispositivo que desordena una señal de entrada, de manera que sea incoherente para cualquiera que no tenga la llave correcta para re-ordenarla.

Secuencia : Un código o tren de dígitos binarios.

Secuencia aleatoria : Una secuencia de dígitos binarios que es completamente aleatoria. La diferencia entre secuencia aleatorias y

pseudo aleatorias es que las pseudo aleatorias pueden ser repetidas o reproducidas por generadores de códigos idénticos. Las secuencias aleatorias no pueden ser repetidas o reproducidas por generadores de códigos idénticos. Las secuencias aleatorias no pueden ser parecidas aún si se usan generadores idénticos.

Secuencia de Longitud Máxima : Un tipo de código lineal que posee las siguientes propiedades. La longitud de la secuencia antes de repetirse es de $2^n - 1$ donde n es el número de etapas de registros de desplazamiento usadas en la generación de la secuencia. Estas secuencias poseen propiedades ideales de correlación. Estas secuencias pseudo aleatorias son usadas comúnmente para código de dispersión en señales de Espectro Disperso.

Secuencia Directa (Direct Sequence) : Un tipo de modulación de Espectro Disperso. En sistemas de Secuencia Directa la portadora es modulada por un código de dispersión pseudo aleatorio. Tanto el corrimiento por desplazamiento bifásico como el cuadrifásico se utiliza para modular la portadora con el código de dispersión. Los elementos del código de dispersión de terminan cual fase de frecuencia se transmite. Ya que el código de dispersión es generado a una alta velocidad (mucho más alta que la de la tasa de información), los anchos de banda de señales de secuencia directa son grandes. El espectro de frecuencias de una señal de Secuencia Directa es su frecuencia portadora. La información binaria es usualmente agregada en módulo-2 al código de dispersión antes de la modulación de la portadora. En este caso, la secuencia binaria resultante determina la fase de la portadora. Algunas veces se le llama (Dispersión Directa).

Señal Compleja : Una señal que es formada utilizando la combinación de técnicas de modulación elementales, son los que cubren los métodos más convencionales de modulación. Por ejemplo modulación de amplitud (AM), modulación en frecuencia (FM), Desplazamiento por corrimiento de fase (PSK), etc., en las cuales la portadora es modulada por la información, todas estas son técnicas de modulación elementales. Para ser una señal compleja, esta debe ser generada utilizando la combinación de dos o más de estas técnicas elementales, o la combinación de una técnica elemental de modulación y otra de modulación suplementaria. La modulación suplementaria es el proceso de modular una señal para un propósito otro que no sea modular la portadora por la información. Por ejemplo, en sistema de Espectro Disperso, la modulación de la portadora con un código de dispersión es usada para ampliar el ancho de banda, y por ende es una modulación suplementaria. Todas las técnicas de Espectro Disperso pueden ser clasificadas como señales compuestas.

Secuencia Lineal Recursiva (LRS) : Otra designación para un código lineal o secuencia. Estas secuencias son cadenas de bits binarios que son generados usando dispositivos de lógicas lineales como sumadores módulo-2. Otros nombres comunes para secuencias lineales recursivas incluyen secuencias pseudo aleatoria, pseudo ruido, código lineal y secuencia similar a ruido.

Secuencia Pseudo Aleatoria : Véase ruido pseudo aleatorio y propagación.

Sincronización : El proceso de eliminar el retraso de tiempo entre una secuencia de señal recibida y una replica generada por el receptor. Restauración de la coherencia de fase de una señal y su replica.

Síntesis Directa : Un tipo de síntesis de frecuencia en la cual los mezcladores, multiplicadores y divisores son usado para generar frecuencia de una o más frecuencias de referencia. Síntesis Directa y Síntesis Indirecta son dos tipos de síntesis de frecuencia.

Un ejemplo de síntesis directa la multiplicación de dos señales de referencia. La salida resultante incluye dos componentes de frecuencia localizados uno en la suma de las dos frecuencia de referencia, y la otra en la resta de ambas señales de referencia. Cualquiera de las frecuencias generadas puede ser usada, filtrando solo la componente no deseada.

Síntesis de Frecuencia : Generación de Frecuencia a partir de dos o más osciladores.

Síntesis Indirecta : Una técnica de síntesis de frecuencia que incorpora un PLL para la generación de frecuencias. El uso de un PLL distingue estos sintetizadores de frecuencia que generalmente utilizan mezcladores, divisores o multiplicadores para generar diferentes frecuencias.

Sistema de Acceso Múltiple : Un sistema de Espectro Disperso en el cual uno o mas unidades accesan una sola unidad central concurrentemente.

Sistema de Direcciones Asíncrono : (Sistema discreto de direcciones de acceso aleatorio, sistema de múltiple acceso) Un sistema de Espectro Disperso (o cualquier otro sistema) en que numerosas unidades se comunican con una unidad maestra o con otras unidades concurrentemente. Sistema de Privacidad: Sistema que transmiten señales que no son fácilmente interceptadas y descodificadas. Los sistema de privacidad no proveen, sin embargo, comunicaciones seguras.

Subportadora : Una señal o código que es modulado por el tráfico de información. Esta subportadora modulada es usada para modular la señal RF portadora. Por ende la información primero modula la subportadora y la señal resultante modula la portadora RF. Este es un ejemplo de modulación doble.

T -

Tasa de Bits : También referida como velocidad de bits. Es el numero de bits transferidos por unidad de tiempo. Usualmente es dada en bits por segundo.

Tasa de Chips : El número de chips o elementos de código por segundo generado por el generador de códigos de dispersión de una señal de Espectro Disperso. Mientras ambos la tasa de chip y la tasa de baudios son velocidades de señalización denotando el numero de elementos de códigos generados por segundo, Baudios solo se utiliza para referirse al trafico o la información, y chip se utiliza con el código de dispersión.

Tasa de códigos : La tasa o velocidad a que se generan los elementos de un código. Esta tasa es referida generalmente como tasa de baudios o de

chip. Se utiliza "baudio" cuando se refieren a la tasa de códigos de información, mientras que se utiliza "chip" cuando se refiere al código de generación de código.

Tasa de Datos : El número de dígitos binarios de datos que se generan por segundo. La tasa de datos es generalmente expresada en bit por segundo.

Tasa de Potencia Señal a Bloqueo : La relación de la potencia de la señal sobre la potencia del bloqueador en el receptor.

Tasa de Potencia de Señal a Ruido (S/N) : La relación de la potencia de la seña sobre la potencia del ruido . Esta tasa se usa generalmente para determinar el desempeño o ganancia de procesamiento de un receptor. (S/N de salida entre el S/N de entrada) Este termino se expresa usualmente en $10 \log$ (potencia de la señal / Potencia del ruido).

Tiempo de estabilización : (setting time) termino usado para el tiempo requerido para que una señal de FH cambie de una frecuencia a la otra y se estabilice.

Time División Múltiple Acces (TDMA) : Un sistema de múltiple acceso por división de tiempo. En este sistema solo un usuario accesa la central o unidad maestra en u8n momento dado.

Tiempo de Salto (Time Hopping) : Una técnica de modulación que fija pseudo aleatoriamente el tiempo entre pulsos y en algunos casos la duración del pulso. El tiempo de transmisión y el periodo del pulso son controlados por una secuencia de códigos.

Transformada de Fourier : Una relación matemática que permite que la información en el dominio del tiempo sea transformada al dominio de la frecuencia, y la del dominio de la frecuencia sea transformada al dominio del tiempo. Un uso común de la transformada de Fourier es en los analizadores de espectro que toma una señal variante en el tiempo y muestran el espectro de frecuencia de esa señal.

ANEXOS

ANEXO 1: DISTRIBUCIÓN DE FRECUENCIAS EN EL SALVADOR.

ANEXO 2: SET DE INSTRUCCIONES DEL MICROCONTROLADOR 68HC12.

ANEXO 3: HOJAS TÉCNICAS DE LOS ELEMENTOS.

ANEXO 4: GUIA #1.

ANEXO 5: GUIA #2.