

**UNIVERSIDAD DON BOSCO
FACULTAD DE INGENIERÍA**



ENTRENADOR PARA MICROPROCESADOR Z-80.



PRESENTADO POR:

AMAYA FUENTES, EDGAR DANILO

GONZÁLEZ PENADO, GUILLERMO ATILIO

PARA OPTAR AL TÍTULO DE:

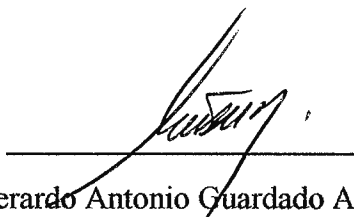
TÉCNICO EN INGENIERÍA ELECTRÓNICA

SOYAPANGO

EL SALVADOR

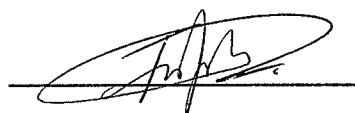
CENTRO AMÉRICA

JURADO CALIFICADOR:

A handwritten signature in black ink, written over a horizontal line. The signature is stylized and appears to be 'Gerardo'.

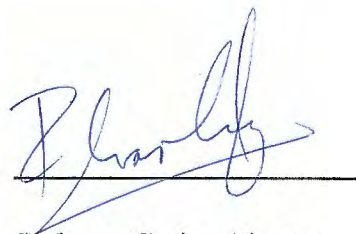
Ing. Gerardo Antonio Guardado Alvarenga

ASESOR

A handwritten signature in black ink, written over a horizontal line. The signature is stylized and appears to be 'Federico'.

Ing. Federico José Laínez

JURADO

A handwritten signature in blue ink, written over a horizontal line. The signature is stylized and appears to be 'Roberto'.

Ing. Roberto Carlos Alvarenga Urías

JURADO

CIUDADELA DON BOSCO, MARZO 1999.

INDICE.

1. INTRODUCCIÓN	i
2. ANTECEDENTES	1
3. DESCRIPCIÓN DEL PROYECTO	2
3.1 GENERALIDADES	2
3.1.1 LA UNIDAD CENTRAL DE PROCESO Z-80	8
3.1.2 LA ETAPA DE RELOJ	17
3.1.3 TECLADO	19
3.1.4 INDICADOR DE ALIMENTACIÓN	21
3.1.5 EL CIRCUITO SELECTOR DE DISPOSITIVOS	21
3.1.7 MEMORIA	22
3.1.8 MEMORIA MONITOR DEL SISTEMA	23
3.1.9 CIRCUITOS I/O	33
3.2 FUNCIONAMIENTO DEL CPU	30
3.4 DIAGRAMA CIRCUITAL	34
4. JUSTIFICACIÓN	38
5. OBJETIVOS	39
5.1 OBJETIVO GENERAL	39
5.2 OBJETIVOS ESPECÍFICOS	39
6. ALCANCES Y LIMITACIONES	40
7. GLOSARIO TÉCNICO	41
8. BIBLIOGRAFÍA	47
9. ANEXOS	48
- SET DE INSTRUCCIONES	

- LISTADO DEL PROGRAMA EN CODIGO FUENTE
- LISTADO DEL PROGRAMA EN CODIGO OBJETO

1. INTRODUCCIÓN.

La “piedra angular” de un ordenador es el microprocesador, el cual ejecuta las necesidades aritméticas, lógicas y de control del ordenador. El microprocesador se originó de las experiencias recogidas de la implementación de los primeros circuitos integrados los cuales constaban de varios circuitos electrónicos combinados en un solo componente.

El presente anteproyecto versa sobre la implementación de un sistema entrenador para el microprocesador Z-80. El sistema propuesto consta de un microprocesador Z-80, un teclado, una etapa de visualización, memoria y dispositivos de entrada y salida de datos hacia o desde el microprocesador respectivamente.

Para el desarrollo de las funciones de operación del sistema propuesto, se formulará un programa monitor el cual regule la circuitería de soporte del entrenador.

Por medio del teclado, el usuario tiene la facilidad de ingresar datos hacia el microprocesador, dependiendo de la función que se requiera que éste realice.

A través de los visualizadores se mantendrá enterado de lo que se escribe, así como de otras funciones generales como lectura del contenido de una localidad de memoria o la modificación de un registro .

El sistema propuesto posee un sistema operativo contenido en una ROM monitor, dicho sistema consiste de un programa principal y varias subrutinas sobre aplicaciones específicas, todas escritas en lenguaje ensamblador.

El uso del lenguaje ensamblador es debido a que éste requiere considerablemente menos memoria y tiempo de ejecución que un programa escrito en los conocidos como lenguajes de alto nivel, como Pascal y C. El lenguaje ensamblador da al programador la capacidad de realizar tareas muy técnicas que serían difíciles, sino imposibles de realizar en un lenguaje de alto nivel.

Dado las características académico - didácticas que se esperan del entrenador, el uso del lenguaje ensamblador permite una comprensión de la arquitectura de la máquina que ningún lenguaje de alto nivel puede ofrecer.

3. DESCRIPCIÓN DEL PROYECTO.

3.1 GENERALIDADES.

Durante la realización del proyecto se hace necesario dejar definidas las siguientes generalidades:

Un *programa de computadora* puede definirse como una serie de instrucciones o sentencias preparadas en una forma aceptable para la computadora, cuyo propósito es alcanzar un cierto resultado.

Una *instrucción* de computadora puede ser definida como un grupo de caracteres que definen una operación. Bien sea sola o con otra información, una instrucción hace que una computadora digital realice la operación de manipular las cantidades indicadas.

Mnemónico es un término que describe algo que se utiliza para ayudar a la memoria humana. En vista de ello, tenemos lo siguiente:

Código mnemónico: Instrucciones de la computadora escritas en una forma que el programador pueda recordar fácilmente, pero que se deben de convertir a lenguaje máquina más adelante, bien sea mediante la computadora o por el usuario.

Lenguaje mnemónico: Un lenguaje de programación que se basa en símbolos que se pueden recordar fácilmente y que pueden ser ensamblados en lenguaje máquina mediante una computadora.

Un *carácter* es un símbolo de un conjunto de símbolos elementales, tales como los que corresponden a las teclas de una calculadora.

Un *byte* es un grupo de ocho bits contiguos que ocupan una sola posición de memoria en un microcomputador que este basado en el Z-80. Un byte puede ser

cualquiera de las 256 combinaciones posibles de ocho dígitos binarios cada uno de los cuales puede ser o bien cero o uno.

En general, una palabra es el número de bits que puede manipular una computadora simultáneamente.

La dirección de memoria se define como la posición de almacenamiento de una palabra de memoria. El chip del microprocesador Z-80, puede direccionar 65,536 (64K) posiciones de memoria distintas, conteniendo cada una de ellas 8 bits. El chip contiene 16 bits de palabra de direccionamiento.

Dada la dificultad de recordar una dirección de memoria de 16 bits, el chip del microprocesador Z-80 trata las direcciones de memoria de 16 bits como dos bytes de dirección de memoria, un byte HI de 8 bits y un byte LO de 8 bits. Estos se definen como sigue:

HI byte de dirección: los 8bits más significativos en una palabra de dirección de memoria de 16 bits para el chip del microprocesador Z_80.

LO byte de dirección: los 8 bits menos significativos en una palabra de dirección de memoria para el chip del microprocesador Z-80.

Un *programa de computadora* puede definirse como una serie de instrucciones o sentencias preparadas en una forma aceptable para la computadora, cuyo propósito es alcanzar un cierto resultado.

Una *instrucción* de computadora puede ser definida como un grupo de caracteres que definen una operación. Bien sea sola o con otra información, una instrucción hace que una computadora digital realice la operación de manipular las cantidades indicadas.

Fundamentalmente un programa de computadora se puede definir como una secuencia de instrucciones que tomadas como un conjunto, permiten realizar a la computadora una secuencia de operaciones para llevar a termino una tarea, la cual puede ser cualquier cosa que este dentro de las capacidades de la computadora, los dispositivos externos de entrada /salida asociados y la memoria.

Los programas se guardan en la memoria como un conjunto de ceros y unos que la computadora puede leer, interpretar y ejecutar en secuencia, una cada vez. Para el Z-80 estos bits se guardan en grupo de ocho. Una sola instrucción puede ocupar uno, dos, tres o cuatro bytes consecutivos en la memoria.

El Z-80 ejecuta un programa leyendo una instrucción, interpretando los grupos de bits, y realizando entonces las tareas necesarias para completar la operación definida por la instrucción. Se leen las posiciones consecutivas de la memoria hasta que se alcanza una instrucción que le dice a la computadora que se pare o que salte a otra posición de memoria para la siguiente instrucción.

Los programas no incluyen solamente bytes con instrucciones, también se deben de incluir bytes de datos en los programas para proporcionar la información necesaria. Una instrucción es un conjunto de caracteres que definen una operación, sola o asociada a otra información, y que juntas hacen que la computadora realice la operación. Una operación se define como una acción específica que la computadora realiza cuando una instrucción lo necesita. El número de operaciones distintas que una computadora puede realizar y la veracidad con la cual puede llevar a cabo estas operaciones proporciona una medida de lo "potente" que es una computadora.

Las operaciones que el microprocesador Z-80 puede realizar están subdivididas en los siguientes grupos:

- Grupo de Transferencia de datos
- Grupo Aritmético y Lógico
- Grupo de Rotación y Desplazamiento
- Grupo de Manipulación de bits
- Grupos de Jump (salto), Call (llamada) y Retorno
- Grupos de I/O y Control de la Máquina.

Instrucciones Multibyte. Muchas instrucciones en el conjunto de las que comprende el Z-80 solamente necesitan dos, tres o también cuatro bytes sucesivos antes de que se puedan ejecutar. Estas ultimas se conocen como instrucciones multibyte.

- Instrucción de un solo Byte: Una instrucción que consiste en 8 bits contiguos que ocupan una sola posición de memoria.
- Instrucciones de Dos, Tres o Cuatro bytes: Una instrucción cuya información que ocupa dos tres o cuatro posiciones de memoria.

La memoria de un microprocesador Z-80 consiste en una secuencia de posiciones sucesivas de 8 bits. Siempre que la computadora utiliza la memoria lo hace utilizando 8 bits a un tiempo. Existen seis tipos diferentes de información que se pueden guardar en la memoria:

- Códigos de operación de 8 bits
- Bytes de datos de 8 bits
- Códigos de dispositivos de 8 bits

- Byte de dirección Lo de 8 bits
- Byte de dirección HI de 8 bits
- Byte de desplazamiento de 8 bits.

Así, en un programa del Z-80, se guarda simultáneamente códigos de instrucción, bytes de datos, códigos de dispositivo, bytes de dirección y bytes de desplazamiento en la misma memoria. Todo este equipo de información puede existir entremezclada.

El primer byte de una instrucción del Z-80 es siempre un código de operación. Es de tomar en cuenta que algunos tipos de instrucciones empiezan con dos bytes de código de operación. Estas instrucciones son extensiones del antiguo conjunto de instrucciones del 8080. Si el primer byte de una instrucción es CD, DD, ED o FD, entonces el segundo byte debe ser también un código de operación. Las acciones específicas incluyen transferencia de datos, operaciones lógicas, instrucciones de bifurcación, operaciones del stack, operaciones de I/O y operaciones de control de la máquina.

Un byte de datos se define como un número binario de 8 bits que el chip del microprocesador Z-80 utilizara en una operación aritmética ó lógica, ó para guardarla en la memoria.

El código de dispositivo, para un microcomputador basado en el Z-80, es lo que identifica al dispositivo específico de entrada o salida con el cual se desea intercambiar 8 bits de información, y un impulso de selección de dispositivos. El código del dispositivo es un código de 8 bits, lo que significa que se pueden direccionar 2^8 , ó 256 dispositivos distintos de salida.

Los bytes de desplazamiento aparecen en las instrucciones que utilizan direccionamiento indexado. Direccionamiento indexado es una técnica para definir una dirección de memoria de dos bytes añadiendo un desplazamiento a un número de 16 bits que reside en una posición especial del chip del microprocesador llamado registro índice.

La noción de modo de direccionamiento es la siguiente:

Modo de direccionamiento: La técnica mediante la cual una instrucción se refiere a los datos con los cuales operará. Las instrucciones del Z-80 implementan un total de diez modos de direccionamiento, con algunas instrucciones que combinan dos modos de direccionamiento para acceder al dato afectado.

Los modos de direccionamiento son:

- Direccionamiento por registro.
- Direccionamiento inmediato.
- Direccionamiento inmediato extendido.
- Direccionamiento indirecto por registro.
- Direccionamiento extendido.
- Direccionamiento especificado a página cero.
- Direccionamiento implícito.
- Direccionamiento de bit.
- Direccionamiento indexado.
- Direccionamiento relativo.

El proyecto constará de las siguientes etapas:

3.1.1 Una CPU Z-80.

- 3.1.2 Una etapa de reloj.
- 3.1.3 Un teclado.
- 3.1.4 Indicador de alimentación.
- 3.1.5 Selector de dispositivos.
- 3.1.6 Un control de periféricos.
- 3.1.7 Memoria.
- 3.1.8 Memoria monitor del sistema (ROM MONITOR).
- 3.1.9 Dispositivos de entrada / salida.

Se presenta la descripción de cada una de las partes del sistema.

3.1.1 LA UNIDAD CENTRAL DE PROCESO DEL Z-80 (CPU).

El Z80 es un microprocesador de la tercera generación con un poder computacional excepcional. Proporciona una mayor eficiencia en la utilización de la memoria que otros microprocesadores comparables de la segunda y tercera generación.

Los registros internos contienen 208 bits de memoria de lectura/escritura, los cuales son accesibles al programador. Estos registros incluyen dos conjuntos de registros de propósito general los cuales pueden ser utilizados individualmente como registros de 8 bits o como pares de éstos conformando 16 bits. También posee dos sets de acumulador y registros de banderas. Un grupo de instrucciones “de cambio” permiten al programador tener acceso a los registros del set principal o los del alternativo.

El set alternativo permite la operación en modo de primer-último término o puede ser reservado para respuesta de interrupción muy rápida.

El Z80 también posee un puntero de pila, un contador de programa, dos registros índices, un registro de refresco (contador), y un registro de interrupciones.

El CPU es fácil de incorporar a un sistema ya que solo requiere de una fuente de +5 voltios para funcionar. Todas las señales de salida son completamente decodificadas y temporizadas de acuerdo al control de las memorias y controladores de periféricos estándares. La figura 1 muestra el diagrama a bloques de la CPU Z80.

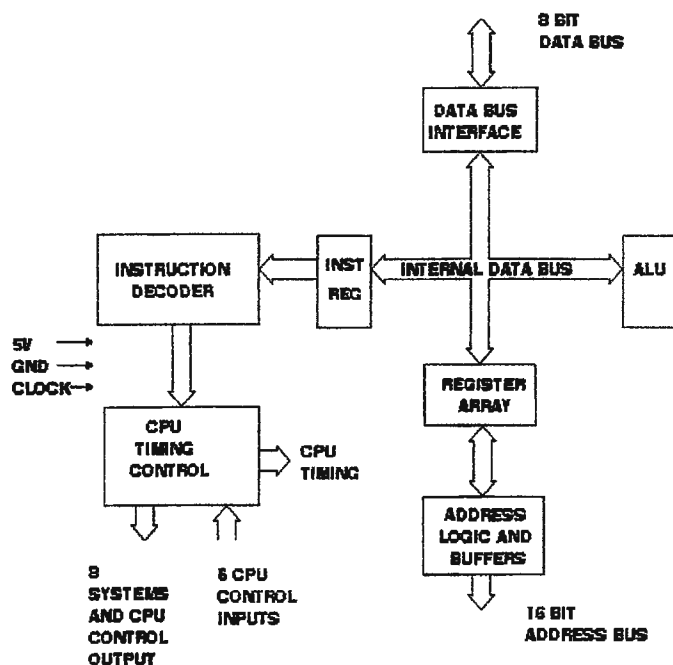


FIGURA 1. DIAGRAMA A BLOQUES DE CPU Z80

Cuando la CPU Z-80 ejecuta un programa residente en su memoria asociada, se lee cada instrucción en secuencia desde la memoria colocando la dirección contenida en el

registro contador de programa (PC) en el bus de direcciones, generando las señales apropiadas de control en el bus de control para activar la memoria y leyendo entonces el dato en el bus de datos para situarlo en el registro adecuado dentro de la CPU. El tiempo es crítico para asegurar que el contenido de la posición de memoria direccionada está en el bus de datos cuando la CPU lee el bus de datos. Las funciones de control de la CPU coordinan estas tareas y aseguran que los códigos de operación de las instrucciones sean colocados en el registro de instrucción y decodificados propiamente. Esta función controla la ALU para que realice todas las operaciones aritméticas y lógicas soportadas por el conjunto de instrucciones del Z-80 ¹. Estas operaciones incluyen, suma, resta, operación lógica AND, operación lógica OR, operación lógica O-Exclusivo, comparación, desplazamiento hacia la izquierda o derecha y rotaciones, incremento, decremento, colocar a 1 un bit, colocarlo a cero, y hacer una prueba de 1 bit. Al realizar estas operaciones la ALU, se comunica mediante el bus de datos interno con los 22 registros internos, el registro de instrucción, y el controlador del bus de datos. Los controladores de los buses de datos y direcciones vigilan todas las actividades relacionadas con el intercambio de datos entre la CPU y el mundo exterior mediante sus buses respectivos. El bus de datos es bidireccional, el bus de direcciones es unidireccional en la salida de la CPU. La CPU no recibe datos desde el bus de direcciones.

La función de cada patilla es la siguiente:

¹ El conjunto de instrucciones se presenta en el anexo A.

A0-A15. (bus de direcciones). Salida tres-estados, activo alto. A0-A15 constituyen un bus de direcciones de 16 bits. El bus de direcciones proporciona la dirección para la memoria (hasta 64 K bytes = 2^{16}), intercambio de datos y para los intercambios de datos con los dispositivos de I/O. El direccionamiento de los dispositivos de I/O utiliza los 8 bits de menor peso y permite al usuario seleccionar directamente hasta $256 = 2^8$ entradas o 256 puertas de salida. A0 es el bit de dirección menos significativo. Durante el tiempo de refresco, los 7 bits de menor peso contienen una dirección válida de refresco.

D0 - D7. Entrada/ salida de tres estados, activo alto, D0-D7 constituyen un bus de datos bidireccional de 8 bits. El bus de datos se utiliza para el intercambio de datos con la memoria y los dispositivos de I/O.

M1. Salida, nivel bajo activo. M1 indica que el ciclo de máquina actual es el ciclo de búsqueda de el código de operación en la ejecución de una instrucción. Durante la ejecución de los códigos de operación de 2-byte, M1 se genera en el momento en que se busca cada código de operación. Estos códigos de 2-byte siempre empiezan con CB, DD, ED, o FD (hex). M1 también se produce con $\overline{\text{IORQ}}$ para indicar el reconocimiento de un ciclo de interrupción.

$\overline{\text{MREQ}}$. Salida de tres estados, activa a nivel bajo. La señal de petición de memoria indica que el bus de direcciones mantiene una dirección válida para poder efectuar una operación de lectura o escritura de memoria.

$\overline{\text{IORQ}}$. Salida de tres estados, activa a nivel bajo. La señal de $\overline{\text{IORQ}}$ indica que la mitad baja del bus de direcciones mantiene una dirección válida de I/O para efectuar una operación de lectura ó escritura de I/O. También se genera una señal de $\overline{\text{IORQ}}$ con una señal M1 cuando se está reconociendo una interrupción para indicar que el vector de respuesta de la interrupción puede ser colocado en el bus de datos. Las operaciones de reconocimiento de las interrupciones se producen en el tiempo M1, mientras que las operaciones de I/O nunca se producen durante un tiempo M1.

$\overline{\text{RD}}$. Salida de tres estados, activa a nivel bajo. $\overline{\text{RD}}$ indica que la CPU desea leer datos desde la memoria o de un dispositivo de I/O. El dispositivo de I/O direccionado ó la memoria debe utilizar esta señal para dirigir los datos al bus de datos de la CPU.

$\overline{\text{WR}}$. Salidas de tres estados, activa a nivel bajo. $\overline{\text{WR}}$ indica que el bus de datos de la CPU mantiene un dato válido para ser almacenado en la memoria direccionada o en el dispositivo de I/O.

$\overline{\text{RFSH}}$. Salida, activa a nivel bajo. $\overline{\text{RFSH}}$ indica que los siete bits de menos peso del bus de direcciones contienen una dirección de refresco para las memorias dinámicas y que la señal actual de $\overline{\text{MREQ}}$ debe ser utilizada para efectuar una lectura de refresco para todas las memorias dinámicas.

$\overline{\text{HALT}}$. Salida, activa a nivel bajo $\overline{\text{HALT}}$ indica que la CPU ha ejecutado una instrucción de software $\overline{\text{HALT}}$ y que está aguardando o bien una interrupción no enmascarable o una interrupción enmascarable (con la báscula de interrupción habilitada) antes de que pueda continuar la operación. Mientras está en ese estado, la CPU ejecuta instrucciones NOP para mantener la memoria en estado de refresco.

$\overline{\text{WAIT}}$. Entrada, activa a nivel bajo, $\overline{\text{WAIT}}$ indica a la CPU Z-80 que la memoria direccionada o los dispositivos de I/O no están preparados para una transferencia de datos. La CPU continúa entrando estados de espera durante todo el tiempo en que esta señal es activa. Esta señal permite que se puedan sincronizar con la CPU, la memoria o dispositivos I/O de cualquier velocidad.

INT . Entrada, activa a nivel bajo. La señal de petición de interrupción está generada por los dispositivos de I/O. Se atenderá una petición al final de la instrucción que se está ejecutando si la báscula de control de las interrupciones (IFFh) está habilitada y si la señal BUSRQ no está activa. Cuando la CPU acepta la interrupción, se envía una señal de reconocimiento (IORQ durante el tiempo M1) al principio del próximo ciclo de instrucciones. La CPU puede responder a una interrupción de tres modos distintos que serán descritos más tarde con mayor detalle.

NMI. Entrada, y se excita mediante el flanco negativo. La línea de interrupción no enmascarable tiene una prioridad más alta que INT y siempre es reconocida al final de la instrucción que se está ejecutando, independientemente del estado de la báscula de interrupción. NMI fuerza automáticamente a la CPU del Z-80 a un reinicio a la posición 0066 hex. El contador de programa se guarda automáticamente en el stack externo de forma que el usuario pueda retornar al programa que fue interrumpido. Nótese que al ejecutarse ciclos continuos de espera (WAIT) evitan que se termine la instrucción que se está ejecutando, y que un pulso de petición de bus pueda eliminar a un NMI.

RESET. Entrada, activa a nivel bajo. RESET fuerza en el contador de programa a cero e inicializa la CPU.

La inicialización de la CPU incluye:

- (1) Deshabilitar la báscula de interrupción
- (2) Colocar el Registro I = 00 hex
- (3) Colocar el Registro R= 00 hex
- (4) Colocar el modo 0 de interrupción

Durante el tiempo de reset, el bus de direcciones y el bus de datos se quedan en un estado de alta impedancia y todas las señales de control de salidas pasan al estado inactivo.

BUSRQ. Entrada, activo a nivel bajo. La señal de petición de bus se utiliza para pedir que el bus de direcciones de la CPU, el bus de datos y las señales de tres estados de control de salida vayan a un estado de alta impedancia de forma que otros dispositivos puedan controlar estos buses. Cuando la señal **BUSRQ** es activada la CPU colocará a éstos en un estado de alta impedancia en el momento que el ciclo de máquina actual de la CPU termine.

BUSAK. Salida, activo a nivel bajo. El reconocimiento del bus se utiliza para indicar al dispositivo que lo pide, que los buses de dirección de la CPU, el bus de datos, y las señales de control del bus de tres estados han sido colocadas a su estado de alta impedancia y que el dispositivo externo puede controlar ahora estas señales.

Un registro es un circuito de almacenamiento a corto plazo cuya capacidad es normalmente de una palabra de la computadora. Los registros en el microprocesador Z-

80 almacenan un solo byte, es decir 8 bits continuos. Existen varios registros en el Z-80, algunos de los cuales se usan para guardar información digital y otros que son utilizados por el mismo chip cuando ejecuta las instrucciones. En general, se puede subdividir estos registros en dos grupos distintos: Los que se pueden direccionar desde un programa y los que no se pueden direccionar desde un programa. Los registros direccionables por programa incluyen:

- Dos grupos de registros de uso general de 8 bits direccionados independientemente o por pares

Grupo 1:

Grupo 2

REGISTRO B	REGISTRO B'
REGISTRO C	REGISTRO C'
REGISTRO D	REGISTRO D'
REGISTRO E	REGISTRO E'
REGISTRO H	REGISTRO H'
REGISTRO L	REGISTRO L'

- Un acumulador de 8 bits para cada grupo, también conocidos como registros A y A'
- Un registro de indicadores (flags) de 8 bits para cada grupo, también conocidos como registro F y F'
- El registro de 16 bits indicadores del stack (SP)
- El registro contador de programa de 16 bits (PC)
- Dos registros índices de 16 bits (IX e IY)
- El registro de 8 bits de dirección de página de interrupción

Los dos grupos de 6 registros de uso general B, C, D, E, H, L y B', C', D', E', H', L' guardan temporalmente bytes únicos de información. Debido a que están dentro del microprocesador, el intercambio de información desde unos de los registros y el acumulador puede ser muy rápido.

El acumulador es un registro de 8 bits que esta en el chip del microprocesador Z-80 en el cual se coloca el resultado de muchas operaciones aritméticas y lógicas. Se puede incrementar o decrementar su contenido, se pueden sumar restar o comparar datos con su contenido, se puede intercambiar el contenido del acumulador con una posición de memoria o con dispositivos de entrada /salida . Se pueden hacer desplazar los bits del acumulador hacia la derecha o hacia la izquierda. Se pueden realizar operaciones lógicas en el acumulador, incluyendo la AND, OR, y EX-OR.

La literatura de Intel Corporation que describe los mnemónicos de la computadora 8080 utiliza las siguientes abreviaciones de símbolos para el primer, segundo y tercer byte de instrucción multibyte:

<B1>: Primer byte en una instrucción,

<B2>: Segundo byte en una instrucción,

<B3>: Tercer byte en una instrucción

3.1.2 LA ETAPA DE RELOJ.

Es un circuito basado en las características de un cristal de cuarzo y un acondicionamiento a señal cuadrada por medio de compuertas inversoras TTL.

Un cristal exhibe la propiedad que cuando se le aplica esfuerzo mecánico a través de las caras de cristal, se desarrolla una diferencia de potencial entre caras opuestas del cristal. A esta propiedad se le llama *efecto piezoeléctrico*. En forma similar con voltaje aplicado a través de la cara del cristal causa una distorsión mecánica en la forma del cristal.

Cuando se aplica un voltaje alterno al cristal se producen vibraciones mecánicas, teniendo estas vibraciones una frecuencia resonante natural que depende del cristal. Aunque el cristal tiene una resonancia electromagnética, se puede representar por medio de un circuito equivalente que se muestra en la figura 2.

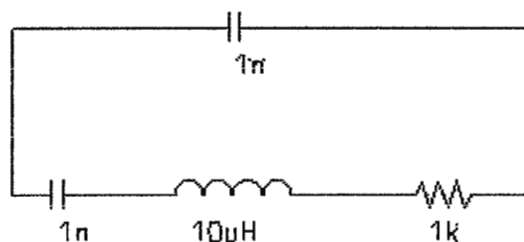


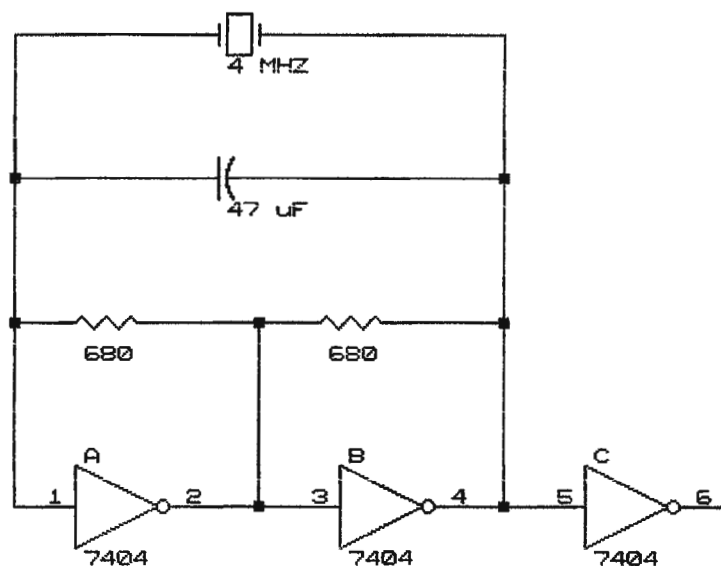
FIGURA 2

La inductancia L y la capacitancia C representan los equivalentes eléctricos de la masa y el comportamiento del cristal, mientras que la resistencia R es un equivalente eléctrico de la fricción interna de la estructura del cristal. La capacitancia en paralelo C_M representa la capacitancia debida al montaje mecánico del cristal.

El cristal puede tener dos frecuencias resonantes. Una condición resonante sucede cuando las reactancias de la rama serie RLC son iguales (y opuestas). Para esta condición, la impedancia resonante en serie es muy baja (igual a R). La otra condición resonante sucede a una frecuencia más alta, cuando la reactancia de la rama resonante serie es igual a la reactancia del condensador C_M . Esta es una resonancia paralela o

condición antiresonante del cristal. A dicha frecuencia el cristal proporciona una impedancia muy alta al circuito externo. Para usar adecuadamente el cristal, debe estar conectado en circuito que seleccione la baja impedancia en el modo de operación resonante en serie o la alta impedancia en el modo de operación antiresonante.

El circuito utilizado para generar la señal de reloj es el siguiente:



3.1.3 TECLADO.

El teclado consiste en una serie de pulsadores del tipo NO (normalmente abierto), por medio del teclado se introduce información hacia el sistema, dicha información puede ser instrucciones, direcciones o datos.

Está compuesto por las teclas de la 0h a Fh, y por teclas con funciones específicas denotadas F1, F2... F7.

Dichas funciones serán del tipo: AUTO, READ, WRITE, UP, DOWN, GO.

El control del rebote en dichos contactos se realizará por medio de software de la etapa de reconocimiento de tecla que se incluirá en el programa contenido en el ROM MONITOR.

El teclado consiste de una matriz diseñada usando conductores, con un pulsador en cada junta. Cuando un pulsador es cerrado una fila y columna se ponen en corto juntas. El microprocesador es utilizado para determinar cuando uno de los pulsadores se presiona y entonces, cual es éste. Debido a que los contactos mecánicos exhiben un efecto conocido como rebote, el programa que sensa las entradas y salidas debe incluir una subrutina de tiempo de retardo. Muchos teclados tienen un rebote en los contactos menor de 10 ms.

Las filas están programadas como líneas de salida y las columnas como líneas de entrada. Cada fila de salida está programada para actuar ante un nivel lógico bajo. Cuando ninguna tecla se presiona, todas las líneas de entradas de las columnas permanecen en un estado lógico alto. Cuando se presiona una tecla, una línea de columna es forzada a bajo. Las líneas de columnas no están constantemente monitoreadas para buscar un cero lógico, ya que el teclado se manejará de forma interruptible. Si un cierre de pulsador es detectado y el tiempo de retardo ha transcurrido, entonces la tecla presionada será identificada. Ésto se logra colocando un cero en una fila y 1s en todas las otras. Las columnas de entrada son revisadas. Si una línea de entrada de columna es cero, la tecla ha sido encontrada; si no el programa se mueve a la siguiente fila. Este proceso se repite hasta que se encuentra la tecla. Cuando el programa finaliza, el número de fila y el de la columna se conocen y el valor hexadecimal puede ser encontrado por medio de comparaciones.

3.1.4. INDICADOR DE ALIMENTACIÓN DE +5V.

El indicador de alimentación de +5V es simplemente un diodo emisor de luz (LED) que se enciende cuando se aplica la alimentación de 5 voltios al entrenador del microprocesador. A menudo el mal funcionamiento es debido al hecho de que se le olvidó suministrar la alimentación, o que un error de cableado ha cortocircuitado las líneas de la misma.

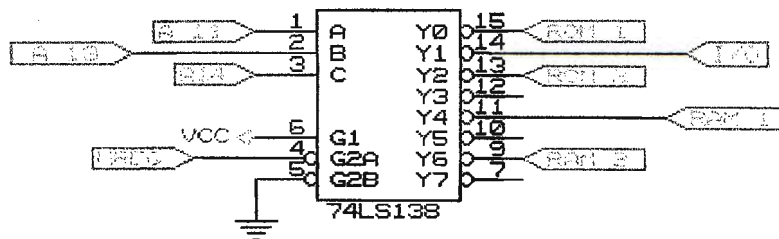


3.1.5 EL CIRCUITO SELECTOR DE DISPOSITIVOS.

El circuito integrado 74LS138 es un decodificador/ demultiplexor con lógica negativa, lo que significa que sus ocho salidas están normalmente altas y que son activas a nivel bajo (0 lógico).

El 74LS138 decodifica líneas de ocho a uno dependiendo de las condiciones en las tres entradas de selección binarias y los tres habilitadores de entrada, en el sistema se

utiliza para la generación del mapa de memoria del entrenador; es decir, que con determinada dirección se habilitará un dispositivo específico.



El mapa de memoria establecido para el sistema es el siguiente:

ROM1	0000	1000
ROM 2	1000	2000
RAM 1	2000	2800
RAM2	3000	3800

3.1.6 MEMORIA.

Aunque cada tipo de memoria es diferente en su operación interna, ciertos principios básicos de operación son los mismos para todos los sistemas de memoria.

Todo sistema de memoria requiere varios tipos diferentes de líneas de entrada y salida para desempeñar las funciones siguientes:

1. Seleccionar la dirección de la memoria a la que se quiere tener acceso para una operación de lectura o escritura.
2. Seleccionar una operación de lectura o bien de escritura para ser efectuada.
3. Proporcionar los datos de entrada para ser almacenados en la memoria durante una operación de escritura.

4. Retener los datos de salida que vienen de la memoria durante una operación de lectura.
5. Habilitar (o deshabitar) la memoria que responda (o no) a las entradas de dirección y al comando de lectura/ escritura.

En el sistema se presentan dos tipos de memoria RAM y ROM.

RAM: Tipo de memoria de lectura/ escritura de acceso aleatorio.

ROM: Tipo de memoria de solo lectura, puede programarse por el usuario y se puede borrar generalmente con luz ultravioleta.

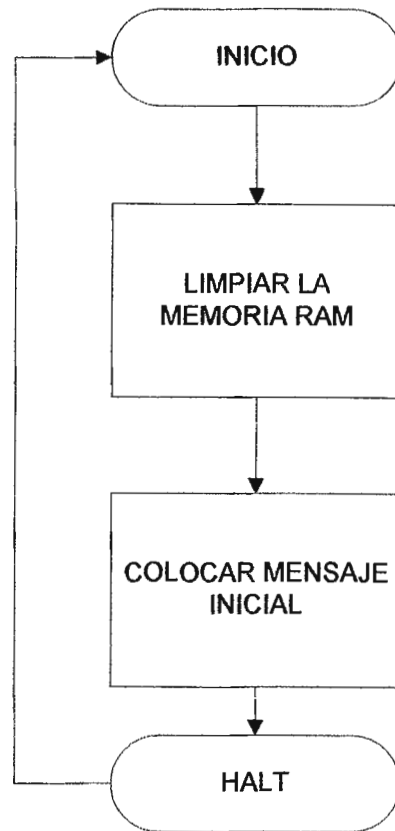
3.1.7 MEMORIA MONITOR DEL SISTEMA..

Es una memoria EPROM en la que se encuentra un programa que realiza un control sobre la circuitería de soporte del entrenador del microprocesador Z-80.

En él se desarrollarán subrutinas de control del teclado, visualizadores, memoria y circuitos de I/O disponibles en el entrenador, y cuyo principio de funcionamiento será el objetivo de las prácticas a desarrollar en el sistema.

Como primer paso el programa monitor realiza una rutina de limpieza de la memoria RAM, posteriormente se realiza el cargado de los códigos en siete segmentos del mensaje inicial y el sistema se lleva a un estado de HALT, donde el cual permanece hasta que no se realice una interrupción por el teclado.

PROGRAMA PRINCIPAL



Cuando una de las teclas del teclado es presionada entonces se entra en la rutina de reconocimiento de la función a desarrollar por el monitor, ya sea go, auto, read, write, up o down.

Después que se lleva cabo el reconocimiento de la función se introduce en la rutina que detecta la dirección efectiva de trabajo, dicha rutina es la cual llaman la rutinas de go, read, write, up, down y auto.

La rutina go toma la dirección efectiva y realiza un salto indirecto a la localidad de memoria señalada.

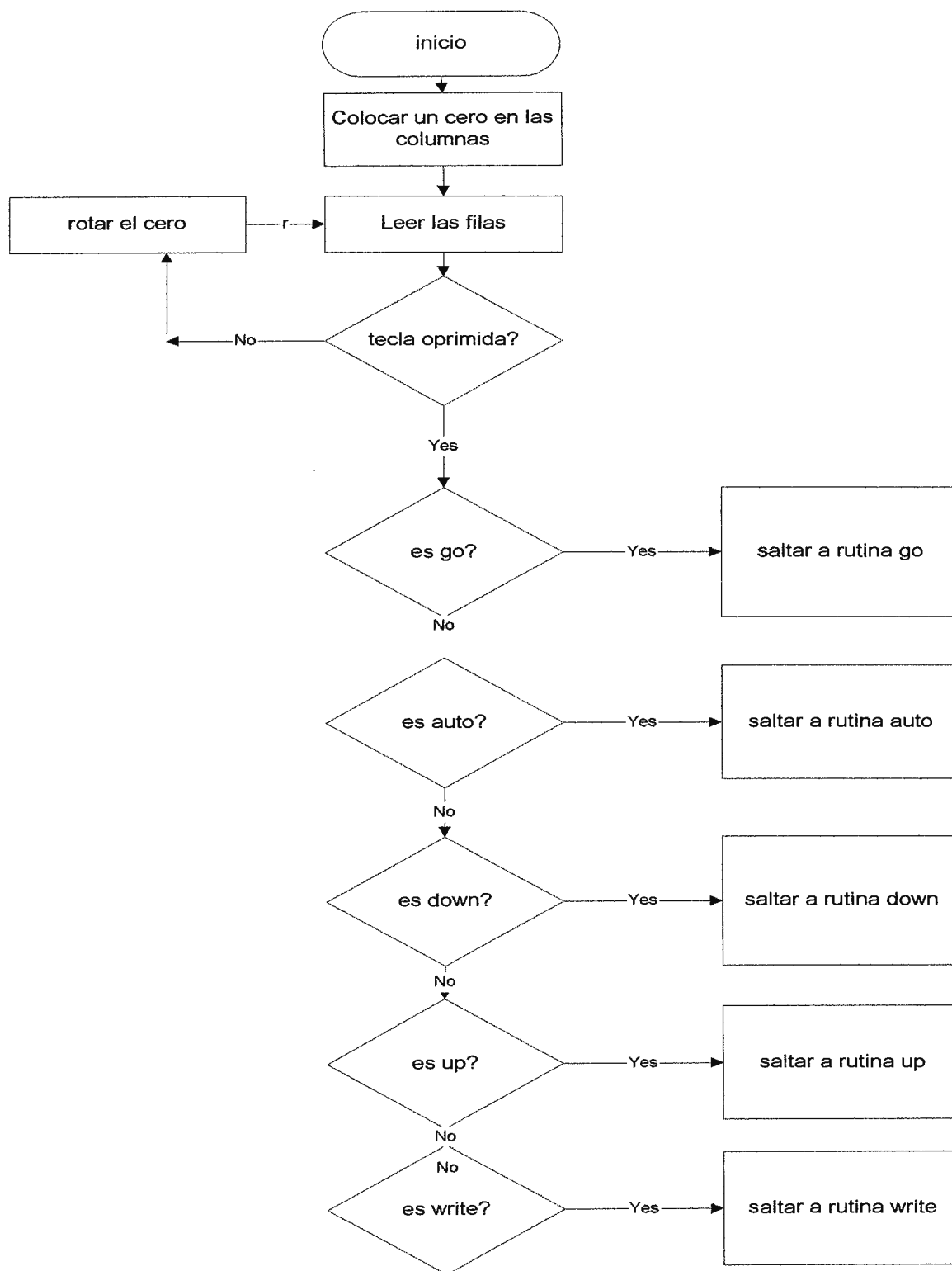
La rutina read toma la dirección y lee el contenido de esa dirección por medio de direccionamiento indirecto.

La rutina de write también toma la dirección efectiva y realiza un escaneo del teclado para detectar dos teclas las cuales carga o escribe en la dirección efectiva valiéndose de direccionamiento efectivo.

La rutina de up toma la dirección efectiva a la cual carga en un registro y luego lo incrementa, entrando luego en la subrutina de read para tener una indicación del dato contenido en una determinada localidad de memoria.

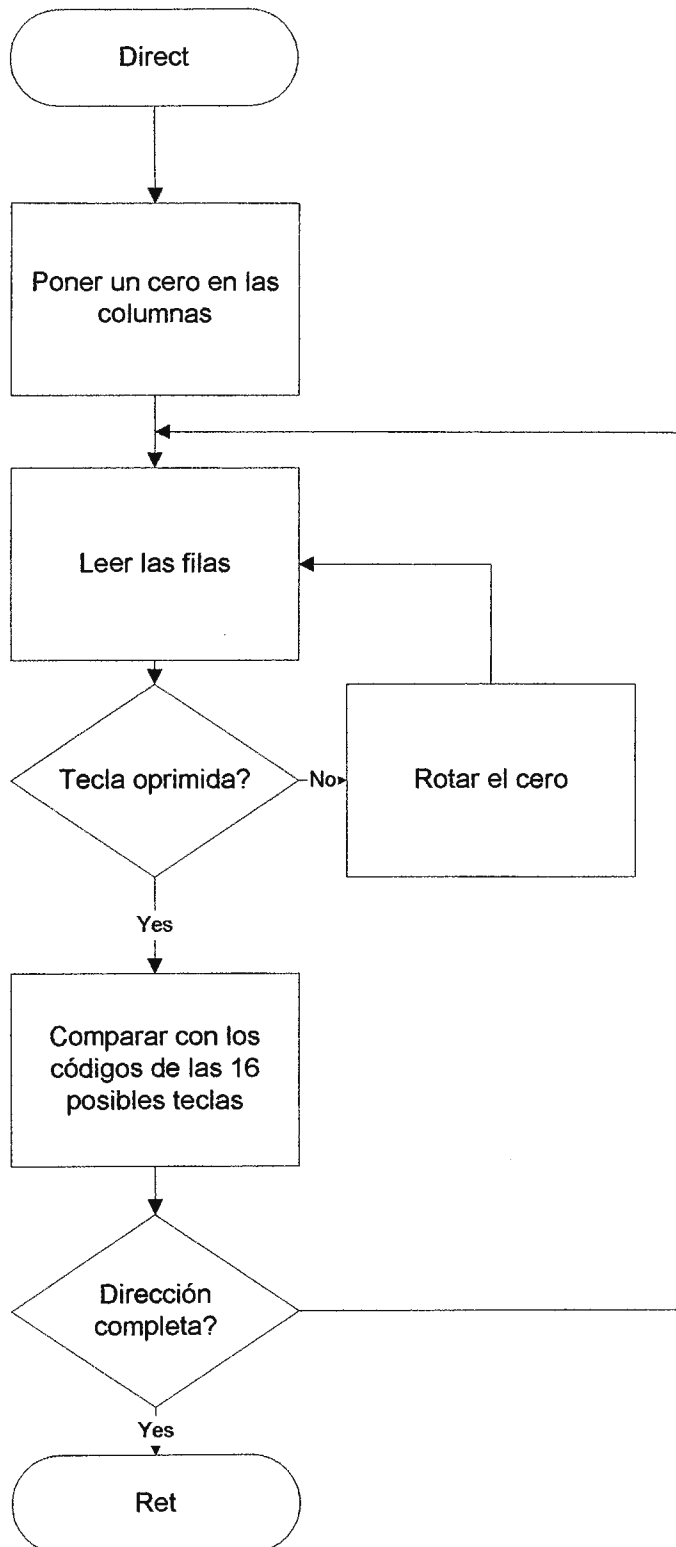
La rutina down toma la dirección efectiva a la cual carga en un registro y luego lo decrementa, entrando luego en la subrutina de read para tener una indicación del dato contenido en una determinada localidad de memoria.

La rutina auto es una combinación de las rutinas write y up, ya que toma la dirección efectiva y escribe en esa dirección para posteriormente incrementar esa dirección y habilitar la escritura en la siguiente localidad.

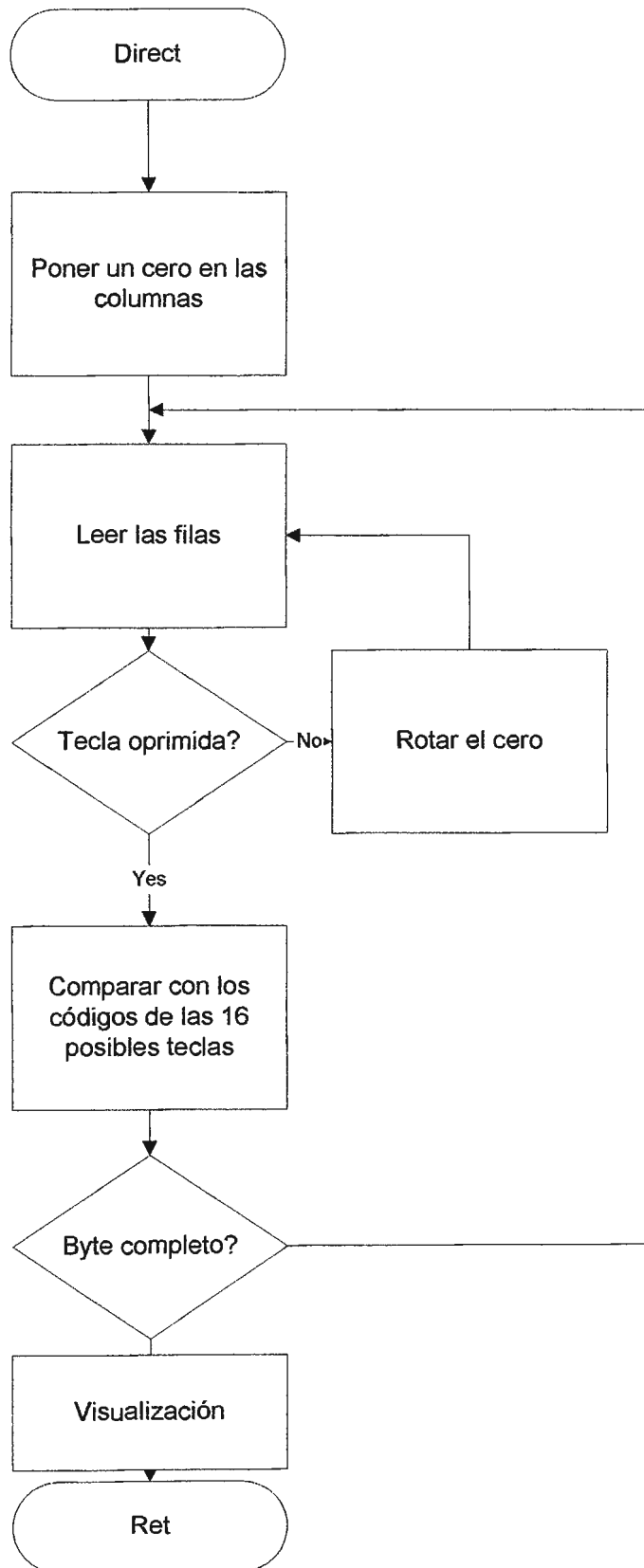


RUTINA QUE DETECTA LA FUNCION.

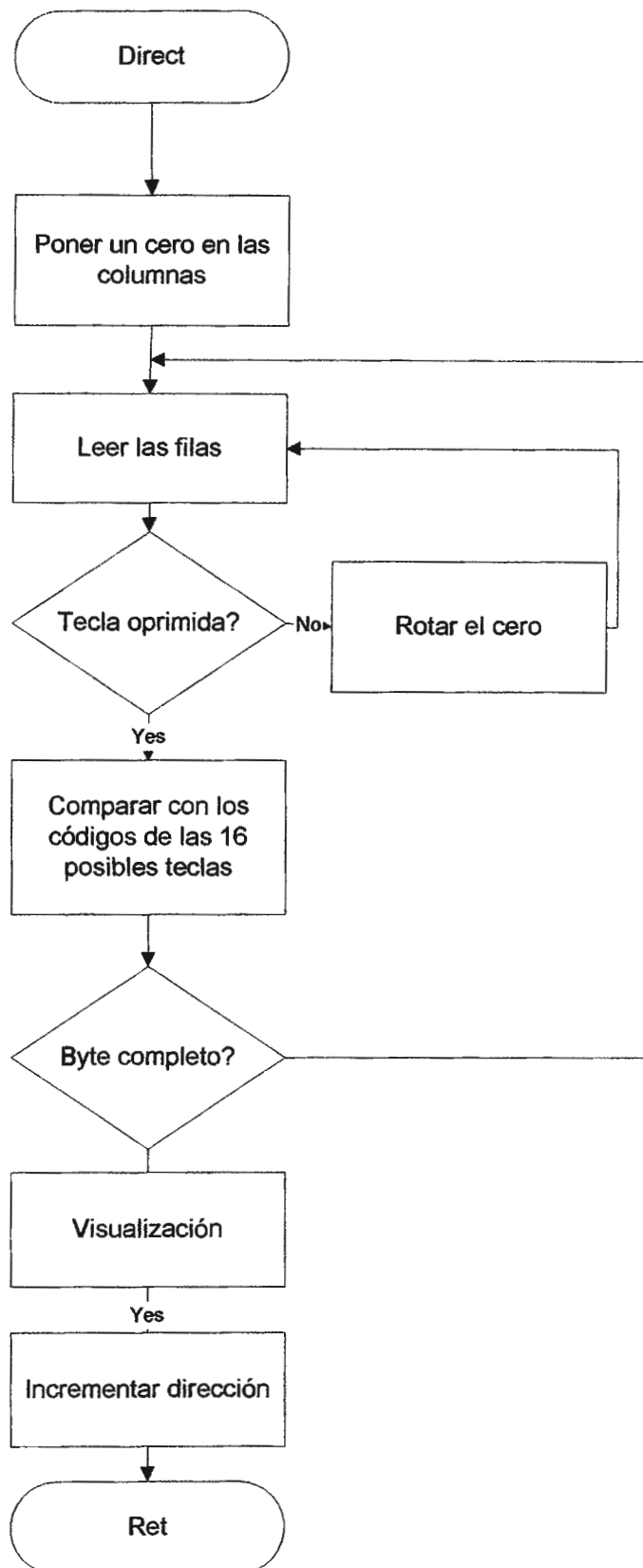
RUTINA DIRECT



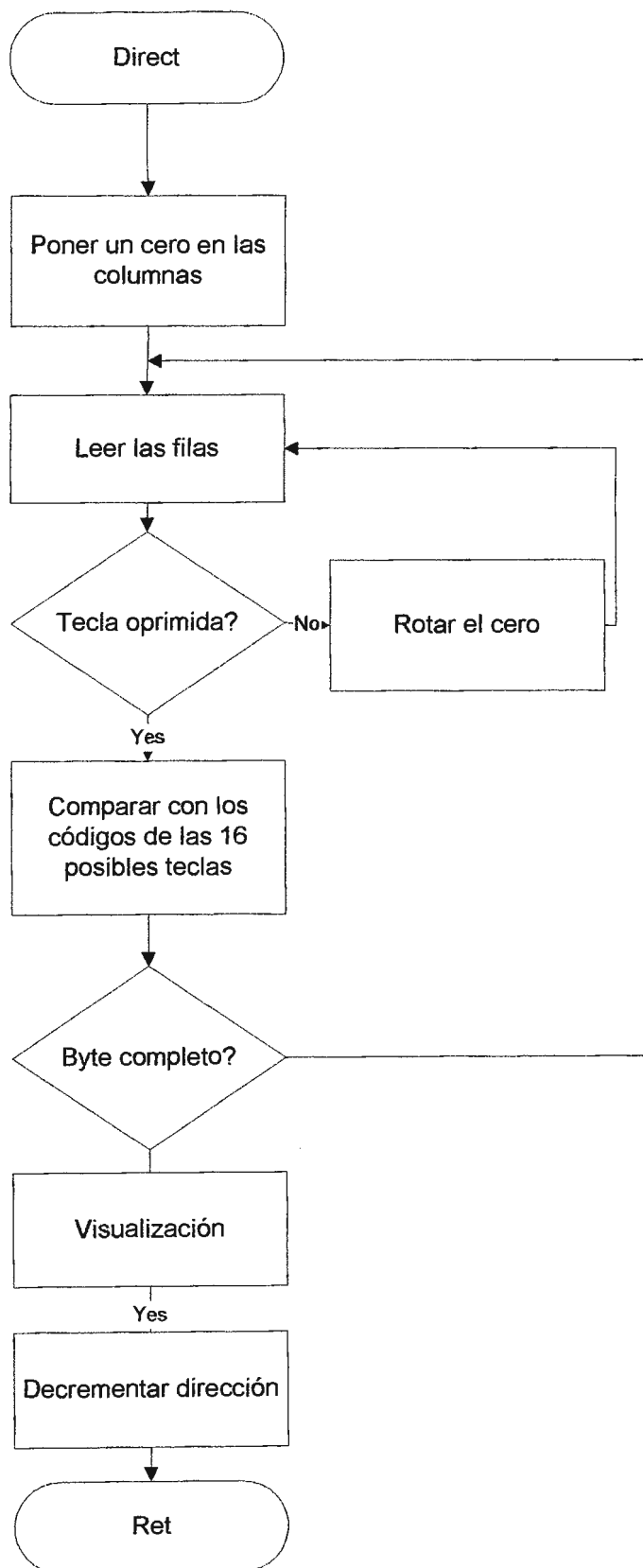
RUTINA READ



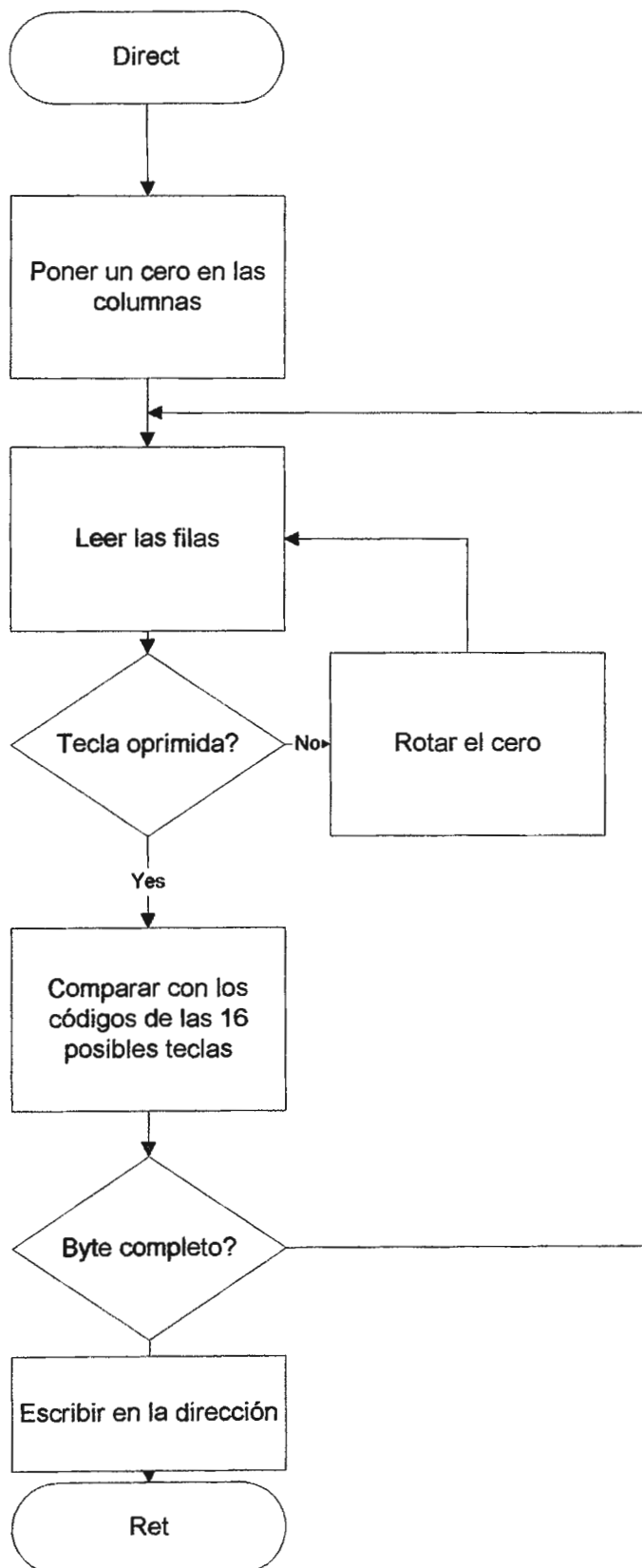
RUTINA UP



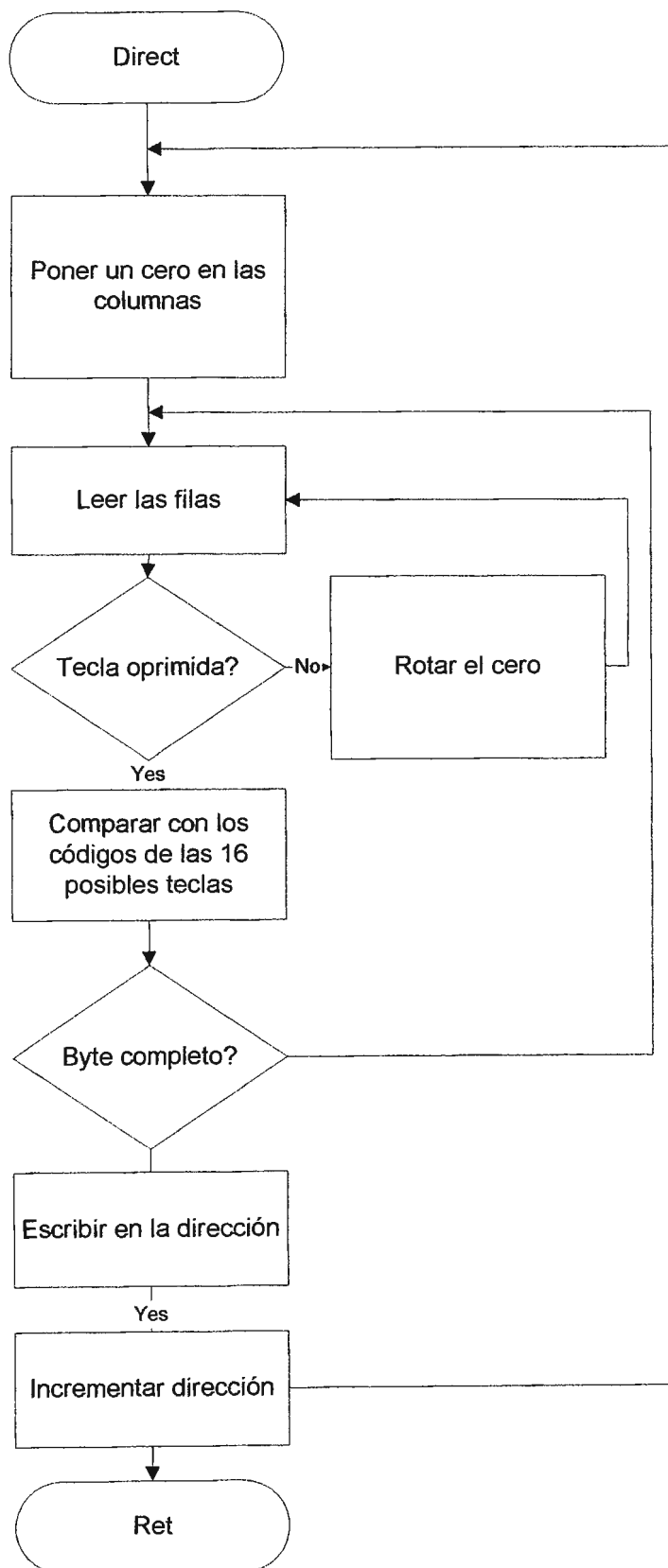
RUTINA DOWN



RUTINA WRITE



RUTINA AUTO



3.1.8 CIRCUITOS I/O.

El sistema posee circuitería de entrada /salida para la adquisición/ entrega de datos. Dichos dispositivos son el 7437 y el 74244.

El circuito de salida de datos es el 74374 el cual es un registro de 8 bits, que contiene 8 registros básicos tipo D con salidas de tres estados. Una salida de tres estados es un tipo especial de circuito lógico que permite la condición segura de las salidas del dispositivo.

El dispositivo de entrada es el 74244 el cual es un buffer con salidas de tres estados no inversor. Los buses octales que componen el dispositivo están diseñados para una comunicación de dos vías asíncronas entre buses de datos. La implementación de una función de control minimiza los requerimientos de temporización externa.

La entrada de habilitación, la cual es bajo activa puede ser usada para deshabilitar el dispositivo y por lo tanto el buses son efectivamente aislados.

3.2 FUNCIONAMIENTO DEL CPU.

La memoria interna de una computadora está formada por CI RAM y ROM que son conectados a la CPU mediante tres grupos de líneas de señal o canales. Estas son líneas de dirección o canal de direcciones, líneas de datos o canal de datos, y líneas de control o canal de control. Cada uno de estos canales está formado por varias líneas. Los tres canales juegan una parte necesaria al permitir que el CPU escriba o lea datos en la memoria.

Cuando una computadora ejecuta las instrucciones de un programa, el CPU extrae (lee) de manera continua información de las localidades de memoria las cuales contienen (1) los códigos de operación que representan las operaciones que se van a realizar y (2) los datos con los que se llevarán a cabo dichas operaciones. El CPU también almacena (escribe) datos en las localidades de memoria que indican las instrucciones del programa. Cada vez que el CPU desea escribir un dato en determinada localidad de memoria, emprende los siguientes pasos:

Operación de escritura.

1. El CPU proporciona la dirección binaria de la localidad de memoria donde debe almacenarse el dato. Coloca esta dirección sobre las líneas del canal de direcciones.
2. El CPU coloca el dato a ser almacenado sobre las líneas del canal de datos
3. El CPU activa las líneas de control apropiadas para la operación de escritura en la memoria.

4. Los CI de memoria decodifican la información para determinar cuál es la localidad de memoria seleccionada para llevar a cabo la operación de escritura.
5. El dato que se encuentra sobre el canal de datos se transfiere hacia la localidad seleccionada de la memoria.

Cada vez que el CPU desea leer un dato que se encuentra en determinada localidad de memoria, emprende los siguientes pasos:

Operación de lectura

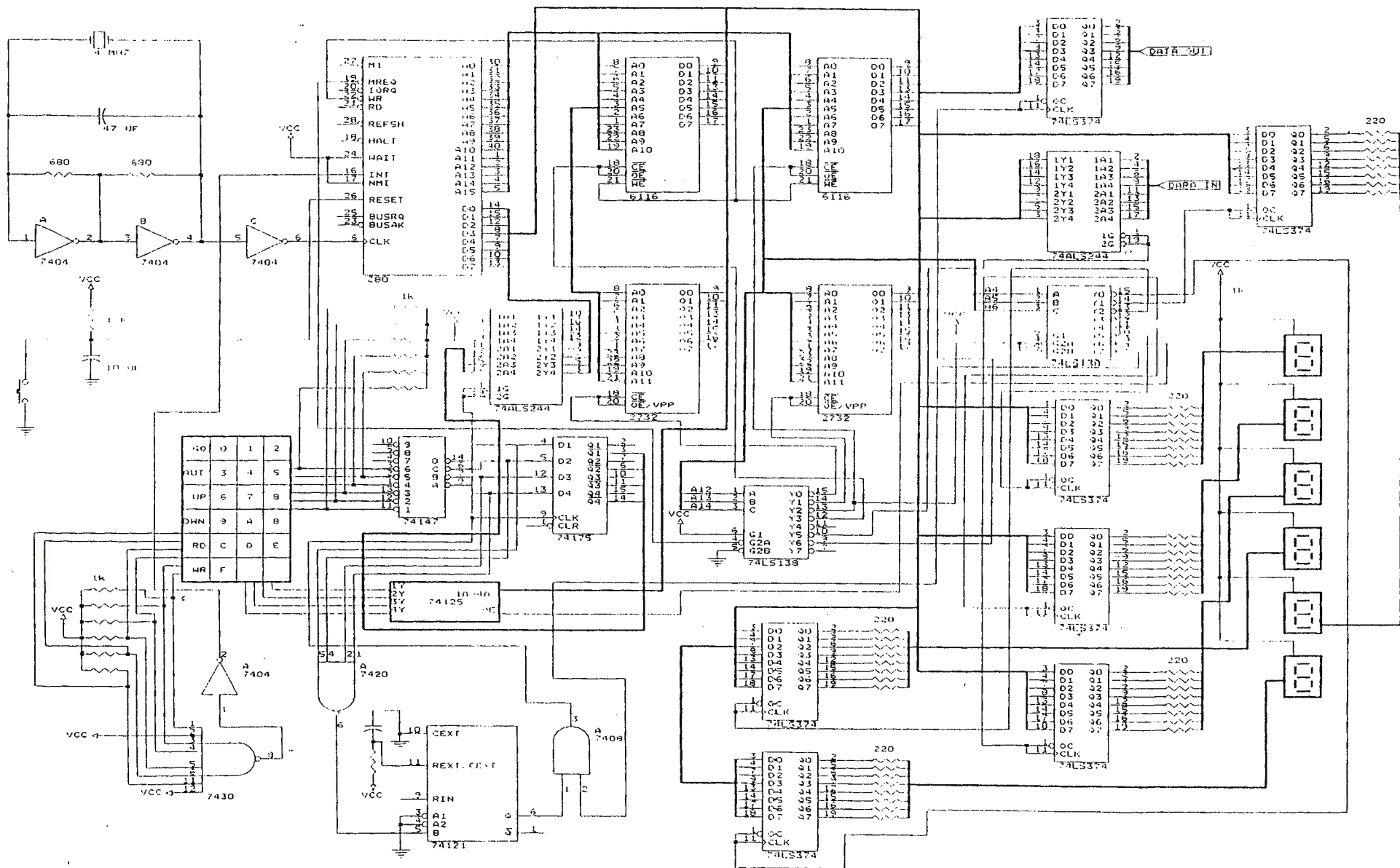
1. El CPU proporciona la dirección de la localidad de memoria donde se encuentra el dato que va a recuperar. Coloca esta dirección sobre el canal de direcciones.
2. El CPU activa las líneas de control apropiadas para la operación de lectura de la memoria.
3. Los CI de la memoria descodifican la dirección para determinar cuál es la localidad seleccionada para realizar la operación de lectura.
4. Los CI de memoria colocan el contenido de localidad de memoria sobre el canal de datos, de donde son transferidos hacia el CPU.

Los pasos anteriores deben aclarar la función de cada uno de los canales del sistema:

Canal de direcciones. Este es un canal *unidireccional* que lleva las direcciones desde el CPU hacia los CI de memoria.

Canal de datos. Este canal es *bidireccional* y lleva los datos entre el CPU y los CI de memoria.

Canal de control. Este canal lleva las señales de control (como la señal de lectura o escritura) desde el CPU hacia los CI de memoria.



4. JUSTIFICACIÓN.

El sistema didáctico propuesto se justifica en la ausencia de un entrenador basado en un microprocesador con varios registros internos.

El entrenador de Z-80 se basa en la gran versatilidad de dicho microprocesador para que se puedan llevar a cabo prácticas de laboratorio, ya sea en la Facultad de Ingeniería como en la de Estudios Tecnológicos.

Disponer, en la UDB, de un microprocesador de 8 bits de funcionamiento similar a los de la familia INTEL, ya que los entrenadores 6502 actuales muestran un caso de microprocesador raramente encontrado en nuestro medio.

El microprocesador 8080 es históricamente un chip muy importante, para el cual existe una gran cantidad de software (programas). Así que esta “compatibilidad en exceso” es especialmente beneficiosa.

5. OBJETIVOS.

5.1 OBJETIVO GENERAL.

- * Brindar una propuesta de un sistema didáctico a la Universidad Don Bosco para la realización de prácticas de laboratorio con el microprocesador Z-80.

5.2 OBJETIVOS ESPECÍFICOS.

- Hacer una propuesta para la construcción de un sistema basado en un microprocesador con su respectiva circuitería de soporte.
- Diseñar una ROM MONITOR la cual gobierne el sistema didáctico del microprocesador Z-80.

6. ALCANCES Y LIMITACIONES.

6.1 ALCANCES.

El proyecto, concebido como un entrenador con el microprocesador Z-80, tendrá una alta versatilidad como lo demuestran las siguientes características:

- *Teclado* para introducir información al microprocesador.
- *Visualizadores* para la presentación de datos al usuario.
- *ROM MONITOR Y ROM DEL USUARIO.*
- *RAM DEL SISTEMA Y RAM DEL USUARIO.*
- *Dispositivos de entrada / salida de datos de n bits.*
- El teclado activará interrupciones.

6.2 LIMITACIONES.

El sistema no contará con funciones muy específicas como teclas de usuario para acceder vectores que indiquen alguna localidad.

No se incluye en el manejo de dispositivos de salida controladores para sistemas específicos como pantallas, impresores, etc.

7.GLOSARIO TÉCNICO.

BIT.

Dígito del sistema binario de numeración.

BUS.

Un camino por medio del cual se transfiere la información digital, desde una o varias fuentes a cualquiera de varios destinos. En un tiempo determinado solamente puede tener lugar una de estas transferencias de información. Mientras que se está produciendo una de éstas transferencias de información, todas las demás fuentes que están unidas de este bus deben quedar bloqueadas.

BUS DE DATOS BIDIRECCIONALES.

Un bus de datos en el cual la información digital puede ser transferida en cualquier dirección. Refiriéndonos al sistema microprocesador del Z -80, es el camino de datos bidireccional mediante el cual se transfieren los datos entre la CPU, la memoria y otros dispositivos externos.

BUS DE DIRECCIONES.

Un bus unidireccional mediante el cual la información digital sirve para identificar o bien una determinada posición de memoria o un dispositivo determinado de I/O. El bus de direcciones de microprocesador Z-80 comprende 16 líneas.

SISTEMA DE CONTROL.

Aquellas partes de una computadora que tratan a las instrucciones en su secuencia propia, interpretan las instrucciones, y generan las señales adecuadas de sincronización.

BUS DE CONTROL.

Un conjunto de líneas que proporciona las señales que regulan el funcionamiento de un sistema de microcomputador, incluyendo la memoria y los dispositivos externos. Estas señales pueden provenir de la CPU o de un dispositivo interno. El bus de control del microprocesador Z-80 está formado por 13 líneas y comprende unas señales que sincronizan las operaciones de I/O entre la CPU y la memoria y otros dispositivos externos, otras señales que controlan a la CPU, tales como las interrupciones, espera y paro y otras señales que controlan el acceso a los buses de datos y de direcciones.

DEMULTIPLEXOR.

Circuito lógico que, dependiendo del estado de sus entradas de selección, canaliza los datos que están en su entrada hacia una de varias salidas.

CPU.

Siglas de Central Processing Unit, Unidad Central de Proceso (grandes computadoras), también llamado computadora central. Parte de una computadora que contiene la unidad de control, la unidad aritmética, y grupos de registros especiales. Controla el

procesamiento de las instrucciones, realiza operaciones aritméticas, y proporciona las señales de sincronización y otras operaciones de control.

Unidad Central de Proceso (microprocesadores). Un solo circuito integrado que realiza las operaciones de transferencia de datos, control, aritméticas, lógicas y tratamiento de las interrupciones mediante la ejecución de instrucciones obtenidas en la memoria.

MEMORIA.

Cualquier dispositivo que puede almacenar bits lógicos en estado 0 ó 1 tales como un solo bit o grupo de bits (llamado una palabra), a los cuales se puede acceder.

FAN-IN.

La carga de entrada de una entrada digital para un circuito integrado. Para la familia TTL, la carga de entrada está normalizada al valor de 1 UNIDAD de Carga TTL (U.L) la cual es de 1.6 mA en el estado lógico 0 y de 0.04 mA en el estado lógico 1 a la entrada.

FAN-OUT.

Es la capacidad de mandar en salida desde una salida digital de un circuito integrado. Para la familia lógica TTL la capacidad de mando para una salida tiene un valor de 10 UL, es decir 16 mA en el estado lógico 0 y de 0.4 mA en el estado lógico 1.

HARDWARE.

Los dispositivos mecánicos, magnéticos, electrónicos y eléctricos a partir de los cuales se fabrica una computadora; el ensamblado de materiales que constituyen una computadora.

INTERFAZ.

Unión de diferentes dispositivos de manera que sean capaces de funcionar en forma compatible y coordinada; conexión de la salida de un sistema a la entrada de otro diferente con distintas características eléctricas.

I/O.

Siglas de entrada/salida (Input/Output).

Dispositivo de entrada/salida. Una lectora de tarjeta, unidad de cinta magnética, impresora, o un dispositivo similar que transmite datos o los recibe desde una computadora o dispositivo secundario de almacenamiento. En un sentido más amplio, cualquier dispositivo digital, incluyendo un solo circuito integrado digital, que transmite datos o los recibe, o dirige los impulsos desde una computadora.

DEMULTIPLEXOR.

Circuito lógico que dependiendo del estado de sus entradas de selección, lleva a uno de varios datos a su salida.

MNEMOTÉCNICO.

Abreviatura que representa el código de operación de una instrucción de computadoras.

NIVEL LÓGICO.

Estado de un voltaje variable. Los estados 1 (alto) y 0 (bajo) corresponde a los dos rangos de voltaje utilizables en un dispositivo digital.

PROGRAMA.

Secuencia de instrucciones codificadas en binario y diseñadas para realizar una tarea con la computadora.

REGISTRO.

Grupo de flip-flops capaces de almacenar datos.

SALIDA DE TRES ESTADOS.

Tipo de estructura de la salida que permite tres estados: alto, bajo y de alta impedancia (Z alta).

SOFTWARE.

La totalidad de programas y rutinas utilizadas para ampliar las funciones de las computadoras, tales como compiladores, rutinas y subrutinas. Comparándolo con el hardware.

TIEMPO DE ACCESO.

Es una operación de lectura, tiempo que transcurre entre el momento en que la memoria recibe como entrada una nueva dirección y a un instante en que el dato se encuentra disponible en la salida.

9. BIBLIOGRAFÍA.

BOYLESTAD, Robert. ELECTRÓNICA. Teoría de circuitos. Sexta Edición. Prentice HALL. Impreso en Méjico 1997.

NICHOLS Joseph. PROGRAMACIÓN E INTERFAZ PARA EL μ P Z-80.
Marcombo. Impreso en Méjico. 1992

TOCCI, Ronald. SISTEMAS DIGITALES. Principios y Aplicaciones. Prentice Hall 1993. Quinta edición. Méjico.

TEXAS INSTRUMENTS. THE TTL DATA BOOK.
Segunda Edición. Impreso en E.E.U.U.en 1997.

BREY, Barry. LOS MICROPROCESADORES INTEL.
Prentice Hall. Tercera Edición. Impreso en Méjico. 1994.

10. ANEXOS.

**ROM MONITOR.-
CODIGO FUENTE.**

```
.0000 JP 0003; Al resetear salte a la 0003 donde
empieza el programa.
.0070 LD HL,2000; Cargar el registro HL con 2000.
LD BC,4000; Cargar el registro BC con 4000
(16K) LD D,00; Limpieza de la RAM
Clean LD (HL),D; Cargar la dirección apuntada por
HL
INC HL
DEC BC
LD A,B;
OR C;
JPNZ clean;
LD IY, 21FF;
LD SP,IY; Cargar el puntero de pila con 21FF
LD A,40; Cargar el acumulador con 40 (-)
LD HL,4020; Cargar HL con 4020 la
dirección de D6
LD (HL),A; Cargar el acumulador en la 4020
(D6) LD A,40
LD HL,4030
LD (HL),A; Cargar el acumulador en la
dirección de D5
LD A,3E
LD HL,4040
LD (HL),A; Cargar la u en D4
LD A,73
LD HL,4050
LD (HL),A; Cargar la p en D3
LD A,40
LD HL,4060
LD (HL),A; Cargar un guión en D2
LD A,40
LD HL,4070
LD (HL),A; Cargar un guión en D1
HALT
```

SUBROUTINA DE SERVICIO DEL TECLADO

```
.0066 LD HL,2000
LD A,70
LD (HL),A
LD HL,2010
LD A,(HL)
AND 0F
CP 06
JP Z Go; Salta al tratamiento del GO
CP 05
JP Z Auto; Salta al tratamiento de Auto
CP 04
JP Z Up; Salta al tratamiento del Up
CP 03
JP Z Down; Salta al tratamiento del Down
CP 02
JP Z Read; Salta al tratamiento del Read
CP 01
JP Z Write; Salta al tratamiento del Write
HALT
```

**SUBROUTINA QUE LEE LA DIRECCIÓN EFECTIVA
DEL TECLADO**

Direct LD HL,4020

```
LD A, 77; Cargar el código de la A
LD (HL), A; Cargar la A en D6
LD HL, 4030
LD A, 5E
LD (HL),A; Cargar la d en D5
LD HL, 4040
LD A,40
LD (HL),A; Cargar el guión en D4
LD HL,4050
LD(HL),A; Cargar el guión en D3
LD HL,4060
LD (HL),A; Cargar el guión en D2
LD HL,4070
LD (HL),A; Cargar el guión en D1
LD B,04
```

Again LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)

```
CP 06
JP NZ otro1
LD A,00; cargue el acc con 0
LD HL, 2071
LD (HL),A
LD A, 3F
LD HL, 4040; cargue el 0 en D4
LD (HL),A
JP D3
```

Otro1 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)

```
CP 05
JP NZ otro2
LD A,03; cargue el acc con 03
LD HL, 2071
LD (HL),A
LD A, 4F
LD HL, 4040; cargue el 3 en D4
LD (HL),A
JP D3
```

Otro 2 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)

```
CP 04
JP NZ otro3
LD A,06; cargue el acc con 06
LD HL, 2071
LD (HL),A
LD A, 7D
LD HL, 4040; cargue el 6 en D4
LD (HL),A
JP D3
```

Otro3 LD A,B0; Inicia reconocimiento de dirección

	LD HL, 2000		LD A,04; cargue el acc con 04
	LD (HL), A; Cargar D0 en la dir out		LD HL, 2071
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 66
	CP 03		LD HL, 4040; cargue el 4 en D4
	JP NZ otro4		LD (HL),A
	LD A,09; cargue el acc con 09		JP D3
	LD HL, 2071	Otro8	LD A,D0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 67		LD (HL), A; Cargar B0 en la dir out
	LD HL, 4040; cargue el 9 en D4		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP D3		CP 03
Otro4	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro9
	LD HL, 2000		LD A,07; cargue el acc con 07
	LD (HL), A; Cargar D0 en la dir out		LD HL, 2071
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 47
	CP 02		LD HL, 4040; cargue el 7 en D4
	JP NZ otro5		LD (HL),A
	LD A,0C; cargue el acc con 0C		JP D3
	LD HL, 2071	Otro9	LD A,D0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 39		LD (HL), A; Cargar B0 en la dir out
	LD HL, 4040; cargue el C en D4		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP D3		CP 03
Otro5	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro10
	LD HL, 2000		LD A,0A; cargue el acc con 0A
	LD (HL), A; Cargar D0 en la dir out		LD HL, 2071
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 77
	CP 01		LD HL, 4040; cargue el 4 en D4
	JP NZ otro6		LD (HL),A
	LD A,0F; cargue el acc con 0F		JP D3
	LD HL, 2071	Otro10	LD A,D0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 71		LD (HL), A; Cargar B0 en la dir out
	LD HL, 4040; cargue el F en D4		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP D3		CP 02
Otro6	LD A,D0; Inicia reconocimiento de dirección		JP NZ otro11
	LD HL, 2000		LD A,0D; cargue el acc con 0D
	LD (HL), A; Cargar B0 en la dir out		LD HL, 2071
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 5E
	CP 06		LD HL, 4040; cargue el D en D4
	JP NZ otro7		LD (HL),A
	LD A,01; cargue el acc con 01		JP D3
	LD HL, 2071	Otro11	LD A,E0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 06		LD (HL), A; Cargar 70 en la dir out
	LD HL, 4040; cargue el 1 en D4		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP D3		CP 06
Otro7	LD A,D0; Inicia reconocimiento de dirección		JP NZ otro12
	LD HL, 2000		LD A,02; cargue el acc con 02
	LD (HL), A; Cargar B0 en la dir out		LD HL, 2071
	LD HL, 2010; Leer teclado		LD (HL),A
	LDA,(HL)		LD A, 5B
	CP 05		LD HL, 4040; cargue el 2 en D4
	JP NZ otro8		LD (HL),A

Otro12 JP D3
LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro13
LD A,05; cargue el acc con 05
LD HL, 2071
LD (HL),A
LD A, 6D
LD HL, 4040; cargue el 5 en D4
LD (HL),A
JP D3

Otro13 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro14
LD A,08; cargue el acc con 08
LD HL, 2071
LD (HL),A
LD A, 7F
LD HL, 4040; cargue el 8 en D4
LD (HL),A
JP D3

Otro14 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro15
LD A,0B; cargue el acc con 0B
LD HL, 2071
LD (HL),A
LD A, 7C
LD HL,4040; cargue el B en D4
LD (HL),A
JP D3

Otro15 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ again
LD A,0E; cargue el acc con 0E
LD HL, 2071
LD (HL),A
LD A, 79
LD HL, 4040; cargue el E en D4
LD (HL),A

D3 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)

CP 06
JP NZ otro16
LD A,00; cargue el acc con 0
LD HL, 2072
LD (HL),A
LD A, 3F
LD HL, 4050; cargue el 0 en D3
LD (HL),A
JP D2

Otro16 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro17
LD A,03; cargue el acc con 0
LD HL, 2072
LD (HL),A
LD A, 4F
LD HL, 4050; cargue el 3 en D3
LD (HL),A
JP D2

Otro17 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro18
LD A,06; cargue el acc con 06
LD HL, 2072
LD (HL),A
LD A, 7D
LD HL, 4050; cargue el 6 en D3
LD (HL),A
JP D2

Otro18 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro19
LD A,09; cargue el acc con 09
LD HL, 2072
LD (HL),A
LD A, 67
LD HL, 4050; cargue el 9 en D3
LD (HL),A
JP D2

Otro19 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otro20
LD A,0C; cargue el acc con 0C
LD HL, 2072
LD (HL),A
LD A, 39

LD HL, 4050; cargue el C en D3
LD (HL),A
JP D2

Otro20 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 01
JP NZ otro21
LD A,0F; cargue el acc con 0F
LD HL, 2072
LD (HL),A
LD A, 71
LD HL, 4050; cargue el F en D3
LD (HL),A
JP D2

Otro21 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro22
LD A,01; cargue el acc con 01
LD HL, 2072
LD (HL),A
LD A, 06
LD HL, 4050; cargue el 1 en D3
LD (HL),A
JP D2

Otro22 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro23
LD A,04; cargue el acc con 04
LD HL, 2072
LD (HL),A
LD A, 66
LD HL, 4050; cargue el 4 en D3
LD (HL),A
JP D2

Otro23 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro24
LD A,07; cargue el acc con 07
LD HL, 2072
LD (HL),A
LD A, 47
LD HL, 4050; cargue el 7 en D3
LD (HL),A
JP D2

Otro24 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out

LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro25
LD A,0A; cargue el acc con 0A
LD HL, 2072
LD (HL),A
LD A, 77
LD HL, 4050; cargue el 4 en D3
LD (HL),A
JP D2

Otro25 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otro26
LD A,0D; cargue el acc con 0D
LD HL, 2072
LD (HL),A
LD A, 5E
LD HL, 4050; cargue el D en D3
LD (HL),A
JP D2

Otro26 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro27
LD A,02; cargue el acc con 02
LD HL, 2072
LD (HL),A
LD A, 5B
LD HL, 4050; cargue el 2 en D3
LD (HL),A
JP D2

Otro27 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro28
LD A,05; cargue el acc con 05
LD HL, 2072
LD (HL),A
LD A, 6D
LD HL, 4050; cargue el 5 en D3
LD (HL),A
JP D2

Otro28LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro29
LD A,08; cargue el acc con 08

LD HL, 2072
LD (HL),A
LD A, 7F
LD HL, 4050; cargue el 8 en D3
LD (HL),A
JP D2
Otro29 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro30
LD A,0B; cargue el acc con 0B
LD HL, 2072
LD (HL),A
LD A, 7C
LD HL, 4050; cargue el B en D3
LD (HL),A
JP D2
Otro31 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ D3
LD A,0E; cargue el acc con 0E
LD HL, 2072
LD (HL),A
LD A, 79
LD HL, 4050; cargue el E en D3
LD (HL),A
D2 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro31
LD A,00; cargue el acc con 0
LD HL, 2073
LD (HL),A
LD A, 3F
LD HL, 4060; cargue el 0 en D2
LD (HL),A
JP D1
Otro31 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro32
LD A,03; cargue el acc con 0
LD HL, 2073
LD (HL),A
LD A, 4F
LD HL, 4060; cargue el 3 en D2
LD (HL),A
JP D1
Otro32 LD A,B0; Inicia reconocimiento de dirección

LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro33
LD A,06; cargue el acc con 06
LD HL, 2073
LD (HL),A
LD A, 7D
LD HL, 4060; cargue el 6 en D2
LD (HL),A
JP D1
Otro33 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro34
LD A,09; cargue el acc con 09
LD HL, 2073
LD (HL),A
LD A, 67
LD HL, 4060; cargue el 9 en D2
LD (HL),A
JP D1
Otro34 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otro35
LD A,0C; cargue el acc con 0C
LD HL, 2073
LD (HL),A
LD A, 39
LD HL, 4060; cargue el C en D2
LD (HL),A
JP D1
Otro35 LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 01
JP NZ otro36
LD A,0F; cargue el acc con 0F
LD HL, 2073
LD (HL),A
LD A, 71
LD HL, 4060; cargue el F en D2
LD (HL),A
JP D1
Otro36 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro37

LD A,01; cargue el acc con 01
LD HL, 2073
LD (HL),A
LD A, 06
LD HL, 4060; cargue el 1 en D2
LD (HL),A
JP D1

Otro37 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro38
LD A,04; cargue el acc con 04
LD HL, 2073
LD (HL),A
LD A, 66
LD HL, 4060; cargue el 4 en D2
LD (HL),A
JP D1

Otro38 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro39
LD A,07; cargue el acc con 07
LD HL, 2073
LD (HL),A
LD A, 47
LD HL, 4060; cargue el 7 en D2
LD (HL),A
JP D1

Otro39 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro40
LD A,0A; cargue el acc con 0A
LD HL, 2073
LD (HL),A
LD A, 77
LD HL, 4060; cargue el 4 en D2
LD (HL),A
JP D1

Otro40 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otro41
LD A,0D; cargue el acc con 0D
LD HL, 2073
LD (HL),A
LD A, 5E
LD HL, 4060; cargue el D en D2
LD (HL),A

JP D1

Otro41 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro42
LD A,02; cargue el acc con 02
LD HL, 2073
LD (HL),A
LD A, 5B
LD HL, 4060; cargue el 2 en D2
LD (HL),A
JP D1

Otro42 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro43
LD A,05; cargue el acc con 05
LD HL, 2073
LD (HL),A
LD A, 6D
LD HL, 4060; cargue el 5 en D2
LD (HL),A
JP D1

Otro43LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro44
LD A,08; cargue el acc con 08
LD HL, 2073
LD (HL),A
LD A, 7F
LD HL, 4060; cargue el 8 en D2
LD (HL),A
JP D1

Otro44 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro45
LD A,0B; cargue el acc con 0B
LD HL, 2073
LD (HL),A
LD A, 7C
LD HL, 4060; cargue el B en D2
LD (HL),A
JP D1

Otro45 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out

	LD HL, 2010; Leer teclado		LD A, 67
	LD A,(HL)		LD HL, 4070; cargue el 9 en D1
	CP 02		LD (HL),A
	JP NZ D2		JP salto
	LD A,0E; cargue el acc con 0E	Otro49	LD A,B0; Inicia reconocimiento de dirección
	LD HL, 2073		LD HL, 2000
	LD (HL),A		LD (HL), A; Cargar B0 en la dir out
	LD A, 79		LD HL, 2010; Leer teclado
	LD HL, 4060; cargue el E en D2		LD A,(HL)
	LD (HL),A		CP 02
D1	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro50
	LD HL, 2000		LD A,0C; cargue el acc con 0C
	LD (HL), A; Cargar B0 en la dir out		LD HL, 2074
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 39
	CP 06		LD HL, 4070; cargue el C en D1
	JP NZ otro46		LD (HL),A
	LD A,00; cargue el acc con 0		JP salto
	LD HL, 2074	Otro50	LD A,B0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 3F		LD (HL), A; Cargar D0 en la dir out
	LD HL, 4070; cargue el 0 en D1		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP salto		CP 01
Otro46	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro51
	LD HL, 2000		LD A,0F; cargue el acc con 0F
	LD (HL), A; Cargar B0 en la dir out		LD HL, 2074
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 71
	CP 05		LD HL, 4070; cargue el F en D1
	JP NZ otro47		LD (HL),A
	LD A,03; cargue el acc con 0		JP salto
	LD HL, 2074	Otro51	LD A,D0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 4F		LD (HL), A; Cargar B0 en la dir out
	LD HL, 4070; cargue el 3 en D1		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP salto		CP 06
Otro47	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro52
	LD HL, 2000		LD A,01; cargue el acc con 01
	LD (HL), A; Cargar B0 en la dir out		LD HL, 2074
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 06
	CP 04		LD HL, 4070; cargue el 1 en D1
	JP NZ otro48		LD (HL),A
	LD A,06; cargue el acc con 06		JP salto
	LD HL, 2074	Otro52	LD A,D0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 7D		LD (HL), A; Cargar B0 en la dir out
	LD HL, 4070; cargue el 6 en D1		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP salto		CP 05
Otro48	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro53
	LD HL, 2000		LD A,04; cargue el acc con 04
	LD (HL), A; Cargar D0 en la dir out		LD HL, 2074
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 66
	CP 03		LD HL, 4070; cargue el 4 en D1
	JP NZ otro49		LD (HL),A
	LD A,09; cargue el acc con 09		JP salto
	LD HL, 2074	Otro53	LD A,D0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000

LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro54
LD A,07; cargue el acc con 07
LD HL, 2074
LD (HL),A
LD A, 47
LD HL, 4070; cargue el 7 en D1
LD (HL),A
JP salto
Otro54 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro55
LD A,0A; cargue el acc con 0A
LD HL, 2074
LD (HL),A
LD A, 77
LD HL, 4070; cargue el 4 en D1
LD (HL),A
JP salto
Otro55 LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otro56
LD A,0D; cargue el acc con 0D
LD HL, 2074
LD (HL),A
LD A, 5E
LD HL, 4070; cargue el D en D1
LD (HL),A
JP salto
Otro56 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro57
LD A,02; cargue el acc con 02
LD HL, 2074
LD (HL),A
LD A, 5B
LD HL, 4070; cargue el 2 en D1
LD (HL),A
JP salto
Otro57 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro58
LD A,05; cargue el acc con 05

LD HL, 2074
LD (HL),A
LD A, 6D
LD HL, 4070; cargue el 5 en D1
LD (HL),A
JP salto

Otro58 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro59
LD A,08; cargue el acc con 08
LD HL, 2074
LD (HL),A
LD A, 7F
LD HL, 4070; cargue el 8 en D1
LD (HL),A
JP salto
Otro59 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro60
LD A,0B; cargue el acc con 0B
LD HL, 2074
LD (HL),A
LD A, 7C
LD HL, 4070; cargue el B en D1
LD (HL),A
JP salto
Otro60 LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ D1
LD A,0E; cargue el acc con 0E
LD HL, 2074
LD (HL),A
LD A, 79
LD HL, 4070; cargue el E en D1
LD (HL),A
Salto LD HL,2071
LD A,(HL)
RL A
RL A
RL A
RL A
LD B,A
LD HL,2072
LD A,(HL)
OR B
LD B,A
LD HL, 2073
LD A,(HL)
RL A

	RL A		LD A, 7F
	RL A		LD HL, 4020
	RL A		LD (HL),A
	LD C,A	NUEV	CP 09
	LD HL,2074		JPNZ A1
	OR C		LD A, 67
	LD C,A		LD HL, 4020
	LD HL,BC		LD (HL),A
	RET	A1	CP 0A
			JPNZ B1
TRATAMIENTO DEL GO			LD A, 77
CALL Direct			LD HL, 4020
JP (HL)			LD (HL),A
		B1	CP 0B
			JPNZ C1
TRATAMIENTO DEL READ			LD A, 7C
CALL Direct			LD HL, 4020
READUP LD A,(HL)			LD (HL),A
	LD B,A	C1	CP 0C
	AND F0		JPNZ D1
	CP 00		LD A, 39
	JPNZ UNO		LD HL, 4020
	LD A,3F		LD (HL),A
	LD HL, 4020	D1	CP 0D
	LD (HL),A		JPNZ E1
UNO	CP 01		LD A, 5E
	JPNZ DOS		LD HL, 4020
	LD A, 06		LD (HL),A
	LD HL,4020	E1	CP 0E
	LD (HL),A		JPNZ F1
DOS	CP 02		LD A, 79
	JPNZ TRES		LD HL, 4020
	LD A, 5B		LD (HL),A
	LD HL, 4020	F1	CP 0F
	LD (HL),A		LD A, 39
TRES	CP 03		LD HL, 4020
	JPNZ CUAT		LD (HL),A
	LD A, 4F		LD A,B
	LD HL, 4020		AND 0F
	LD (HL),A		CP 00
CUAT	CP 04		JPNZ UNO1
	JPNZ CINC		LD A,3F
	LD A, 66		LD HL, 4020
	LD HL, 4020		LD (HL),A
	LD (HL),A	UNO1	CP 01
CINC	CP 05		JPNZ DOS1
	JPNZ SEIS		LD A, 06
	LD A, 6D		LD HL,4030
	LD HL, 4020		LD (HL),A
	LD (HL),A	DOS1	CP 02
SEIS	CP 06		JPNZ TRES1
	JPNZ SIET		LD A, 5B
	LD A, 7D		LD HL, 4030
	LD HL, 4020		LD (HL),A
	LD (HL),A	TRES1	CP 03
SIET	CP 07		JPNZ CUA1
	JPNZ OCHO		LD A, 4F
	LD A, 47		LD HL, 4030
	LD HL, 4020		LD (HL),A
	LD (HL),A	CUA1	CP 04
OCHO	CP 08		JPNZ CIN1
	JPNZ NUEV		LD A, 66

	LD HL, 4030		LD HL, 2000
	LD (HL),A		LD (HL), A; Cargar B0 en la dir out
CIN1	CP 05		LD HL, 2010; Lccr teclado
	JPNZ SEIS		LD (HL),A
	LD A, 6D		CP 06
	LD HL, 4030		JP NZ otroA
	LD (HL),A		LD A,00; cargue el acc con 0
SEIS1	CP 06		LD HL, 2076
	JPNZ SIE1		LD (HL),A
	LD A, 7D		LD A, 3F
	LD HL, 4030		LD HL, 4030; cargue el 0 en D5
	LD (HL),A		LD (HL),A
SIE1	CP 07		JP D6
	JPNZ OCH1	OtroA	LD A,B0; Inicia reconocimiento de dirección
	LD A, 47		LD HL, 2000
	LD HL, 4030		LD (HL), A; Cargar B0 en la dir out
	LD (HL),A		LD HL, 2010; Leer teclado
OCH1	CP 08		LD A,(HL)
	JPNZ NUE1		CP 05
	LD A, 7F		JP NZ otroB
	LD HL, 4030		LD A,03; cargue el acc con 03
	LD (HL),A		LD HL, 2076
NUE1	CP 09		LD (HL),A
	JPNZ A2		LD A, 4F
	LD A, 67		LD HL, 4030; cargue el 3 en D5
	LD HL, 4030		LD (HL),A
	LD (HL),A		JP D6
A2	CP 0A	Otro B	LD A,B0; Inicia reconocimiento de dirección
	JPNZ B2		LD HL, 2000
	LD A, 77		LD (HL), A; Cargar D0 en la dir out
	LD HL, 4030		LD HL, 2010; Lccr teclado
	LD (HL),A		LD A,(HL)
B2	CP 0B		CP 04
	JPNZ C2		JP NZ otroC
	LD A, 7C		LD A,06; cargue el acc con 06
	LD HL, 4030		LD HL, 2076
	LD (HL),A		LD (HL),A
C2	CP 0C		LD A, 7D
	JPNZ D2		LD HL, 4030; cargue el 6 en D5
	LD A, 39		LD (HL),A
	LD HL, 4030		JP D6
	LD (HL),A	OtroC	LD A,B0; Inicia reconocimiento de dirección
D2	CP 0D		LD HL, 2000
	JPNZ E2		LD (HL), A; Cargar B0 en la dir out
	LD A, 5E		LD HL, 2010; Leer teclado
	LD HL, 4030		LD A,(HL)
	LD (HL),A		CP 03
E2	CP 0E		JP NZ otroD
	JPNZ F2		LD A,09; cargue el acc con 09
	LD A, 79		LD HL, 2076
	LD HL, 4030		LD (HL),A
	LD (HL),A		LD A, 67
F2	CP 0F		LD HL, 4030; cargue el 9 en D5
	LD A, 39		LD (HL),A
	LD HL, 4030		JP D6
	LD (HL),A	OtroD	LD A,B0; Inicia reconocimiento de dirección
	HALT		LD HL, 2000
			LD (HL), A; Cargar D0 en la dir out
			LD HL, 2010; Lccr teclado
			LD A,(HL)
			CP 02
			JP NZ otroE
TRATAMIENTO DEL WRITE			
	CALL Direct		
	LD DE,HL		
Again1	LD A,B0; Inicia reconocimiento de dirección		

	LD A,0C; cargue el acc con 0C LD HL, 2076 LD (HL),A LD A, 39 LD HL, 4030; cargue el C en D5 LD (HL),A JP D6		JP D6
OtroE	LD A,B0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar B0 en la dir out LD HL, 2010; Leer teclado LD A,(HL) CP 09 JP NZ otroF LD A,0F; cargue el acc con 0F LD HL, 2076 LD (HL),A LD A, 71 LD HL, 4030; cargue el F en D5 LD (HL),A JP D6		OtroI LD A,D0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar D0 en la dir out LD HL, 2010; Leer teclado LD A,(HL) CP 03 JP NZ otroJ LD A,0A; cargue el acc con 0A LD HL, 2076 LD (HL),A LD A, 77 LD HL,4030; cargue el 4 en D5 LD (HL),A JP D6
OtroF	LD A,D0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar D0 en la dir out LD HL, 2010; Leer teclado LD A,(HL) CP 06 JP NZ otroG LD A,01; cargue el acc con 01 LD HL, 2076 LD (HL),A LD A, 06 LD HL, 4030; cargue el I en D5 LD (HL),A JP D6		OtroJ LD A,D0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar D0 en la dir out LD HL, 2010; Leer teclado LD A,(HL) CP 02 JP NZ otroK LD A,0D; cargue el acc con 0D LD HL, 2076 LD (HL),A LD A, 5E LD HL, 4030; cargue el D en D5 LD (HL),A JP D6
OtroG	LD A,D0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar D0 en la dir out LD HL, 2010; Leer teclado LDA,(HL) CP 05 JP NZ otroH LD A,04; cargue el acc con 04 LD HL, 2076 LD (HL),A LD A, 66 LD HL, 4030; cargue el 4 en D5 LD (HL),A JP D6		OtroK LD A,E0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar E0 en la dir out LD HL, 2010; Leer teclado LD A,(HL) CP 06 JP NZ otroL LD A,02; cargue el acc con 02 LD HL, 2076 LD (HL),A LD A, 5B LD HL, 4030; cargue el 2 en D5 LD (HL),A JP D6
OtroH	LD A,D0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar D0 en la dir out LD HL, 2010; Leer teclado LD A,(HL) CP 04 JP NZ otroI LD A,07; cargue el acc con 07 LD HL, 2076 LD (HL),A LD A, 47 LD HL,4030; cargue el 7 en D5 LD (HL),A		OtroL LD A,70; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar 70 en la dir out LD HL, 2010; Leer teclado LD A,(HL) CP 05 JP NZ otroM LD A,05; cargue el acc con 05 LD HL, 2076 LD (HL),A LD A, 6D LD HL, 4030; cargue el 5 en D5 LD (HL),A JP D6
			OtroM LD A,E0; Inicia reconocimiento de dirección LD HL, 2000 LD (HL), A; Cargar 70 en la dir out

	LD HL, 2010; Leer teclado		LD A, 4F
	LD A,(HL)		LD HL, 4020; cargue el 3 en D6
	CP 04		LD (HL),A
	JP NZ otroN		JP Escr
	LD A,08; cargue el acc con 08	Otroa7	LD A,B0; Inicia reconocimiento de dirección
	LD HL, 2076		LD HL, 2000
	LD (HL),A		LD (HL), A; Cargar D0 en la dir out
	LD A, 7F		LD HL, 2010; Leer teclado
	LD HL, 4030; cargue el 8 en D5		LD A,(HL)
	LD (HL),A		CP 04
	JP D6		JP NZ otroa8
OtroN	LD A,E0; Inicia reconocimiento de dirección		LD A,06; cargue el acc con 06
	LD HL, 2000		LD HL, 2075
	LD (HL), A; Cargar 70 en la dir out		LD (HL),A
	LD HL, 2010; Leer teclado		LD A, 7D
	LD A,(HL)		LD HL, 4020; cargue el 6 en D6
	CP 03		LD (HL),A
	JP NZ otroO		JP Escr
	LD A,0B; cargue el acc con 0B	Otroa8	LD A,B0; Inicia reconocimiento de dirección
	LD HL, 2076		LD HL, 2000
	LD (HL),A		LD (HL), A; Cargar B0 en la dir out
	LD A, 7C		LD HL, 2010; Leer teclado
	LD HL, 4030; cargue el B en D5		LD A,(HL)
	LD (HL),A		CP 03
	JP D6		JP NZ otroa9
OtroO	LD A,E0; Inicia reconocimiento de dirección		LD A,09; cargue el acc con 09
	LD HL, 2000		LD HL, 2075
	LD (HL), A; Cargar 70 en la dir out		LD (HL),A
	LD HL, 2010; Leer teclado		LD A, 67
	LD A,(HL)		LD HL, 4020; cargue el 9 en D6
	CP 02		LD (HL),A
	JP NZ Again1		JP Escr
	LD A,0E; cargue el acc con 0E	Otroa9	LD A,B0; Inicia reconocimiento de dirección
	LD HL, 2076		LD HL, 2000
	LD (HL),A		LD (HL), A; Cargar B0 en la dir out
	LD A, 79		LD HL, 2010; Leer teclado
	LD HL, 4030; cargue el E en D5		LD A,(HL)
	LD (HL),A		CP 02
D6	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro2a
	LD HL, 2000		LD A,0C; cargue el acc con 0C
	LD (HL), A; Cargar B0 en la dir out		LD HL, 2075
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 39
	CP 06		LD HL,4020; cargue el C en D6
	JP NZ otro a6		LD (HL),A
	LD A,00; cargue el acc con 0		JP Escr
	LD HL, 2075	Otro2a	LD A,B0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000
	LD A, 3F		LD (HL), A; Cargar B0 en la dir out
	LD HL, 4020; cargue el 0 en D6		LD HL, 2010; Leer teclado
	LD (HL),A		LD A,(HL)
	JP Escr		CP 01
Otroa6	LD A,B0; Inicia reconocimiento de dirección		JP NZ otro2b
	LD HL, 2000		LD A,0F; cargue el acc con 0F
	LD (HL), A; Cargar B0 en la dir out		LD HL, 2075
	LD HL, 2010; Leer teclado		LD (HL),A
	LD A,(HL)		LD A, 71
	CP 05		LD HL, 4020; cargue el F en D6
	JP NZ otroa7		LD (HL),A
	LD A,03; cargue el acc con 0		JP Escr
	LD HL, 2075	Otro2b	LD A,D0; Inicia reconocimiento de dirección
	LD (HL),A		LD HL, 2000

LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro2c
LD A,01; cargue el acc con 01
LD HL, 2075
LD (HL),A
LD A, 06
LD HL, 4020; cargue el 1 en D6
LD (HL),A
JP Escr
Otro2c LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro2d
LD A,04; cargue el acc con 04
LD HL, 2075
LD (HL),A
LD A, 66
LD HL, 4020; cargue el 4 en D6
LD (HL),A
JP Escr
Otro2d LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro2e
LD A,07; cargue el acc con 07
LD HL, 2075
LD (HL),A
LD A, 47
LD HL, 4020; cargue el 7 en D6
LD (HL),A
JP Escr
Otro2e LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro2f
LD A,0A; cargue el acc con 0A
LD HL, 2075
LD (HL),A
LD A, 77
LD HL, 4020; cargue el 4 en D6
LD (HL),A
JP escr
Otro2f LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otro2g
LD A,0D; cargue el acc con 0D

LD HL, 2075
LD (HL),A
LD A, 5E
LD HL, 4020; cargue el D en D6
LD (HL),A
JP Escr
Otro2g LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otro2h
LD A,02; cargue el acc con 02
LD HL, 2075
LD (HL),A
LD A, 5B
LD HL, 4020; cargue el 2 en D6
LD (HL),A
JP Escr
Otro2h LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otro2i
LD A,05; cargue el acc con 05
LD HL, 2075
LD (HL),A
LD A, 6D
LD HL, 4020; cargue el 5 en D6
LD (HL),A
JP Escr
Otro2iLD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar E0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otro2j
LD A,08; cargue el acc con 08
LD HL, 2075
LD (HL),A
LD A, 7F
LD HL, 4020; cargue el 8 en D6
LD (HL),A
JP Escr
Otro2j LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otro3a
LD A,0B; cargue el acc con 0B
LD HL, 2075
LD (HL),A
LD A, 7C
LD HL, 4020; cargue el B en D6
LD (HL),A

Otro3a JP Escr
LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ D3
LD A,0E; cargue el acc con 0E
LD HL, 2075
LD (HL),A
LD A, 79
LD HL, 4020; cargue el E en D6
LD (HL),A
Escr LD HL,2076
LD A,(HL)
LD B,A
LD HL,2075
LD A,(HL)
RL A
RL A
RL A
RL A
OR B
LD HL,DE
LD (HL),A
HALT

TRATAMIENTO DEL AUTO

Mas CALL Direct
LD DE,HL
Again1LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD (HL),A
CP 06
JP NZ otroA
LD A,00; cargue el acc con 0
LD HL, 2076
LD (HL),A
LD A, 3F
LD HL, 4030; cargue el 0 en D5
LD (HL),A
JP D6
OtroA LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otroB
LD A,03; cargue el acc con 03
LD HL, 2076
LD (HL),A
LD A, 4F
LD HL, 4030; cargue el 3 en D5
LD (HL),A
JP D6
Otro B LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar D0 en la dir out

LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otroC
LD A,06; cargue el acc con 06
LD HL, 2076
LD (HL),A
LD A, 7D
LD HL, 4030; cargue el 6 en D5
LD (HL),A
JP D6
OtroC LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otroD
LD A,09; cargue el acc con 09
LD HL, 2076
LD (HL),A
LD A, 67
LD HL, 4030; cargue el 9 en D5
LD (HL),A
JP D6
OtroD LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otroE
LD A,0C; cargue el acc con 0C
LD HL, 2076
LD (HL),A
LD A, 39
LD HL, 4030; cargue el C en D5
LD (HL),A
JP D6
OtroE LD A,B0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 01
JP NZ otroF
LD A,0F; cargue el acc con 0F
LD HL, 2076
LD (HL),A
LD A, 71
LD HL, 4030; cargue el F en D5
LD (HL),A
JP D6
OtroF LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otroG
LD A,01; cargue el acc con 01
LD HL, 2076

LD (HL),A
LD A, 06
LD HL, 4030; cargue el 1 en D5
LD (HL),A
JP D6
OtroG LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LDA,(HL)
CP 05
JP NZ otroH
LD A,04; cargue el acc con 04
LD HL, 2076
LD (HL),A
LD A, 66
LD HL, 4030; cargue el 4 en D5
LD (HL),A
JP D6
OtroH LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otroI
LD A,07; cargue el acc con 07
LD HL, 2076
LD (HL),A
LD A, 47
LD HL, 4030; cargue el 7 en D5
LD (HL),A
JP D6
OtroI LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar D0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otroJ
LD A,0A; cargue el acc con 0A
LD HL, 2076
LD (HL),A
LD A, 77
LD HL, 4030; cargue el 4 en D5
LD (HL),A
JP D6
OtroJ LD A,D0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar B0 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02
JP NZ otroK
LD A,0D; cargue el acc con 0D
LD HL, 2076
LD (HL),A
LD A, 5E
LD HL, 4030; cargue el D en D5
LD (HL),A
JP D6
OtroK LD A,E0; Inicia reconocimiento de dirección

LD HL, 2000
LD HL, A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 06
JP NZ otroL
LD A,02; cargue el acc con 02
LD HL, 2076
LD (HL),A
LD A, 5B
LD HL, 4030; cargue el 2 en D5
LD (HL),A
JP D6
OtroL LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD HL, A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 05
JP NZ otroM
LD A,05; cargue el acc con 05
LD HL, 2076
LD (HL),A
LD A, 6D
LD HL, 4030; cargue el 5 en D5
LD (HL),A
JP D6
OtroM LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 04
JP NZ otroN
LD A,08; cargue el acc con 08
LD HL, 2076
LD (HL),A
LD A, 7F
LD HL, 4030; cargue el 8 en D5
LD (HL),A
JP D6
OtroN LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 03
JP NZ otroO
LD A,0B; cargue el acc con 0B
LD HL, 2076
LD (HL),A
LD A, 7C
LD HL, 4030; cargue el B en D5
LD (HL),A
JP D6
OtroO LD A,E0; Inicia reconocimiento de dirección
LD HL, 2000
LD (HL), A; Cargar 70 en la dir out
LD HL, 2010; Leer teclado
LD A,(HL)
CP 02

JP NZ Again1
 LD A,0E; cargue el acc con 0E
 LD HL, 2076
 LD (HL),A
 LD A, 79
 LD HL, 4030; cargue el E en D5
 LD (HL),A
 D6 LD A,B0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD (HL), A; Cargar D0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 06
 JP NZ otro a6
 LD A,00; cargue el acc con 0
 LD HL, 2075
 LD (HL),A
 LD A, 3F
 LD HL, 4020; cargue el 0 en D6
 LD (HL),A
 JP Escr
 Otroa6 LD A,B0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD (HL), A; Cargar D0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 05
 JP NZ otroa7
 LD A,03; cargue el acc con 0
 LD HL, 2075
 LD (HL),A
 LD A, 4F
 LD HL, 4020; cargue el 3 en D6
 LD (HL),A
 JP Escr
 Otroa7 LD A,B0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD (HL), A; Cargar B0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 04
 JP NZ otroa8
 LD A,06; cargue el acc con 06
 LD HL, 2075
 LD (HL),A
 LD A, 7D
 LD HL, 4020; cargue el 6 en D6
 LD (HL),A
 JP Escr
 Otroa8 LD A,B0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD (HL), A; Cargar D0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 03
 JP NZ otroa9
 LD A,09; cargue el acc con 09
 LD HL, 2075
 LD (HL),A
 LD A, 67
 LD HL, 4020; cargue el 9 en D6
 LD (HL),A

JP Escr
 Otroa9 LD A,B0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD HL, A; Cargar D0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 02
 JP NZ otro2a
 LD A,0C; cargue el acc con 0C
 LD HL, 2075
 LD (HL),A
 LD A, 39
 LD HL, 4020; cargue el C en D6
 LD (HL),A
 JP Escr
 Otro2a LD A,B0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD HL, A; Cargar D0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 01
 JP NZ otro2b
 LD A,0F; cargue el acc con 0F
 LD HL, 2075
 LD (HL),A
 LD A, 71
 LD HL, 4020; cargue el F en D6
 LD (HL),A
 JP Escr
 Otro2b LD A,D0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD HL, A; Cargar D0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 06
 JP NZ otro2c
 LD A,01; cargue el acc con 01
 LD HL, 2075
 LD (HL),A
 LD A, 06
 LD HL, 4020; cargue el 1 en D6
 LD (HL),A
 JP Escr
 Otro2c LD A,D0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD HL, A; Cargar D0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)
 CP 05
 JP NZ otro2d
 LD A,04; cargue el acc con 04
 LD HL, 2075
 LD (HL),A
 LD A, 66
 LD HL, 4020; cargue el 4 en D6
 LD (HL),A
 JP Escr
 Otro2d LD A,D0; Inicia reconocimiento de dirección
 LD HL, 2000
 LD HL, A; Cargar B0 en la dir out
 LD HL, 2010; Leer teclado
 LD A,(HL)

	CP 04	LD HL, 4020; cargue el 5 en D6
	JP NZ otro2e	LD (HL),A
	LD A,07; cargue el acc con 07	JP Escr
	LD HL, 2075	
	LD (HL),A	
	LD A, 47	
	LD HL, 4020; cargue el 7 en D6	
	LD (HL),A	
	JP Escr	
Otro2e	LD A,D0; Inicia reconocimiento de dirección	Otro2iLD A,E0; Inicia reconocimiento de dirección
	LD HL, 2000	LD HL, 2000
	LD (HL), A; Cargar D0 en la dir out	LD HL, A; Cargar 70 en la dir out
	LD HL, 2010; Leer teclado	LD HL, 2010; Leer teclado
	LD A,(HL)	LD A,(HL)
	CP 03	CP 04
	JP NZ otro2f	JP NZ otro2j
	LD A,0A; cargue el acc con 0A	LD A,08; cargue el acc con 08
	LD HL, 2075	LD HL, 2075
	LD (HL),A	LD (HL),A
	LD A, 77	LD A, 7F
	LD HL, 4020; cargue el 4 en D6	LD HL, 4020; cargue el 8 en D6
	LD (HL),A	LD (HL),A
	JP escr	JP Escr
Otro2f	LD A,D0; Inicia reconocimiento de dirección	Otro2j
	LD HL, 2000	LD A,E0; Inicia reconocimiento de dirección
	LD (HL), A; Cargar D0 en la dir out	LD HL, 2000
	LD HL, 2010; Leer teclado	LD (HL), A; Cargar 70 en la dir out
	LD A,(HL)	LD HL, 2010; Leer teclado
	CP 02	LD A,(HL)
	JP NZ otro2g	CP 03
	LD A,0D; cargue el acc con 0D	JP NZ otro3a
	LD HL, 2075	LD A,0B; cargue el acc con 0B
	LD (HL),A	LD HL, 2075
	LD A, 5E	LD (HL),A
	LD HL, 4020; cargue el D en D6	LD A, 7C
	LD (HL),A	LD HL, 4020; cargue el B en D6
	JP Escr	LD (HL),A
Otro2g	LD A,E0; Inicia reconocimiento de dirección	JP Escr
	LD HL, 2000	Otro3a
	LD (HL), A; Cargar 70 en la dir out	LD A,E0; Inicia reconocimiento de dirección
	LD HL, 2010; Leer teclado	LD HL, 2000
	LD A,(HL)	LD (HL), A; Cargar 70 en la dir out
	CP 06	LD HL, 2010; Leer teclado
	JP NZ otro2h	LD A,(HL)
	LD A,02; cargue el acc con 02	CP 02
	LD HL, 2075	JP NZ D3
	LD (HL),A	LD A,0E; cargue el acc con 0E
	LD A, 5B	LD HL, 2075
	LD HL, 4020; cargue el 2 en D6	LD (HL),A
	LD (HL),A	LD A, 79
	JP Escr	LD HL, 4020; cargue el E en D6
Otro2h	LD A,E0; Inicia reconocimiento de dirección	LD (HL),A
	LD HL, 2000	Escr
	LD HL, A; Cargar 70 en la dir out	LD HL,2076
	LD HL, 2010; Leer teclado	LD A,(HL)
	LD A,(HL)	LD B,A
	CP 05	LD HL,2075
	JP NZ otro2i	LD A,(HL)
	LD A,05; cargue el acc con 05	RL A
	LD HL, 2075	RL A
	LD (HL),A	RL A
	LD A, 6D	OR B
		LD HL,DE
		LD (HL),A
		INC HL
		JP Mas
		TRATAMIENTO DEL UP
		CALL DIRECT
		INC HL

JP RDUP
TRATAMIENTO DEL DOWN
CALL DIRECT
DEC HL
JP RDUP

**MAIN PROGRAM.-
CODIGO OBJETO**

clean
.0000 C3 70 00
.0003 21 00 20
.0006 01 00 40
.0009 16 00
.000B 72
.000C 23
.000D 0B
.000E 78
.000F B1
.0010 C2 0B 00 (clean)
.0013 FD 21 FF 21
.0017 FD F9
.0019 3E 40
.001B 21 20 40
.001E 77
.001F 3E 40
.0021 21 30 40
.0024 77
.0025 3E 73
.0027 21 50 40
.002A 77
.002B 3E 40
.002D 21 60 40
.0030 77
.0031 3E 40
.0033 21 70 40
.0036 77
.0037 76

**SUBROUTINA DE SERVICIO DE
TECLADO**

.0066 21 00 20
.0069 3E 70
.006B 77
.006C 21 10 20
.006F 7E
.0070 E6 0F
.0072 FE 06
.0074 CA 15 09 (GO)
.0077 FE 05
.0079 CA 52 0E (AUTO)
.007C FE 04
.007E CA AE 11 (UP)
.0081 FE 03
.0083 CA B5 11 (DOWN)
.0086 FE 02
.0088 CA 20 09 (READ)
.0081 FE 01
.0083 CA 88 0A (WRITE)
.0086 76
.0087 00
.0088 00
.0089 00
.008A 00
.008B 00
.008C 00
.008D 00
.008E 00
.008F 00

**SUBROUTINA QUE LEE LA DIRECCIÓN
EFECTIVA DEL TECLADO**

DIRECT.0090 21 20 40
.0093 3E 77
.0095 77
.0096 21 30 40
.0099 3E 5E
.009B 77
.009C 21 40 40
.009F 3E 40
.00A1 77
.00A2 21 50 40
.00A5 77
.00A6 21 60 40
.00A9 77
.00AA 21 70 40
.00AC 77
.00AD 06 04
AGAIN.00AF 3E B0
.00B1 21 00 20
.00B4 77
.00B5 21 10 20
.00B8 7E
.00B9 FE 06
.00BB C2 CD 00 (OTRO1)
.00BE 3E 00
.00C0 21 71 20
.00C3 77
.00C4 3E EF
.00C6 21 40 40
.00C9 77
.00CA C3 16 03 (D3)
OTRO 1.00CD 3E B0
.00CF 21 00 20
.00D2 77
.00D3 21 10 20
.00D6 7E
.00D7 FE 05
.00D9 C2 EA 00 (OTRO2)
.00DC 3E 03
.00DE 21 71 20
.00E1 77
.00E2 3E 4F
.00E4 21 40 40
.00E6 77
.00E7 C3 16 03 (D3)
OTRO2.00EA 3E B0
.00EC 21 00 20
.00EF 77
.00F0 21 10 20
.00F3 7E
.00F4 FE 04
.00F6 C2 07 01 (OTRO3)
.00F9 3E 06
.00FB 21 71 20
.00FE 77
.00FF 3E 7D
.0100 21 40 20
.0103 77
.0104 C3 16 03 (D3)
OTRO3.0107 3E D0
.0109 21 00 20

	.010C	77		.016F	21 71 20
	.010D	21 10 20		.0172	77
	.0110	7E		.0173	3E 66
	.0111	FE 0B		.0175	21 40 40
	.0113	C2 25 01 (OTRO4)		.0178	77
	.0116	3E 09		.0179	C3 16 03 (D3)
	.0118	21 71 20	OTRO8	.017C	3E D0
	.011B	77		.017E	21 00 20
	.011C	3E 67		.0181	77
	.011E	21 40 40		.0182	21 10 20
	.0121	77		.0185	7E
	.0122	C3 16 03 (D3)		.0186	FE 03
OTRO4	.0125	3E B0		.0188	C2 9A 01 (OTRO 9)
	.0127	21 00 20		.018B	3E 07
	.012A	77		.018D	21 71 20
	.012B	21 10 20		.0190	77
	.012E	7E		.0191	3E 47
	.012F	FE 02		.0193	21 40 40
	.0131	C2 43 01 (OTRO5)		.0196	77
	.0134	3E 0C		.0197	C3 16 03 (D3)
	.0136	21 71 20	OTRO9	.019A	3E D0
	.0139	77		.019C	21 00 20
	.013A	3E 39		.019F	77
	.013C	21 40 40		.01A0	21 10 20
	.013F	77		.01A3	7E
	.0140	C3 16 03 (D3)		.01A4	FE 03
OTRO5	.0143	3E B0		.01A6	C2 B6 01 (OTRO 10)
	.0125	21 00 20		.01A9	3E 0A
	.0128	77		.01AB	21 71 20
	.0129	21 10 20		.01AE	77
	.012C	7E		.01AF	21 40 40
	.012D	FE 01		.01B2	77
	.012F	C2 41 01 (OTRO6)		.01B3	C3 16 03 (D3)
	.0132	3E 0F	OTRO10	.01B6	3E D0
	.0134	21 71 20		.01B8	21 00 20
	.0137	77		.01BB	77
	.0138	3E 71		.01BC	21 10 20
	.013A	21 40 40		.01BF	77
	.013D	77		.01C0	FE 02
	.013E	C3 16 03 (D3)		.01C2	C2 D4 01 (OTRO11)
OTRO6	.0141	3E D0		.01C5	3E 0D
	.0143	21 00 20		.01C7	21 71 20
	.0146	77		.01CA	77
	.0147	21 10 20		.01CB	3E 5E
	.014A	7E		.01CD	21 40 40
	.014B	FE 06		.01D0	77
	.014D	C2 5E 01 (OTRO7)		.01D1	C3 16 03 (D3)
	.0150	3E 01	OTRO11	.01D4	3E E0
	.0152	21 71 20		.01D6	21 00 20
	.0155	77		.01D9	77
	.0156	3E 06		.01DA	21 10 20
	.0157	21 40 40		.01DD	7E
	.015A	77		.01DE	FE 06
	.015B	C3 16 03 (D3)		.01E0	C2 F2 01 (OTRO12)
OTRO7	.015E	3E D0		.01E3	3E 02
	.0160	21 00 20		.01E5	21 71 20
	.0163	77		.01E8	77
	.0164	21 10 20		.01E9	3E 5B
	.0167	7E		.01EB	21 40 40
	.0168	FE 05		.01EE	77
	.016A	C2 7C 01 (OTRO8)		.01EF	C3 16 03 (D3)
	.016D	3E 04	OTRO12	.01F2	3E E0

	.01F4	21 00 20		.0327	21 72 20
	.01F7	77		.032A	77
	.01F8	21 10 20		.032B	3E 3F
	.01FB	7E		.032D	21 50 40
	.01FC	FE 05		.0330	77
	.01FE	C2 10 02 (OTRO13)		.0331	C3 64 05 (D2)
	.0201	3E 05	OTRO16	.0334	3E B0
	.0203	21 71 20		.0336	21 00 20
	.0206	77		.0339	77
	.0207	3E 6D		.033A	21 10 20
	.0209	21 40 40		.033D	7E
	.020C	77		.033E	FE 05
	.020D	C3 16 03 (D3)		.0340	C2 52 03 (OTRO 17)
OTRO13	.0210	3E E0		.0343	3E 03
	.0212	21 00 20		.0345	21 72 20
	.0215	77		.0348	77
	.0216	21 10 20		.0349	3E 4F
	.0219	7E		.034B	21 50 40
	.021A	FE 04		.034E	77
	.021C	C2 2E 02 (OTRO 14)		.034F	C3 64 05 (D2)
	.021F	3E 08	OTRO17	.0352	3E B0
	.0221	21 71 20		.0354	21 00 20
	.0224	77		.0357	77
	.0225	3E 7F		.0358	21 10 20
	.0227	21 40 40		.035B	7E
	.022A	77		.035C	FE 04
	.022B	C3 16 03 (D39)		.035E	C2 E0 03 (OTRO 18)
OTRO14	.022E	3E E0		.0361	3E 06
	.0230	21 00 20		.0363	21 72 20
	.0233	77		.0366	77
	.0234	21 10 20		.0367	3E 7D
	.0237	7E		.0369	21 50 40
	.0238	FE 03		.036C	77
	.023A	C2 FB 02 (OTRO15)		.036D	C3 64 05 (D2)
	.023D	3E 0B	OTRO18	.03E0	3E B0
	.02EF	21 71 20		.03E2	21 00 20
	.02F2	77		.03E5	77
	.02F3	3E 7C		.03E6	21 10 20
	.02F5	21 40 40		.03E9	7E
	.02F7	77		.03EA	FE 03
	.02F8	C3 16 03 (D3)		.03EC	C2 FE 03 (OTRO19)
OTRO15	.02FB	3E E0		.03EF	3E 09
	.02FD	21 00 20		.03F1	21 72 20
	.0300	77		.03F4	77
	.0301	21 10 20		.03F5	3E 67
	.0304	7E		.03F7	21 50 40
	.0305	FE 02		.03FA	77
	.0307	C2 AF 00 (AGAIN)		.03FB	C3 64 05 (D2)
	.030A	3E 0E	OTRO19	.03FE	3E B0
	.030C	21 71 20		.0400	21 00 20
	.030F	77		.0403	77
	.0310	3E 79		.0404	21 10 20
	.0312	21 40 40		.0407	77
	.0315	77		.0408	FE 02
D3	.0316	3E B0		.040A	C2 1C 04 (OTRO2)
	.0318	21 00 20		.040D	3E 0C
	.031B	77		.040F	21 72 20
	.031C	21 10 20		.0412	77
	.031F	7E		.0413	3E 39
	.0320	FE 06		.0415	21 50 40
	.0322	C2 34 03 (OTRO 16)		.0418	77
	.0325	3E 00		.0419	C3 64 05 (D2)

OTRO20	.041C	3E B0	.04A1	7E
	.041E	21 00 20	.04A2	FE 03
	.0421	77	.04A3	C2 B3 04 (OTRO25)
	.0422	21 10 20	.04A6	3E 0A
	.0425	7E	.04A8	21 72 20
	.0426	FE 01	.04AB	77
	.0428	C2 3E 04 (OTRO21)	.04AC	21 50 40
	.042B	3E 0F	.04AF	77
	.042D	21 72 20	.04B0	C3 64 05 (D2)
	.0430	77	OTRO25 .04B3	3E D0
	.0431	3E 71	.04B5	21 00 20
	.0433	21 50 40	.04B8	77
	.0436	77	.04B9	21 10 20
	.0437	21 50 40	.04BC	7E
	.043A	77	.04BD	FE 02
	.043B	C3 64 05 (D2)	.04BF	C2 D1 04 (OTRO26)
OTRO21	.043E	3E D0	.04C2	3E 0D
	.0440	21 00 20	.04C4	21 72 20
	.0443	77	.04C7	77
	.0444	21 10 20	.04C8	3E 5E
	.0447	7E	.04CA	21 50 40
	.0448	FE 06	.04CD	77
	.044A	C2 5C 04 (OTRO22)	.04CE	C3 64 05 (D2)
	.044D	3E 01	OTRO26 .04D1	3E E0
	.044F	21 72 20	.04D3	21 00 20
	.0452	77	.04D6	77
	.0453	3E 06	.04D7	21 10 20
	.0455	21 50 40	.04DA	7E
	.0458	77	.04DB	FE 06
	.0459	C3 64 05 (D2)	.04DD	C2 EF 04 (OTRO27)
OTRO22	.045C	3E D0	.04E0	3E 02
	.045E	21 00 20	.04E2	21 72 20
	.0461	77	.04E5	77
	.0462	21 10 20	.04E6	3E 5B
	.0465	7E	.04E8	21 50 40
	.0466	FE 05	.04EB	77
	.0468	C2 7A 04 (OTRO23)	.04EC	C3 64 05 (D2)
	.046B	3E 04	OTRO27 .04EF	3E E0
	.046D	21 72 20	.04F1	21 00 20
	.0470	77	.04F4	77
	.0471	3E 66	.04F5	21 10 20
	.0473	21 50 40	.04F8	7E
	.0476	77	.04F9	FE 05
	.0477	C3 64 05 (D2)	.04FB	C2 0D 05 (OTRO28)
OTRO23	.047A	3E D0	.04FE	3E 05
	.047C	21 00 20	.0500	21 72 20
	.047F	77	.0503	77
	.0480	21 10 20	.0504	3E 6D
	.0483	7E	.0506	21 50 40
	.0484	FE 04	.0509	77
	.0486	C2 98 04 (OTRO24)	.050A	C3 64 05 (D2)
	.0489	3E 07	OTRO28 .050D	3E E0
	.048B	21 72 20	.050F	21 00 20
	.048E	77	.0512	77
	.048F	3E 47	.0513	21 10 20
	.0491	21 50 40	.0516	7E
	.0494	77	.0517	FE 04
	.0495	C3 64 05 (D2)	.0519	C2 2B 05 (OTRO29)
OTRO24	.0498	3E D0	.051C	3E 08
	.049A	21 00 20	.051E	21 72 20
	.049D	77	.0521	77
	.049E	21 10 20	.0522	3E 7F

.0847 21 74 20
 .084A 77
 .084B 3E 47
 .084D 21 70 40
 .0850 77
 .0851 C3 F4 08 (SALTO)
 OTRO54 .0854 3E D0
 .0856 21 00 20
 .0859 77
 .085A 21 10 20
 .085C 7E
 .085D FE 03
 .085F C2 71 08 (OTRO55)
 .0862 3E 0A
 .0864 21 74 20
 .0867 77
 .0868 3E 77
 .086A 21 70 40
 .086D 77
 .086E C3 F4 08 (SALTO)
 OTRO55 .0871 3E D0
 .0873 21 00 20
 .0876 77
 .0877 21 10 20
 .087A 7E
 .087B FE 02
 .087D C2 8F 08 (OTRO56)
 .0880 3E D0
 .0882 21 74 20
 .0885 77
 .0886 3E 5E
 .0888 21 70 40
 .088B 77
 .088C C3 F4 08 (SALTO)
 OTRO56 .088F 3E E0
 .0892 21 00 20
 .0895 77
 .0896 21 10 22
 .0899 7E
 .089A FE 06
 .089C C2 AE 08 (OTRO57)
 .089F 3E 02
 .08A1 21 74 20
 .08A4 77
 .08A5 3E 5B
 .08A7 21 70 40
 .08AA 7E
 .08AB C4 F4 08 (SALTO)
 OTRO57 .08AE 3E E0
 .08B0 21 00 20
 .08B3 77
 .08B4 21 10 22
 .08B7 7E
 .08B8 FE 05
 .08BA C2 9C 08 (OTRO58)
 .08BD 3E 05
 .08BF 21 74 20
 .08C2 77
 .08C3 3E 6D
 .08C5 21 70 40
 .08C8 77
 .08C9 C3 F4 08 (SALTO)

OTRO58 .089C 3E E0
 .089E 21 00 20
 .08A1 77
 .08A2 21 10 22
 .08A5 7E
 .08A6 FE 04
 .08A8 C2 BA 08 (OTRO59)
 .08AB 3E 08
 .08AD 21 74 20
 .08B0 77
 .08B1 3E 7F
 .08B3 21 70 40
 .08B6 77
 .08B7 C3 F4 08 (SALTO)
 OTRO59 .08BA 3E E0
 .08BD 21 00 20
 .08C0 77
 .08C1 21 10 20
 .08C4 7E
 .08C5 FE 03
 .08C7 C2 D9 08 (OTRO60)
 .08CA 3E 0B
 .08CC 21 74 20
 .08CF 77
 .08D0 3E 7C
 .08D2 21 70 40
 .08D5 77
 .08D6 C3 F4 08 (SALTO)
 OTRO60 .08D9 3E E0
 .08DB 21 00 20
 .08DE 77
 .08DF 21 10 20
 .08E2 7E
 .08E3 FE 02
 .08E5 C2 41 07 (D1)
 .08E8 3E 0E
 .08EA 21 74 20
 .08ED 77
 .08EE 3E 79
 .08F0 21 70 40
 .08F3 77
 SALTO .08F4 21 71 20
 .08F7 7E
 .08F8 17
 .08F9 17
 .08FA 17
 .08FB 17
 .08FC 47
 .08FD 21 72 20
 .0900 7E
 .0901 80
 .0902 47
 .0903 21 73 20
 .0906 7E
 .0907 17
 .0908 17
 .0909 17
 .090A 17
 .090B 4F
 .090C 21 74 20
 .090F 81
 .0910 4F

	.0911	60		.0997	C2 A0 09 (B1)
	.0912	69		.099A	3E 77
	.0913C9			.099C	21 20 40
	TRATAMIENTO DEL GO			.099F	77
	.0915	CD 90 00 (DIRECT)	B1	.09A0	FE 0B
	.0918	E9		.09A2	C2 AB 09 (C1)
	TRATAMIENTO DE READ			.09A5	3E 7C
RDUP	.0920	CD 90 00 (DIRECT)		.09A7	21 20 40
	.0923	7E		.09AA	77
	.0924	47	C1	.09AB	FE 0C
	.0925	E6 F0		.09AD	C2 B6 09 (D1)
	.0926	FE 00		.09B0	3E 39
	.0929	C2 32 09 (UNO)		.09B2	21 20 40
	.092C	3E 3F		.09B5	77
	.092E	21 20 40	D1	.09B6	FE 0D
	.0931	77		.09B8	C2 C1 09 (E1)
UNO	.0932	FE 01		.09BB	3E 5E
	.0934	C2 3D 09 (DOS)		.09BD	21 20 40
	.0937	3E 06		.09C0	77
	.0939	21 20 40	E1	.09C1	FE 0E
	.093C	77		.09C3	C2 CC 09 (F1)
DOS	.093D	FE 02		.09C6	3E 79
	.093F	C2 48 09 (TRES)		.09C8	21 20 40
	.0942	3E 5B		.09CB	77
	.0944	21 20 40	F1	.09CC	FE 0F
	.0947	77		.09CE	3E 39
TRES	.0948	FE 03		.09D0	21 20 40
	.094A	C2 53 09 (CUAT)		.09D3	77
	.094D	3E 4F		.09D4	78
	.094F	21 20 40		.09D5	E6 0F
	.0952	77		.09D7	FE 00
CUAT	.0953	FE 04		.09D9	C2 E2 09 (UNO1)
	.0955	C2 5E 09 (CINC)		.09DC	3E 3F
	.0958	3E 66		.09DE	21 20 40
	.095A	21 20 40		.09E1	77
	.095D	77	UNO1	.09E2	FE 01
CINC	.095E	FE 05		.09E4	C2 ED 09 (DOS19)
	.0960	C2 69 09 (SEIS)		.09E7	3E 06
	.0963	3E 6D		.09E9	21 30 40
	.0965	21 20 40		.09EC	77
	.0968	77	DOS1	.09ED	FE 02
SEIS	.0969	FE 06		.09EF	C2 F8 09 (TRES1)
	.096B	C2 74 09 (SIET)		.09F2	3E 5B
	.096E	3E 7D		.09F4	21 30 40
	.0970	21 20 40		.09F7	77
	.0973	77	TRES1	.09F8	FE 03
SIET	.0974	FE 07		.09FA	C2 03 0A (CUA1)
	.0976	C2 7F 09 (OCHO)		.09FD	3E 4F
	.0979	3E 47		.09FF	21 30 40
	.097B	21 20 40		.0A02	77
	.097E	77	CUA1	.0A03	FE 04
OCHO	.097F	FE 08		.0A05	C2 0E 0A (CIN1)
	.0981	C2 8A 09 (NUEV)		.0A08	3E 66
	.0984	3E 7F		.0A0A	21 30 40
	.0986	21 20 40		.0A0D	77
	.0989	77	CIN1	.0A0E	FE 05
NUEV	.098A	FE 09		.0A10	C2 19 0A (SEIS)
	.098C	C2 95 09 (A1)		.0A13	3E 6D
	.098F	3E 67		.0A15	21 30 40
	.0991	21 20 40		.0A18	77
	.0994	77	SEIS1	.0A19	FE 06
A1	.0995	FE 0A		.0A1B	C2 24 0A (SIE1)

	.0A1E	3E 7D
	.0A20	21 30 40
	.0A23	77
SIE1	.0A24	FE 07
	.0A26	C2 2F 0A (OCH1)
	.0A29	3E 47
	.0A2B	21 30 40
	.0A2E	77
OCH1	.0A2F	FE 08
	.0A31	C2 3A 0A (NUE 1)
	.0A34	3E 7F
	.0A36	21 30 40
	.0A39	77
NUE1	.0A3A	FE 09
	.0A3C	C2 45 0A (A2)
	.0AEF	3E 67
	.0A41	21 30 40
	.0A44	77
A2	.0A45	FE 0A
	.0A47	C2 50 0A (B2)
	.0A4A	3E 77
	.0A4C	21 30 40
	.0A4F	77
B2	.0A50	FE 0B
	.0A52	C2 5B 0A (C2)
	.0A55	3E 7C
	.0A57	21 30 40
	.0A5A	77
C2	.0A5B	FE 0C
	.0A5D	C2 66 0A (D2)
	.0A60	3E 39
	.0A62	21 30 40
	.0A65	77
D2	.0A66	FE 0D
	.0A68	C2 71 0A (E2)
	.0A6B	3E 5E
	.0A6D	21 30 40
	.0A70	77
E2	.0A71	FE 0E
	.0A73	C2 7C 0A (F2)
	.0A76	3E 79
	.0A78	21 30 40
	.0A7B	77
F2	.0A7C	FE 0F
	.0A7E	3E 39
	.0A80	21 30 40
	.0A83	77
	.0A84	76
	TRATAMIENTO DEL WRITE	
	.0A85	CD 90 00 (DIRECT)
	.0A88	54
	.0A89	5D
AGAIN1	.0A8A	3E B0
	.0A8C	21 00 20
	.0A8F	77
	.0A90	21 10 20
	.0A93	77
	.0A94	FE 06
	.0A96	C2 A8 0A (OTROA)
	.0A99	3E 00
	.0A9B	21 76 20

	.0A9E	77
	.0A9F	3E 3F
	.0AA1	21 30 40
	.0AA4	77
	.0AA5	C3 64 0C (D6)
OTROA	.0AA8	3E B0
	.0AAA	21 00 20
	.0AAD	77
	.0AAE	21 10 20
	.0AB1	7E
	.0AB2	FE 05
	.0AB4	C2 C7 0A (OTROB)
	.0AB7	3E 03
	.0AB9	21 76 20
	.0ABC	77
	.0ABD	3E 4F
	.0ABF	21 30 40
	.0AC2	77
	.0AC3	C3 64 0C (D6)
OTROB	.0AC6	3E B0
	.0AC8	21 00 20
	.0ACB	77
	.0ACC	21 10 20
	.0ACF	7E
	.0AD0	FE 04
	.0AD2	C2 E4 0A (OTROC)
	.0AD5	3E 06
	.0AD7	21 76 20
	.0ADA	77
	.0ADB	3E 7D
	.0ADD	21 30 40
	.0AE0	77
	.0AE1	C3 64 0C (D6)
OTROC	.0AE4	3E B0
	.0AE6	21 00 20
	.0AE9	77
	.0AEA	21 10 20
	.0AED	7E
	.0AEE	FE 03
	.0AF0	C2 00 0B (OTROD)
	.0AF3	3E 09
	.0AF5	21 76 20
	.0AF8	77
	.0AF9	3E 67
	.0AFB	21 30 40
	.0AFC	77
	.0AFD	C3 64 0C (D6)
OTROD	.0B00	3E B0
	.0B02	21 00 20
	.0B05	77
	.0B06	21 10 20
	.0B09	77
	.0B0A	FE 02
	.0B0C	C2 1E 0B (OTROE)
	.0B0F	3E 0C
	.0B11	21 76 20
	.0B14	77
	.0B15	3E 39
	.0B17	21 30 40
	.0B1A	77
	.0B1B	C3 64 0C (D6)
OTROE	.0B1E	3E B0

	.0B20	21 00 20		.0BA5	3E 0A
	.0B23	77		.0BA7	21 76 20
	.0B24	21 10 20		.0BA9	77
	.0B27	7E		.0BAA	3E 77
	.0B28	FE 09		.0BAC	21 30 40
	.0B2A	C2 3C 0B (OTROF)		.0BAF	77
	.0B2D	3E 0F		.0BB0	C3 64 0C (D6)
	.0B2F	21 76 20	OTROJ	.0BB3	3E D0
	.0B32	77		.0BB5	21 00 20
	.0B33	3E 71		.0BB8	77
	.0B35	21 30 40		.0BB9	21 10 20
	.0B38	77		.0BBC	7E
	.0B39	C3 64 0C (D6)		.0BBD	FE 02
OTROF	.0B3C	3E D0		.0BBF	C2 D1 0B (OTROK)
	.0B3E	21 00 20		.0BC2	3E 0D
	.0B41	77		.0BC4	21 76 20
	.0B42	21 10 20		.0BC7	77
	.0B45	7E		.0BC8	3E 5E
	.0B46	FE 06		.0BCA	21 30 40
	.0B48	C2 5A 0B (OTROG)		.0BCD	77
	.0B4B	3E 01		.0BCE	C3 64 0C (D6)
	.0B4D	21 76 20	OTROK	.0BD1	3E E0
	.0B50	77		.0BD3	21 00 20
	.0B51	3E 06		.0BD6	77
	.0B53	21 30 40		.0BD7	21 10 20
	.0B56	77		.0BDA	7E
	.0B57	C3 64 0C (D6)		.0BDB	FE 06
OTROG	.0B5A	3E D0		.0BDD	C2 EF 0B (OTROL)
	.0B5C	21 00 20		.0BE0	3E 02
	.0B5F	77		.0BE2	21 76 20
	.0B60	21 10 20		.0BE5	77
	.0B63	7E		.0BE6	3E 5B
	.0B64	FE 05		.0BE8	21 30 40
	.0B66	C2 78 0B (OTROH)		.0BEB	77
	.0B69	3E 04		.0BEC	C3 64 0C (D6)
	.0B6B	21 76 20	OTROL	.0BEF	3E 70
	.0B6E	77		.0BF1	21 00 20
	.0B6F	3E 66		.0BF4	77
	.0B71	21 30 40		.0BF5	21 10 20
	.0B74	77		.0BF8	7E
	.0B75	C3 64 0C (D6)		.0BF9	FE 05
OTROH	.0B78	3E D0		.0BFB	C2 0D 0C (OTROM)
	.0B7A	21 00 20		.0BFE	3E 05
	.0B7D	77		.0C00	21 76 20
	.0B7E	21 10 20		.0C03	77
	.0B81	7E		.0C04	3E 6D
	.0B82	FE 04		.0C06	21 30 40
	.0B84	C2 96 0B (OTROI)		.0C09	77
	.0B87	3E 07		.0C0A	C3 64 0C (D6)
	.0B89	21 76 20	OTROM	.0C0D	3E E0
	.0B8C	77		.0C0F	21 00 20
	.0B8D	3E 47		.0C12	77
	.0B8F	21 30 40		.0C13	21 10 20
	.0B92	77		.0C16	7E
	.0B93	C3 64 0C (D6)		.0C17	FE 04
OTROI	.0B96	33 D0		.0C19	C2 2B 0C (OTRON)
	.0B98	21 00 20		.0C1C	3E 08
	.0B9B	77		.0C1E	21 76 20
	.0B9C	21 10 20		.0C21	77
	.0B9F	7E		.0C22	3E 7F
	.0BA0	FE 03		.0C24	21 30 40
	.0BA2	C2 B3 0B (OTROJ)		.0C27	77

	.0C28	C3 64 0C (D6)		.0CAC	C2 BE 0C (OTROA8)
OTRON	.0C2B	3E E0		.0CAF	3E 06
	.0C2D	21 00 20		.0CB1	21 75 20
	.0C30	77		.0CB4	77
	.0C31	21 10 02		.0CB5	3E 7D
	.0C34	7E		.0CB7	21 20 40
	.0C35	FE 03		.0CBA	77
	.0C37	C2 49 0C (OTROO)		.0CBB	C3 41 0E (ESCR)
	.0C3A	3E 0B	OTROA8	.0CBE	3E B0
	.0C3C	21 76 20		.0CC0	21 00 20
	.0C3F	77		.0CC3	77
	.0C40	3E 7C		.0CC4	21 10 20
	.0C42	21 30 40		.0CC7	7E
	.0C45	77		.0CC8	FE 03
	.0C46	C3 64 0C (D6)		.0CCA	C2 DC 0C (OTROA9)
OTROO	.0C49	3E E0		.0CCD	3E 09
	.0C4B	21 00 20		.0CCF	21 75 20
	.0C4E	77		.0CD2	77
	.0C4F	21 10 20		.0CD3	3E 67
	.0C52	7E		.0CD5	21 20 40
	.0C53	FE 02		.0CD8	77
	.0C55	C2 8A 0A (AGAIN1)		.0CD9	C3 41 0E (ESCR)
	.0C58	3E 0E	OTROA9	.0CDC	3E B0
	.0C5A	21 76 20		.0CDE	21 00 20
	.0C5D	77		.0CE1	77
	.0C5E	3E 79		.0CE2	21 10 20
	.0C60	21 30 40		.0CE5	7E
	.0C63	77		.0CE6	FE 02
D6	.0C64	3E B0		.0CE8	C2 FA 0C (OTRO2A)
	.0C66	21 00 20		.0CEB	3E 0C
	.0C69	77		.0CED	21 75 20
	.0C6A	21 10 02		.0CF0	77
	.0C6D	7E		.0CF1	3E 39
	.0C6E	FE 06		.0CF3	21 20 40
	.0C70	C2 82 0C (OTRO A6)		.0CF6	77
	.0C73	3E 00		.0CF7	C3 41 0E (ESCR)
	.0C75	21 75 20	OTRO2A	.0CFA	3E B0
	.0C78	77		.0CFC	21 00 20
	.0C79	3E 3F		.0CFF	77
	.0C7B	21 20 40		.0D00	21 10 20
	.0C7E	77		.0D03	7E
	.0C7F	C3 41 0E (ESCR)		.0D04	FE 01
OTROA6	.0C82	3E B0		.0D06	C2 18 0D (OTRO2B)
	.0C84	21 00 20		.0D09	3E 0F
	.0C87	77		.0D0B	21 75 20
	.0C88	21 10 20		.0D0E	77
	.0C8B	7E		.0D0F	3E 71
	.0C8C	FE 05		.0D11	21 20 40
	.0C8E	C2 A0 0C (OTROA7)		.0D14	77
	.0C91	3E 03		.0D15	C3 41 0E (ESCR)
	.0C93	21 75 20	OTRO2B	.0D18	3E D0
	.0C96	77		.0D1A	21 00 20
	.0C97	3E 4F		.0D1D	77
	.0C99	21 20 40		.0D1E	21 10 20
	.0C9C	77		.0D21	7E
	.0C9D	C3 41 0E (ESCR)		.0D22	FE 06
OTROA7	.0CA0	3E B0		.0D24	C2 36 0D (OTRO2C)
	.0CA2	21 00 20		.0D27	3E 01
	.0CA5	77		.0D29	21 75 20
	.0CA6	21 10 20		.0D2C	77
	.0CA9	7E		.0D2D	3E 06
	.0CAA	FE 04		.0D2F	21 20 40

	.0D32	77		.0DB7	7E
	.0D33	C3 41 0E (ESCR)		.0DB8	FE 06
OTRO2C	.0D36	3E D0		.0DBA	C2 CC 0D (OTRO2H)
	.0D38	21 00 20		.0DBD	3E 02
	.0D3B	77		.0DBF	21 75 20
	.0D3C	21 10 20		.0DC2	77
	.0D3F	7E		.0DC3	3E 5B
	.0D40	FE 05		.0DC5	21 20 40
	.0D42	C2 54 0D (OTRO2D)		.0DC8	77
	.0D45	3E 04		.0DC9	C3 41 0E (ESCR)
	.0D47	21 75 20	OTRO2H	.0DCC	3E E0
	.0D4A	77		.0DCE	21 00 20
	.0D4B	3E 66		.0DD1	77
	.0D4D	21 20 40		.0DD2	21 10 20
	.0D50	77		.0DD5	7E
	.0D51	C3 41 0E (ESCR)		.0DD6	FE 05
OTRO2D	.0D54	3E D0		.0DD8	C2 EA 0D (OTRO2I)
	.0D56	21 00 20		.0ddb	3E 05
	.0D59	77		.0DDD	21 75 20
	.0D5A	21 10 20		.0DE0	77
	.0D5D	7E		.0DE1	3E 6D
	.0D5E	FE 04		.0DE3	21 20 40
	.0D60	C2 72 0D (OTRO2E)		.0DE6	77
	.0D63	3E 07		.0DE7	C3 41 0E (ESCR)
	.0D65	21 75 20	OTRO2I	.0DEA	3E E0
	.0D68	77		.0DEC	21 00 20
	.0D69	3E 47		.0DEF	77
	.0D6B	21 20 40		.0DF0	21 10 20
	.0D6E	77		.0DF3	7E
	.0D6F	C3 41 0E (ESCR)		.0DF4	FE 04
OTRO2E	.0D72	3E D0		.0DF6	C2 08 0E (OTRO2J)
	.0D74	21 00 20		.0DF9	3E 08
	.0D77	77		.0DFB	21 75 20
	.0D78	21 10 20		.0DFE	77
	.0D7B	7E		.0DFF	3E 7F
	.0D7C	FE 03		.0E01	21 20 40
	.0D7E	C2 90 0D (OTRO2F)		.0E04	77
	.0D81	3E 0A		.0E05	C3 41 0E (ESCR)
	.0D83	21 75 20	OTRO2J	.0E08	3E E0
	.0D86	77		.0E0A	21 00 20
	.0D87	3E 77		.0E0D	77
	.0D89	21 20 40		.0E0E	21 10 20
	.0D8C	77		.0E11	7E
	.0D8D	C3 41 0E (ESCR)		.0E12	FE 03
OTRO2F	.0D90	3E D0		.0E14	C2 26 0E (OTRO3A)
	.0D92	21 00 20		.0E17	3E 0B
	.0D95	77		.0E19	21 75 20
	.0D96	21 10 20		.0E1C	77
	.0D99	7E		.0E1D	3E 7C
	.0D9A	FE 02		.0E1F	21 20 40
	.0D9C	C2 AE 0D (OTRO2G)		.0E22	77
	.0D9F	3E 0D		.0E23	C3 41 0E (ESCR)
	.0DA1	21 75 20	OTRO3A	.0E26	3E E0
	.0DA4	77		.0E28	21 00 20
	.0DA5	3E 5E		.0E2B	77
	.0DA7	21 20 40		.0E2C	21 10 20
	.0DAA	77		.0E2F	7E
	.0DAB	C3 41 0E (ESCR)		.0E30	FE 02
OTRO2G	.0DAE	3E E0		.0E32	C3 16 03 (D3)
	.0DB0	21 00 20		.0E35	3E E0
	.0DB3	77		.0E37	21 75 20
	.0DB4	21 10 20		.0E3A	77

	.0E3B	3E 79
	.0E3D	21 20 40
	.0E40	77
ESCR	.0E41	21 76 20
	.0E44	7E
	.0E45	47
	.0E46	21 75 20
	.0E48	7E
	.0E49	17
	.0E4A	17
	.0E4B	17
	.0E4C	17
	.0E4D	80
	.0E4E	62
	.0E4F	6B
	.0E50	77
	.0E51	76

TRATAMIENTO DEL AUTO

	.0E52	CD 90 00 (DIRECT)
MAS.	.0E55	54
	.0E56	5D
AGAIN2.	.0E57	3E B0
	.0E59	21 00 20
	.0E5C	77
	.0E5D	21 10 20
	.0E60	77
	.0E61	FE 06
	.0E63	C2 75 0E (OTROA)
	.0E66	3E 00
	.0E68	21 76 20
	.0E6B	77
	.0E6C	3E 3F
	.0E6E	21 30 40
	.0E71	77
	.0E72	C3 17 10 (D6)
OTROA	.0E75	3E B0
	.0E77	21 00 20
	.0E7A	77
	.0E7B	21 10 20
	.0E7E	7E
	.0E7F	FE 05
	.0E81	C2 93 0E (OTROB)
	.0E84	3E 03
	.0E86	21 76 20
	.0E89	77
	.0E8A	3E 4F
	.0E8C	21 30 40
	.0E8F	77
	.0E90	C3 17 10 (D6)
OTROB.	.0E93	3E B0
	.0E95	21 00 20
	.0E98	77
	.0E99	21 10 20
	.0E9C	7E
	.0E9D	FE 04
	.0E9F	C2 B1 0E (OTROC)
	.0EA2	3E 06
	.0EA4	21 76 20
	.0EA7	77
	.0EA8	3E 7D
	.0EAA	21 30 40

	.0EAD	77
	.0EAE	C3 17 10 (D6)
OTROC	.0EB1	3E B0
	.0EB3	21 00 20
	.0EB6	77
	.0EB7	21 10 20
	.0EBA	7E
	.0EBB	FE 03
	.0EBD	C2 CF 0E (OTROD)
	.0EC0	3E 09
	.0EC2	21 76 20
	.0EC5	77
	.0EC6	3E 67
	.0EC8	21 30 40
	.0ECB	77
	.0ECC	C3 17 10 (D6)
OTROD	.0ECF	3E B0
	.0ED1	21 00 20
	.0ED4	77
	.0ED5	21 10 20
	.0ED8	7E
	.0ED9	FE 02
	.0EDB	C2 ED 0E (OTROE)
	.0EDE	3E 0C
	.0EE0	21 76 20
	.0EE3	77
	.0EE4	3E 39
	.0EE6	21 30 40
	.0EE9	77
	.0EEA	C3 17 10 (D6)
OTROE	.0EED	3E B0
	.0EEF	21 00 20
	.0EF2	77
	.0EF3	21 10 20
	.0EF6	7E
	.0EF7	FE 01
	.0EF9	C2 0B 0F (OTROF)
	.0EFC	3E F0
	.0EFE	21 76 20
	.0F01	77
	.0F02	3E 71
	.0F04	21 30 40
	.0F07	77
	.0F08	C3 17 10 (D6)
OTROF	.0F0B	3E D0
	.0F0D	21 00 20
	.0F10	77
	.0F11	21 10 20
	.0F14	7E
	.0F15	FE 06
	.0F17	C2 29 0F (OTROG)
	.0F1A	3E 01
	.0F1C	21 76 20
	.0F1F	77
	.0F20	3E 06
	.0F22	21 30 40
	.0F25	77
	.0F26	C3 17 10 (D6)
OTROG	.0F29	3E D0
	.0F2B	21 00 20
	.0F2E	77
	.0F2F	21 10 20

	.0F32	7E		.0FB5	3E 5B
	.0F33	FE 05		.0FB7	21 30 40
	.0F35	C2 47 0F (OTROH)		.0FBA	77
	.0F38	3E 04		.0FBB	C3 17 10 (D6)
	.0F3A	21 76 20	OTROL	.0FBE	3E E0
	.0F3D	77		.0FC0	21 00 20
	.0F3E	3E 66		.0FC3	77
	.0F40	21 30 40		.0FC4	21 10 20
	.0F43	77		.0FC7	7E
	.0F44	C3 17 10 (D6)		.0FC8	FE 05
OTROH	.0F47	3E D0		.0FCA	C2 DC 0F (OTROM)
	.0F49	21 00 20		.0FCD	3E 05
	.0F4C	77		.0FCF	21 76 20
	.0F4D	21 10 20		.0FD2	77
	.0F50	7E		.0FD3	3E 6D
	.0F51	FE 04		.0FD5	21 30 40
	.0F53	C2 65 0F (OTROI)		.0FD8	77
	.0F56	3E 07	OTROM	.0FD9	C3 17 10 (D6)
	.0F58	21 76 20		.0FDC	3E E0
	.0F5B	77		.0FDE	21 00 20
	.0F5C	3E 47		.0FE1	77
	.0F5E	21 30 40		.0FE2	21 10 20
	.0F61	77		.0FE5	7E
OTROI	.0F62	C3 17 10 (D6)		.0FE6	FE 04
	.0F65	3E D0		.0FE8	C2 FA 0F (OTRON)
	.0F67	21 00 20		.0FEB	3E 08
	.0F6A	77		.0FED	21 76 20
	.0F6B	21 10 20		.0FF0	77
	.0F6D	7E		.0FF1	3E 7F
	.0F6E	FE 03		.0FF3	21 30 40
	.0F70	C2 82 0F (OTROJ)		.0FF6	77
	.0F73	3E 0A	OTRON	.0FF7	C3 17 10 (D6)
	.0F75	21 76 20		.0FFA	3E E0
	.0F78	77		.0FFC	21 00 20
	.0F79	3E 77		.0FFF	77
	.0F7B	21 30 40		.1000	21 10 20
	.0F7E	77		.1003	7E
OTROJ	.0F7F	C3 17 10 (D6)		.1004	FE 03
	.0F82	3E D0		.1005	C2 1C 10 (OTROO)
	.0F84	21 00 20		.1008	3E 0B
	.0F87	77		.100A	21 76 20
	.0F88	21 10 20		.1012	77
	.0F8B	7E		.1013	3E 7C
	.0F8C	FE 02		.1015	21 30 40
	.0F8E	C2 A0 0F (OTROK)		.1018	77
	.0F91	3E 0D	OTROO	.1019	C3 17 10 (D6)
	.0F93	21 76 20		.101C	3E E0
	.0F96	77		.101E	21 00 20
	.0F97	3E 5E		.1021	77
	.0F99	21 30 40		.1022	21 10 20
	.0F9C	77		.1025	7E
OTROK	.0F9D	C3 17 10 (D6)		.1026	FE 02
	.0FA0	3E E0		.1028	C2 57 0E (AGAIN2)
	.0FA2	21 00 20		.100B	3E E0
	.0FA5	77		.100D	21 76 20
	.0FA6	21 10 20		.1010	77
	.0FA9	7E		.1011	3E 79
	.0FAA	FE 06		.1013	21 30 40
	.0FAC	C2 BE 0F (OTROL)		.1016	77
	.0FAF	3E 02	D6	.1017	3E B0
	.0FB1	21 76 20		.1019	21 00 20
	.0FB4	77		.101C	77

	.101D	21 10 20
	.1020	7E
	.1021	FE 06
	.1023	C2 35 10 (OTROAE)
	.1026	3E 00
	.1028	21 75 20
	.102B	77
	.102C	3E 3F
	.102E	21 20 40
	.1031	77
	.1032	C3 F9 11 (ESCR)
OTROA6	.1035	3E B0
	.1037	21 00 20
	.103A	77
	.103B	21 10 20
	.103E	7E
	.103F	FE 05
	.1041	C2 53 10 (OTROA7)
	.1044	3E 03
	.1046	21 75 20
	.1049	77
	.104A	3E 4F
	.104C	21 20 40
	.104F	77
	.1050	C3 F9 11 (ESCR)
OTROA7	.1053	3E B0
	.1055	21 00 20
	.1058	77
	.1059	21 10 20
	.105C	7E
	.105D	FE 04
	.105F	C2 71 10 (OTROA8)
	.1062	3E 06
	.1064	21 75 20
	.1067	77
	.1068	3E 7D
	.106A	21 20 40
	.106D	77
	.106E	C3 F9 11 (ESCR)
OTRO8A	.1071	3E B0
	.1073	21 00 20
	.1076	77
	.1077	21 10 20
	.107A	7E
	.107B	FE 03
	.107D	C2 8F 10 (OTROA9)
	.1080	3E 09
	.1082	21 75 20
	.1085	77
	.1086	3E 67
	.1088	21 20 40
	.108B	77
	.108C	C3 F9 11 (ESCR)
OTROA9	.108F	3E B0
	.1091	21 00 20
	.1094	77
	.1095	21 10 20
	.1098	7E
	.1099	FE 02
	.109B	C2 AD 10 (OTRO2A)
	.109E	3E 0C
	.10A0	21 75 20

	.10A3	77
	.10A4	3E 39
	.10A6	21 20 40
	.10A9	77
	.10AA	C3 F9 11 (ESCR)
OTRO2A	.10AD	3E B0
	.10AF	21 00 20
	.10B2	77
	.10B3	21 10 20
	.10B6	7E
	.10B7	FE 01
	.10B9	C2 CB 10 (OTRO2B)
	.10BC	3E 0F
	.10BE	21 75 20
	.10C1	77
	.10C2	3E 71
	.10C4	21 20 40
	.10C7	77
	.10C8	C3 F9 11 (ESCR)
OTRO2B	.10CB	3E D0
	.10CD	21 00 20
	.10D0	77
	.10D1	21 10 20
	.10D4	7E
	.10D5	FE 06
	.10D7	C2 E9 10 (OTRO2C)
	.10DA	3E 01
	.10DC	21 75 20
	.10DF	77
	.10E0	3E 06
	.10E2	21 20 40
	.10E5	77
	.10E6	C3 F9 11 (ESCR)
OTRO2C	.10E9	3E D0
	.10EB	21 00 20
	.10EE	77
	.10EF	21 10 20
	.10F2	7E
	.10F3	FE 05
	.10F5	C2 07 11 (OTRO2D)
	.10F8	3E 04
	.10FA	21 75 20
	.10FD	77
	.10FE	3E 66
	.1100	21 20 40
	.1103	77
	.1104	C3 F9 11 (ESCR)
OTRO2D	.1107	3E D0
	.1109	21 00 20
	.110C	77
	.110D	21 10 20
	.1110	7E
	.1111	FE 04
	.1113	C2 26 11 (OTRO2E)
	.1116	3E 07
	.1118	21 75 20
	.111C	77
	.111D	3E 47
	.111F	21 20 40
	.1122	77
	.1123	C3 F9 11 (ESCR)
OTRO2E	.1126	3E D0

	.0F32	7E		.0FB5	3E 5B
	.0F33	FE 05		.0FB7	21 30 40
	.0F35	C2 47 0F (OTROH)		.0FBA	77
	.0F38	3E 04		.0FBB	C3 17 10 (D6)
	.0F3A	21 76 20	OTROL	.0FBE	3E E0
	.0F3D	77		.0FC0	21 00 20
	.0F3E	3E 66		.0FC3	77
	.0F40	21 30 40		.0FC4	21 10 20
	.0F43	77		.0FC7	7E
	.0F44	C3 17 10 (D6)		.0FC8	FE 05
OTROH	.0F47	3E D0		.0FCA	C2 DC 0F (OTROM)
	.0F49	21 00 20		.0FCD	3E 05
	.0F4C	77		.0FCF	21 76 20
	.0F4D	21 10 20		.0FD2	77
	.0F50	7E		.0FD3	3E 6D
	.0F51	FE 04		.0FD5	21 30 40
	.0F53	C2 65 0F (OTROI)		.0FD8	77
	.0F56	3E 07		.0FD9	C3 17 10 (D6)
	.0F58	21 76 20	OTROM	.0FDC	3E E0
	.0F5B	77		.0FDE	21 00 20
	.0F5C	3E 47		.0FE1	77
	.0F5E	21 30 40		.0FE2	21 10 20
	.0F61	77		.0FE5	7E
	.0F62	C3 17 10 (D6)		.0FE6	FE 04
OTROI	.0F65	3E D0		.0FE8	C2 FA 0F (OTRON)
	.0F67	21 00 20		.0FEB	3E 08
	.0F6A	77		.0FED	21 76 20
	.0F6B	21 10 20		.0FF0	77
	.0F6D	7E		.0FF1	3E 7F
	.0F6E	FE 03		.0FF3	21 30 40
	.0F70	C2 82 0F (OTROJ)		.0FF6	77
	.0F73	3E 0A		.0FF7	C3 17 10 (D6)
	.0F75	21 76 20	OTRON	.0FFA	3E E0
	.0F78	77		.0FFC	21 00 20
	.0F79	3E 77		.0FFF	77
	.0F7B	21 30 40		.1000	21 10 20
	.0F7E	77		.1003	7E
	.0F7F	C3 17 10 (D6)		.1004	FE 03
OTROJ	.0F82	3E D0		.1005	C2 1C 10 (OTROO)
	.0F84	21 00 20		.1008	3E 0B
	.0F87	77		.100A	21 76 20
	.0F88	21 10 20		.1012	77
	.0F8B	7E		.1013	3E 7C
	.0F8C	FE 02		.1015	21 30 40
	.0F8E	C2 A0 0F (OTROK)		.1018	77
	.0F91	3E 0D		.1019	C3 17 10 (D6)
	.0F93	21 76 20	OTROO	.101C	3E E0
	.0F96	77		.101E	21 00 20
	.0F97	3E 5E		.1021	77
	.0F99	21 30 40		.1022	21 10 20
	.0F9C	77		.1025	7E
	.0F9D	C3 17 10 (D6)		.1026	FE 02
OTROK	.0FA0	3E E0		.1028	C2 57 0E (AGAIN2)
	.0FA2	21 00 20		.100B	3E E0
	.0FA5	77		.100D	21 76 20
	.0FA6	21 10 20		.1010	77
	.0FA9	7E		.1011	3E 79
	.0FAA	FE 06		.1013	21 30 40
	.0FAC	C2 BE 0F (OTROL)		.1016	77
	.0FAF	3E 02	D6	.1017	3E B0
	.0FB1	21 76 20		.1019	21 00 20
	.0FB4	77		.101C	77

.101D	21 10 20	.10A3	77
.1020	7E	.10A4	3E 39
.1021	FE 06	.10A6	21 20 40
.1023	C2 35 10 (OTROAE)	.10A9	77
.1026	3E 00	.10AA	C3 F9 11 (ESCR)
.1028	21 75 20	OTRO2A.10AD	3E B0
.102B	77	.10AF	21 00 20
.102C	3E 3F	.10B2	77
.102E	21 20 40	.10B3	21 10 20
.1031	77	.10B6	7E
.1032	C3 F9 11 (ESCR)	.10B7	FE 01
OTROA6.1035	3E B0	.10B9	C2 CB 10 (OTRO2B)
.1037	21 00 20	.10BC	3E 0F
.103A	77	.10BE	21 75 20
.103B	21 10 20	.10C1	77
.103E	7E	.10C2	3E 71
.103F	FE 05	.10C4	21 20 40
.1041	C2 53 10 (OTROA7)	.10C7	77
.1044	3E 03	.10C8	C3 F9 11 (ESCR)
.1046	21 75 20	OTRO2B.10CB	3E D0
.1049	77	.10CD	21 00 20
.104A	3E 4F	.10D0	77
.104C	21 20 40	.10D1	21 10 20
.104F	77	.10D4	7E
.1050	C3 F9 11 (ESCR)	.10D5	FE 06
OTROA7.1053	3E B0	.10D7	C2 E9 10 (OTRO2C)
.1055	21 00 20	.10DA	3E 01
.1058	77	.10DC	21 75 20
.1059	21 10 20	.10DF	77
.105C	7E	.10E0	3E 06
.105D	FE 04	.10E2	21 20 40
.105F	C2 71 10 (OTROA8)	.10E5	77
.1062	3E 06	.10E6	C3 F9 11 (ESCR)
.1064	21 75 20	OTRO2C.10E9	3E D0
.1067	77	.10EB	21 00 20
.1068	3E 7D	.10EE	77
.106A	21 20 40	.10EF	21 10 20
.106D	77	.10F2	7E
.106E	C3 F9 11 (ESCR)	.10F3	FE 05
OTRO8A.1071	3E B0	.10F5	C2 07 11 (OTRO2D)
.1073	21 00 20	.10F8	3E 04
.1076	77	.10FA	21 75 20
.1077	21 10 20	.10FD	77
.107A	7E	.10FE	3E 66
.107B	FE 03	.1100	21 20 40
.107D	C2 8F 10 (OTROA9)	.1103	77
.1080	3E 09	.1104	C3 F9 11 (ESCR)
.1082	21 75 20	OTRO2D.1107	3E D0
.1085	77	.1109	21 00 20
.1086	3E 67	.110C	77
.1088	21 20 40	.110D	21 10 20
.108B	77	.1110	7E
.108C	C3 F9 11 (ESCR)	.1111	FE 04
OTROA9.108F	3E B0	.1113	C2 26 11 (OTRO2E)
.1091	21 00 20	.1116	3E 07
.1094	77	.1118	21 75 20
.1095	21 10 20	.111C	77
.1098	7E	.111D	3E 47
.1099	FE 02	.111F	21 20 40
.109B	C2 AD 10 (OTRO2A)	.1122	77
.109E	3E 0C	.1123	C3 F9 11 (ESCR)
.10A0	21 75 20	OTRO2E.1126	3E D0

.1128 21 00 20
 .112B 77
 .112C 21 10 20
 .112F 7E
 .1130 FE 03
 .1132 C2 44 11 (OTRO2F)
 .1135 3E 0A
 .1137 21 75 20
 .113A 77
 .113B 3E 77
 .113D 21 20 40
 .1140 77
 .1141 C3 F9 11 (ESCR)
 OTRO2F.1144 3E D0
 .1146 21 00 20
 .1149 77
 .114A 21 10 20
 .114D 7E
 .114E FE 02
 .1150 C2 62 11 (OTRO2G)
 .1153 3E D0
 .1155 21 75 20
 .1158 77
 .1159 3E 5E
 .115B 21 20 40
 .115E 77
 .115F C3 F9 11 (ESCR)
 OTRO2G.1162 3E E0
 .1164 21 00 20
 .1167 77
 .1168 21 10 20
 .116B 7E
 .116C FE 06
 .116E C2 80 11 (OTRO2H)
 .1171 3E 02
 .1173 21 75 20
 .1176 77
 .1177 3E 5B
 .1179 21 20 40
 .117C 77
 .117D C3 F9 11 (ESCR)
 OTRO2H.1180 3E E0
 .1182 21 00 20
 .1185 77
 .1186 21 10 20
 .1189 7E
 .118A FE 05
 .118C C2 3E 11 (OTRO2I)
 .118F 3E 05
 .1191 21 75 20
 .1194 77
 .1195 3E 6D
 .1197 21 20 40
 .119A 7E
 .119B 21 20 40
 .119E 77
 .119F C3 F9 11 (ESCR)
 OTRO2I.11A2 3E E0
 .11A4 21 00 20
 .11A7 77
 .11A8 21 10 20
 .11AB 7E

.11AC FE 04
 .11AE C2 C0 11 (OTRO 2J)
 .11B1 3E 08
 .11B3 21 75 20
 .11B6 77
 .11B7 3E 7F
 .11B9 21 20 40
 .11BC 77
 .11BD C3 F9 11 (ESCR)
 OTRO2J.11C0 3E E0
 .11C2 21 00 20
 .11C5 77
 .11C6 21 10 20
 .11C9 7E
 .11CA FE 03
 .11CC C2 DE 11 (OTRO 3A)
 .11CF 3E 0B
 .11D1 21 75 20
 .11D4 77
 .11D5 3E 7C
 .11D7 21 20 40
 .11DA 77
 .11DB C3 F9 11 (ESCR)
 OTRO3A.11DE 3E E0
 .11E0 21 00 20
 .11E3 77
 .11E4 21 10 20
 .11E7 7E
 .11E8 FE 02
 .11EA C2 16 03 (D3)
 .11ED 3E 0E
 .11EF 21 75 20
 .11F2 77
 .11F3 3E 79
 .11F5 21 20 40
 .11F8 77
 ESCR.11F9 21 76 20
 .119C 7E
 .119D 47
 .119E 21 75 20
 .11A1 7E
 .11A2 17
 .11A3 17
 .11A4 17
 .11A5 17
 .11A6 B0
 .11A7 62
 .11A8 6B
 .11A9 77
 .11AA 23
 .11AB C3 55 0E (MAS)
 TRATAMIENTO DEL UP
 .11AE CD 90 00 (DIRECT)
 .11B1 23
 .11B2 C3 23 09 (RDUP)
 TRATAMIENTO DEL DOWN
 .11B5 CD 90 00 (DIRECT)
 .11B8 2B
 .11B9 C3 23 09 (RDUP)

NDICE A

trucciones de la CPU Z-80 sificadas por código operación

CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE
8E	ADC A, (HL)	FD09	ADD IY, BC	C84D	BIT 1, L
DD8E05	ADC A, (IX + d)	FD19	ADD IY, DE	C856	BIT 2, (HL)
FD8E05	ADC A, (IY + d)	FD29	ADD IY, IY	DDC80556	BIT 2, (IX + d)
8F	ADC A, A	FD39	ADD IY, SP	FDC80556	BIT 2, (IY + d)
88	ADC A, B	Ad	AND (HL)	C857	BIT 2, A
89	ADC A, C	DDA605	AND (IX + d)	C850	BIT 2, B
8A	ADC A, D	FDA605	AND (IY + d)	C851	BIT 2, C
8B	ADC A, E	A7	AND A	C852	BIT 2, D
8C	ADC A, H	A0	AND B	C853	BIT 2, E
8D	ADC A, L	A1	AND C	C854	BIT 2, H
CE20	ADC A, N	A2	AND D	C855	BIT 2, L
ED4A	ADC HL, BC	A3	AND E	C85E	BIT 3, (HL)
ED5A	ADC HL, DE	A4	AND H	DDC8055E	BIT 3, (IX + d)
ED6A	ADC HL, HL	A5	AND L	FDC8055E	BIT 3, (IY + d)
ED7A	ADC HL, SP	E620	AND N	C85F	BIT 3, A
86	ADD A, (HL)	C846	BIT 0, (HL)	C858	BIT 3, B
DD8605	ADD A, (IX + d)	DDC80546	BIT 0, (IX + d)	C859	BIT 3, C
FD8605	ADD A, (IY + d)	FDC80546	BIT 0, (IY + d)	C85A	BIT 3, D
87	ADD A, A	C847	BIT 0, A	C85B	BIT 3, E
80	ADD A, B	C840	BIT 0, B	C85C	BIT 3, H
81	ADD A, C	C841	BIT 0, C	C85D	BIT 3, L
82	ADD A, D	C842	BIT 0, D	C866	BIT 4, (HL)
83	ADD A, E	C843	BIT 0, E	DDC80566	BIT 4, (IX + d)
84	ADD A, H	C844	BIT 0, H	FDC80566	BIT 4, (IY + d)
85	ADD A, L	C845	BIT 0, L	C867	BIT 4, A
CE20	ADD A, N	C84E	BIT 1, (HL)	C860	BIT 4, B
09	ADD HL, BC	DDC8054E	BIT 1, (IX + d)	C861	BIT 4, C
19	ADD HL, DE	FDC8054E	BIT 1, (IY + d)	C862	BIT 4, D
29	ADD HL, HL	C84F	BIT 1, A	C863	BIT 4, E
39	ADD HL, SP	BC48	BIT 1, B	C864	BIT 4, H
DD08	ADD IX, BC	C849	BIT 1, C	C865	BIT 4, L
DD19	ADD IX, DE	C84A	BIT 1, D	C86E	BIT 5, (HL)
DD29	ADD IX, IX	C84B	BIT 1, E	DDC8056E	BIT 5, (IX + d)
DD39	ADD IX, SP	C84C	BIT 1, H	FDC8056E	BIT 5, (IY + d)

CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE
C86F	BIT 5, A	DD78	DEC IX	71	LD (HL), C
C868	BIT 5, B	FD78	DEC IY	72	LD (HL), D
C869	BIT 5, C	20	DEC L	73	LD (HL), E
C86A	BIT 5, D	38	DEC SP	74	LD (HL), H
C86B	BIT 5, E	F3	DI	75	LD (HL), L
C86C	BIT 5, H	102E	DJNZ DIS	3620	LD (HL), N
C86D	BIT 5, L	F8	EI	DD7705	LD (IX + d), A
C876	BIT 6, (HL)	E3	EX (SP), HL	DD7005	LD (IX + d), B
DDC80576	BIT 6, (IX + d)	DDE3	EX (SP), IX	DD7105	LD (IX + d), C
FDC80576	BIT 6, (IY + d)	FDE3	EX (SP), IY	DD7205	LD (IX + d), D
C877	BIT 6, A	08	EX AF, AF'	DD7305	LD (IX + d), E
C870	BIT 6, B	E8	EX DE, HL	DD7405	LD (IX + d), H
C871	BIT 6, C	D9	EXX	DD7505	LD (IX + d), L
C872	BIT 6, D	78	HALT	DD360520	LD (IX + d), N
C873	BIT 6, E	ED46	IM 0	FD7705	LD (IY + d), A
C874	BIT 6, H	ED56	IM 1	FD7005	LD (IY + d), B
C875	BIT 6, L	ED5E	IM 2	FD7105	LD (IY + d), C
C87E	BIT 7, (HL)	ED78	IN A, (C)	FD7205	LD (IY + d), D
DDC8057E	BIT 7, (IX + d)	DB20	IN A, (N)	FD7305	LD (IY + d), E
FDC8057E	BIT 7, (IY + d)	ED40	IN B, (C)	FD7405	LD (IY + d), H
C87F	BIT 7, A	ED48	IN C, (C)	FD7505	LD (IY + d), L
C878	BIT 7, B	ED50	IN D, (C)	FD360520	LD (IY + d), N
C879	BIT 7, C	ED58	IN E, (C)	28405	LD (NN), A
C87A	BIT 7, D	ED60	IN H, (C)	ED438405	LD (NN), BC
C87B	BIT 7, E	ED68	IN L, (C)	ED538405	LD (NN), DE
C87C	BIT 7, H	34	INC (HL)	28405	LD (NN), HL
C87D	BIT 7, L	DD3405	INC (IX + d)	DD28405	LD (NN), IX
DC8405	CALL C, NN	FD3405	INC (IY + d)	FD28405	LD (NN), IY
FC8405	CALL M, NN	3C	INC A	ED738405	LD (NN), SP
D48405	CALL NC, NN	04	INC B	0A	LD A, (BC)
CD8405	CALL NN	03	INC BC	1A	LD A, (DE)
C48405	CALL NZ, NN	0C	INC C	7E	LD A, (HL)
F48405	CALL P, NN	14	INC D	DD7E05	LD A, (IX + d)
EC8405	CALL PE, NN	13	INC DE	FD7E05	LD A, (IY + d)
E48405	CALL PO, NN	1C	INC E	3A8405	LD A, (NN)
CC8405	CALL Z, NN	24	INC H	7F	LD A, A
3F	CCF	23	INC HL	78	LD A, B
8E	CP (HL)	DD23	INC IX	79	LD A, C
DD8E05	CP (IX + d)	FD23	INC IY	7A	LD A, D
FD8E05	CP (IY + d)	2C	INC L	7B	LD A, E
8F	CP A	33	INC SP	7C	LD A, H
88	CP B	EDAA	IND	ED57	LD A, I
89	CP C	ED8A	INDR	7D	LD A, L
8A	CP D	EDA2	INI	3E20	LD A, N
8B	CP E	ED82	INIR	46	LD B, (HL)
8C	CP H	E9	JP (HL)	DD4605	LD B, (IX + d)
8D	CP L	DDE9	JP (IX)	FD4605	LD B, (IY + d)
FE20	CP N	FDE9	JP (IY)	47	LD B, A
EDA9	CPD	DA8405	JP C, NN	40	LD B, B
ED89	CPDR	FA8405	JP M, NN	41	LD B, C
EDA1	CPI	D28405	JP NC, NN	42	LD B, D
EDB1	CPIR	C38405	JP NN	43	LD B, E
2F	CPL	C28405	JP NZ, NN	44	LD B, H, NN
27	DAA	F28405	JP P, NN	45	LD B, L
35	DEC (HL)	EA8405	JP PE, NN	0620	LD B, N
DD3505	DEC (IX + d)	E28405	JP PO, NN	ED488405	LD BC, (NN)
FD3505	DEC (IY + d)	CA8405	JP Z, NN	018405	LD BC, NN
3D	DEC A	382E	JR C, DIS	4E	LD C, (HL)
05	DEC B	182E	JR DIS	DD4E05	LD C, (IX + d)
08	DEC BC	302E	JR NC, DIS	FD4E05	LD C, (IY + d)
0D	DEC C	202E	JR NZ, DIS	4F	LD C, A
15	DEC D	282E	JR Z, DIS	48	LD C, B
18	DEC DE	02	LD (BC), A	49	LD C, C
1D	DEC E	12	LD (DE), A	4A	LD C, D
25	DEC H	77	LD (HL), A	4B	LD C, E
28	DEC HL	70	LD (HL), B	4C	LD C, H

CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE
46	LD C, L	DD8605	OR (IX + d)	CB9F	RES 3, A
4E70	LD C, N	FD8605	OR (IY + d)	CB9R	RES 3, B
4E	LD D (HL)	B7	OR A	CB99	RES 3, C
DD5605	LD D, (IX + d)	R0	OR B	CB9A	RES 3, D
FD5605	LD D, (IY + d)	B1	OR C	CB9B	RES 3, E
57	LD D, A	B2	OR D	CB9C	RES 3, H
50	LD D, B	B3	OR E	CB9D	RES 3, L
51	LD D, C	B4	OR H	CB9E	RES 4, (HL)
52	LD D, D	B5	OR I	DDCB05A6	RES 4, (IX + d)
53	LD D, E	F670	OR N	DDCB05A8	RES 4, (IY + d)
54	LD D, H	ED88	OTDR	CBA7	RES 4, A
55	LD D, L	ED83	OTIR	CBA0	RES 4, B
1670	LD D, N	ED79	OUT (C), A	CBA1	RES 4, C
ED588405	LD DE (NN)	ED41	OUT (C), B	CBA2	RES 4, D
118405	LD DE, NN	ED49	OUT (C), C	CBA3	RES 4, E
5E	LD E, (HL)	ED51	OUT (C), D	CBA4	RES 4, H
DD5E05	LD E, (IX + d)	ED59	OUT (C), E	CBA5	RES 4, L
FD5E05	LD E, (IY + d)	ED61	OUT (C), H	CBAE	RES 5, (HL)
5F	LD E, A	ED69	OUT (C), L	DDCB05AE	RES 5, (IX + d)
58	LD E, B	D370	OUT (N), A	DDCB05AE	RES 5, (IY + d)
59	LD E, C	EDAB	OUTD	CBAF	RES 5, A
5A	LD E, D	FOA3	OUTI	CBA8	RES 5, B
5B	LD E, E	F1	POP AF	CBA9	RES 5, C
5C	LD E, H	C1	POP BC	CBAA	RES 5, D
5D	LD E, L	D1	POP DE	CBAB	RES 5, E
1E70	LD E, N	E1	POP HL	CBAC	RES 5, H
5E	LD H, (HL)	DD61	POP IX	CBAD	RES 5, L
DD6605	LD H, (IX + d)	FD61	POP IY	CBBE	RES 6, (HL)
FD6605	LD H, (IY + d)	F5	PUSH AF	DDCB05B6	RES 6, (IX + d)
57	LD H, A	C5	PUSH BC	DDCB05B6	RES 6, (IY + d)
60	LD H, B	D5	PUSH DE	CB87	RES 6, A
61	LD H, C	E5	PUSH HL	CB80	RES 6, B
62	LD H, D	DOE5	PUSH IX	CB81	RES 6, C
63	LD H, E	FD65	PUSH IY	CB82	RES 6, D
64	LD H, H	CB86	RES 0, (HL)	CB83	RES 6, E
65	LD H, L	DDCB05B6	RES 0, (IX + d)	CB84	RES 6, H
2670	LD H, N	DDCB05B6	RES 0, (IY + d)	CB85	RES 6, L
2A8405	LD HL, (NN)	CB87	RES 0, A	CB8E	RES 7, (HL)
218405	LD HL, NN	CB80	RES 0, B	DDCB05B8	RES 7, (IX + d)
ED47	LD I, A	CB81	RES 0, C	DDCB05B8	RES 7, (IY + d)
DD7A8405	LD IX, (NN)	CB82	RES 0, D	CB8F	RES 7, A
DD718405	LD IX, NN	CB83	RES 0, E	CB88	RES 7, B
FD7A8405	LD IY, (NN)	CB84	RES 0, H	CB89	RES 7, C
FD718405	LD IY, NN	CB85	RES 0, L	CB8A	RES 7, D
6E	LD L, (HL)	CB8E	RES 1, (HL)	CB8B	RES 7, E
DD6E05	LD L, (IX + d)	DDCB05B8	RES 1, (IX + d)	CB8C	RES 7, H
FD6E05	LD L, (IY + d)	DDCB05B8	RES 1, (IY + d)	CB8D	RES 7, L
6F	LD L, A	CB8F	RES 1, A	C9	RET
68	LD L, B	CB88	RES 1, B	D8	RET C
69	LD L, C	CB89	RES 1, C	F8	RET M
6A	LD L, D	CB8A	RES 1, D	D0	RET NC
6B	LD L, E	CB8B	RES 1, E	C0	RET NZ
6C	LD L, H	CB8C	RES 1, H	F0	RET P
6D	LD L, L	CB8D	RES 1, L	80	RET PE
2F70	LD L, N	CB86	RES 2, (HL)	80	RET PO
ED788405	LD SP, (NN)	DDCB05B6	RES 2, (IX + d)	CR	RET Z
F9	LD SP, HL	DDCB05B6	RES 2, (IY + d)	ED4D	RET I
DD79	LD SP, IX	CB97	RES 2, A	ED45	RET N
FD79	LD SP, IY	CB90	RES 2, B	CB16	RL (HL)
318405	LD SP, NN	CB91	RES 2, C	DDCB0516	RL (IX + d)
EDAR	LD	CB92	RES 2, D	DDCB0516	RL (IY + d)
ED88	LD DR	CB93	RES 2, E	CB17	RL A
EDAD	LDI	CB94	RES 2, H	CB10	RL B
ED80	LDIR	CB95	RES 2, L	CB11	RL C
ED44	NEG	CB9E	RES 3, (HL)	CB12	RL D
00	NOP	DDCB059E	RES 3, (IX + d)	CB13	RL E
B6	OR (HL)	DDCB059E	RES 3, (IY + d)		

Cortesia Zilog, Inc

CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE	CODIGO OBJETO	DECLARACION FUENTE
CB14	RL H	CB80	SET 0, B	CBFE	SET 7, (HL)
CB15	RL L	CB81	SET 0, C	DDCB05FE	SET 7, (IX + d)
17	RLA	CB82	SET 0, D	DDCB05FE	SET 7, (IY + d)
CB06	RLC (HL)	CB83	SET 0, E	CBFF	SET 7, A
DDCB0506	RLC (IX + d)	CB84	SET 0, H	CBF8	SET 7, B
DDCB0506	RLC (IY + d)	CB85	SET 0, L	CBF9	SET 7, C
CB07	RLC A	CBCE	SET 1, (HL)	CBFA	SET 7, D
CB00	RLC B	DDCB05CE	SET 1, (IX + d)	CBFB	SET 7, E
CB01	RLC C	DDCB05CE	SET 1, (IY + d)	CBFC	SET 7, H
CB02	RLC D	CBCE	SET 1, A	CBFD	SET 7, L
CB03	RLC E	CB88	SET 1, B	CB76	SLA (HL)
CB04	RLC H	CB89	SET 1, C	DDCB0526	SLA (IX + d)
CB05	RLC L	CB8A	SET 1, D	DDCB0526	SLA (IY + d)
07	RLCA	CB8C	SET 1, E	CB77	SLA A
ED8F	RLD	CBCC	SET 1, H	CB70	SLA B
CB1E	RR (HL)	CB8D	SET 1, L	CB71	SLA C
DDCB051E	RR (IX + d)	CB86	SET 2, (HL)	CB72	SLA D
DDCB051E	RR (IY + d)	DDCB05CE	SET 2, (IX + d)	CB73	SLA E
CB1F	RR A	DDCB05D6	SET 2, (IY + d)	CB74	SLA H
CB18	RR B	CB87	SET 2, A	CB75	SLA L
CB19	RR C	CB80	SET 2, B	CB7E	SRA (HL)
CB1A	RR D	CB81	SET 2, C	DDCB052E	SRA (IX + d)
CB1B	RR E	CB82	SET 2, D	DDCB052E	SRA (IY + d)
CB1C	RR H	CB83	SET 2, E	CB7F	SRA A
CB1D	RR L	CB84	SET 2, H	CB78	SRA B
1F	RRR	CB85	SET 2, L	CB79	SRA C
CB0E	RRC (HL)	CB88	SET 3, B	CB7A	SRA D
DDCB050E	RRC (IX + d)	CBDE	SET 3, (HL)	CB7B	SRA E
DDCB050E	RRC (IY + d)	DDCB05DE	SET 3, (IX + d)	CB7C	SRA H
CB0F	RRC A	DDCB05DE	SET 3, (IY + d)	CB7D	SRA L
CB08	RRC B	CBDF	SET 3, A	CB7E	SRL (HL)
CB09	RRC C	CB89	SET 3, C	DDCB053E	SRL (IX + d)
CB0A	RRC D	CB8A	SET 3, D	DDCB053E	SRL (IY + d)
CB0B	RRC E	CB8B	SET 3, E	CB7F	SRL A
CB0C	RRC H	CB8C	SET 3, H	CB78	SRL B
CB0D	RRC L	CB8D	SET 3, L	CB79	SRL C
0F	RRC A	CB8E	SET 4, (HL)	CB7A	SRL D
ED67	RRD	DDCB05E6	SET 4, (IX + d)	CB7B	SRL E
C7	RST 0	DDCB05E6	SET 4, (IY + d)	CB7C	SRL H
D7	RST 10H	CB87	SET 4, A	CB7D	SRL L
DF	RST 18H	CB80	SET 4, B	96	SUB (HL)
E7	RST 20H	CB81	SET 4, C	DD9605	SUB (IX + d)
EF	RST 28H	CB82	SET 4, D	DD9605	SUB (IY + d)
F7	RST 30H	CB83	SET 4, E	97	SUB A
FF	RST 38H	CB84	SET 4, H	90	SUB B
CF	RST 8	CB85	SET 4, L	91	SUB C
9E	SBC A, (HL)	CB8E	SET 5, (HL)	92	SUB D
DD9E05	SBC A, (IX + d)	DDCB05EE	SET 5, (IX + d)	93	SUB E
DD9E05	SBC A, (IY + d)	DDCB05EE	SET 5, (IY + d)	94	SUB H
9F	SBC A, A	CB8F	SET 5, A	95	SUB L
98	SBC A, B	CB88	SET 5, B	DD70	SUB N
99	SBC A, C	CB89	SET 5, C	AE	XOR (HL)
9A	SBC A, D	CB8A	SET 5, D	DDAE05	XOR (IX + d)
9B	SBC A, E	CB8B	SET 5, E	DDAE05	XOR (IY + d)
9C	SBC A, H	CB8C	SET 5, H	AF	XOR A
9D	SBC A, L	CB8D	SET 5, L	AB	XOR B
DE20	SBC A, N	CB8E	SET 6, (HL)	AB	XOR C
ED42	SBC HL, BC	DDCB05F6	SET 6, (IX + d)	AA	XOR D
ED52	SBC HL, DE	DDCB05F6	SET 6, (IY + d)	AB	XOR E
ED62	SBC HL, HL	CBF7	SET 6, A	AC	XOR H
ED72	SBC HL, SP	CBF0	SET 6, B	AD	XOR L
37	SCF	CBF1	SET 6, C	EE20	XOR N
CB06	SET 0, (HL)	CBF2	SET 6, D		
DDCB05C8	SET 0, (IX + d)	CBF3	SET 6, E		
DDCB05C8	SET 0, (IY + d)	CBF4	SET 6, H		
CB07	SET 0, A	CBF5	SET 6, L		

Cortesia Zilog, Inc.