

UNIVERSIDAD DON BOSCO

**FACULTAD DE INGENIERIA
ESCUELA DE ESTUDIOS TECNOLOGICOS**



DISEÑO E IMPLEMENTACION DE UN ELECTROCARDIOGRAFO POR COMPUTADORA

**TRABAJO DE GRADUACION
PRESENTADO POR :**

**RENATO DIAZ DELEON
OVIDIO SANCHEZ JACINTO
SALVADOR EDUARDO VELASQUEZ ALAS**

PARA OPTAR AL GRADO DE :

TECNICO EN INGENIERIA BIOMEDICA

ABRIL, 1997.

SAN SALVADOR,

EL SALVADOR, CENTRO AMERICA

DEDICATORIAS

A DIOS TODOPODEROSO

Por haverme dado la vida y la dicha de estar en este mundo, la oportunidad de soñar y de dar.

A LA VIRGEN MARIA

Madre de todos los hombres, que ruega por nosotros

A SAN JUAN BOSCO

Por su doctrina y ejemplo de vida para los jóvenes, que alimenta al alma a seguir a delante.

A MIS PADRES

Francisco Renato y Ana Esther, con infinito amor, por su amor, paciencia, educación y sacrificio, base fundamental de mis sueños y columna de mis metas, muchas gracias.

A MIS HERMANOS,
FAMILIARES Y
AMIGOS

Por su gran apoyo y comprensión, animándome a seguir adelante, muchas gracias por haverme soportado. (que paciencia).

A MI NOVIA

Luz de María, por su paciencia, amor y comprensión.

A MIS AMIGOS PROFESIONALES
Y DEMAS PERSONAS

Que me orientaron.
Que de alguna otra manera contribuyeron a la realización de este trabajo.

DEDICATORIAS

A DIOS TODOPODEROSO

Gracias por haberme dado la fuerza y
perseverancia para poder lograr
llegar al final de esta meta propuesta

A MIS PADRES

Por haberme apoyado, animándome de
una u otra forma, por lo que para ellos, les
dedico este logro.

A MIS HERMANOS,

Gracias por todo el apoyo, que me brindaron
en todo momento.

A MIS AMIGOS

Gracias por la amistad, confianza y apoyo
concedido durante todo este trayecto.

OVIDIO SANCHEZ JACINTO

INDICE

	No. Pag.
INTRODUCCION	i
 CAPITULO I	
1.0 MARCO TEORICO	
1.1 ASPECTOS ANATOMOFISIOLOGICOS	1
1.2 CONDUCCION DE EL ESTIMULO	5
1.3 POTENCIAL DE ACCION	8
1.4 CICLO CARDIACO	11
1.5 ELECTROCARDIOGRAMA NORMAL	15
1.6 DERIVACIONES	16
1.7 ELECTRODOS PARA LA MEDICION DE BIOPOTENCIALES	18
1.8 CONCEPTOS BASICOS DE INSTRUMENTACION	20
1.9 SISTEMA DE ADQUISICION DE DATOS Y CONTROL	23
1.10 TEOREMA DE MUESTREO	28
1.11 CRITERIOS DE SELECCIÓN PARA A-D CONVERTIDORES	29
1.12 ENTRADA- SALIDA, SERIE Y PARALELO	32
1.13 TECNICAS DE CONTROL I/O	36
1.14 LA INTERFACE BASICA	38
1.15 IMPORTANCIA DE LOS SISTEMAS DAC EN LA MEDICINA	48
1.16 SISTEMAS MEDICOS BASADOS EN COMPUTADORA	50
1.17 GENERALIDAD DE EL LENGUAJE C	52

1.18 ESTUDIO DE EL MENSURANDO	57
1.19 EL ELECTROCARDIOGRAFO	59
1.20 PROBLEMAS FRECUENTES ENCONTRADOS EN EL ELECTROCARDIOGRAFO	65

CAPITULO II

2.0 METODOLOGIA DE SOLUCION	69
2.1 DIAGRAMA DE BLOQUES	71
2.2 AMPLIFICADOR DE INSTRUMENTACION	75
2.3 FILTRO PASA BANDA	85
2.4 AISLAMIENTO	95
2.5 AMPLIFICADOR DE GANANCIA VARIABLE	114
2.6 LIMITADOR DE AMPLITUD	117
2.7 ETAPA DE DESPLAZAMIENTO	122
2.8 CONVERTIDOR ANALOGO DIGITAL	125
2.9 INTERFACE CONTROLADORA I/O	131
2.10 PRESENTACION Y PROCESAMIENTO DE LOS DATOS	148
FLUJOGRAMA	150
PROGRAMA DE PRESENTACION DE SEÑAL ELECTROCARDIOGRAFICA Y CALCULO DE FRECUENCIA CARDIACA	153
LISTADO DE COMPONENTES	163
GLOSARIO DE TERMINOS	164
BIBLIOGRAFIA	166
ANEXOS	168

INTRODUCCION.

En el presente documento se plasman los resultados de un proceso de investigación a través de la recopilación y selección de información así como de el diseño e implementación de un “Electrocardiógrafo por computadora”.

Este documento esta compuesto por dos capítulos, el primer capitulo, “Marco Teórico”, se dan a conocer las bases teóricas que rigen o fundamentan este sistema, así como las situaciones que generan la necesidad del mismo, para ello, es necesario conocer los fundamentos anatómicos y fisiológicos del corazón, determinando su posición interna en el organismo del ser humano y sus características, a forma de comprender su funcionamiento (fisiología), el origen de su conducción y potencial de acción, situándose de esta forma una corriente eléctrica que de origen a la idea, de poder registrarla y procesarla.

En base a su fisiología y características eléctricas (de el corazón), buscar una relación directa, la cual, es de suma importancia en el diagnostico, ya que si existe relación entre las situaciones anteriormente descritas y se pueden captar las señales eléctricas de el corazón y registrarlas; entonces, se puede obtener y estudiar directamente el funcionamiento de el corazón, determinando de esta forma si este se encuentra en condiciones normales o no.

En el segundo capítulo, “ Metodología de Solución “, se desarrolla de forma mas específica y completa el diseño e implementación de este sistema, tomándose en cuenta los aspectos teóricos vistos en el primer capítulo, los cuales competen directamente con el diseño de este sistema. En este capítulo se describe en bloques el sistema y la circuitería final de el equipo, empezando por el amplificador de instrumentación, a través, de las distintas etapas hasta llegar a la etapa de ganancia variable. En cada etapa se justifica la elección de los componentes a emplear, así como el análisis de cada circuito y el diseño de los mismos; dimensionando a la vez los componentes externos que determinaran finalmente la realización de tal circuito.

En última instancia, se describe el programa (software), que realiza la función de desplegar la señal electrocardiográfica en el computador, así como el cálculo de la frecuencia cardíaca.

CAPITULO I.

1.0 MARCO TEORICO.

1.1 ASPECTOS ANATOMOFISIOLOGICOS.

En esta sección se aborda la fisiología y anatomía del sistema cardiovascular, enfoque necesario, y obligado debido a la suma utilidad y necesidad de conocer el tipo de evento que se pretende estudiar e investigar, para definir y dilucidar rangos y restricciones a las cuales estará sometido el sistema de instrumentación. De acuerdo a lo anterior describiremos, únicamente el funcionamiento del sistema cardiovascular basado en el ciclo cardíaco y sobre todo lo más importante que se relaciona con el presente estudio : LA ACTIVIDAD ELECTRICA DE EL CORAZON.

1.1.1 SISTEMA CARDIOVASCULAR

El sistema cardiovascular es un sistema complejo y voluminoso. Su estudio completo, abarca muchos tópicos que su conocimiento, para el propósito de el presente, no son de sumo interés.

Unicamente abordamos los siguientes :

- La actividad mecánica de el Corazón y
- La actividad eléctrica de el Corazón, base fundamental de el presente estudio.

En los 2 presentes temas referidos, se tratara de resaltar y apreciar lo que mas interés tiene desde el punto de vista y estudios relacionados con la electrónica; interés y estudio de aquellos elementos que pueden considerarse como nexos entre la ciencia mecánica y la ciencia electrónica, con el fin de obtener o generar el tratamiento adecuado, propiamente considerado como ciencia Biomedica.

1.1.2 EL CORAZON.

Antes de exponer o describir características funcionales de el órgano; sin interés al presente: debemos famirializarnos con la situación anatómica y las características físicas del Corazón. De suma importancia es conocer su división anatómica como sus propiedades, así como también su aspecto y funciones fisiológicas.

El Corazón es una víscera muscular hueca, se encuentra recostado sobre el músculo diafragma y rodeado casi en su totalidad por los pulmones. Siendo el agente principal de la circulación de la sangre, se halla dividido en 4 cavidades: 2 Aurículas y 2 Ventriculos, formando así dos secciones separadas por sus tabiques correspondientes, arriba los interauriculares y abajo los interventriculares, conformando así los que se conocen como Corazón izquierdo y Corazón derecho respectivamente, cada uno con su aurícula y ventrículo correspondiente.

Ambas aurículas comunican ampliamente con sus ventriculos por medio de los orificios auriculoventriculares correspondientes, en los que se implantan las respectivas válvulas

auriculoventriculares , así : En el orificio auriculoventricular izquierdo se encuentra la llamada válvula Mitral, debido a su forma de " mitra" , mide en el adulto una circunferencia de 10 cm y, esta válvula obtura holgadamente este orificio. En cuanto al orificio auriculoventricular derecho, su válvula llamada " Tricúspide ", formada por 3 Lenguetas; en el adulto ocupa una circunferencia de 12 cm, con la magnitud justa para obturarlo, además hay que considerar también las válvulas llamadas " Sigmoides " , conocidas así por su forma de semiluna, o sea sigmoides o semilunares, que en forma de 3 repliegues ocupan las arterias Aorta y Pulmonar.

Tres estructuras conforman el Corazón : El Pericardio, El Miocardio y El Endocardio, conjuntamente con un sistema de irrigación ; los Vasos Coronarios y además de elementos nerviosos. De nuestro interés es el Miocardio, es por ello que nos concentraremos en el, ya que tanto su anatomía como su fisiología están directamente relacionadas con el estudio de la Electrocardiografía, siendo esto lo que motiva la finalidad de este trabajo de graduación.

Se consideran 2 tipos de Miocardio: Miocardio ordinario o sistema contráctil y el Miocardio especializado o sistema excitoconductor.

El Miocardio ordinario forma la pared de las cuatro cavidades cardiacas, gran parte de el tabique interauricular y una buena porción de el tabique interventricular. Debido a que este presenta características histológicas de tejido muscular común, la estriación longitudinal es bien definida y el Sarcoplasma es muy escaso. El Miocardio especializado conserva algunas semejanzas con la fibra muscular embrionaria, la estriación longitudinal es apenas esbozada y el Sarcoplasma es bien abundante.

El Miocardio especializado esta formado por el nódulo Sinusal o nódulo de Keith y Flack, el nódulo auriculoventricular o nódulo de Tawara y el Haz auriculoventricular llamado Haz o fascículo de Hiz, que consiste en una banda muscular que contiene fibras nerviosas que conexionan las aurículas con los ventrículos, y sirve para transportar los estímulos de las aurículas hacia los ventrículos. Esta formado por 4 porciones: El nódulo auriculoventricular y fascículo principal o Haz y las divisiones septales derecha e izquierda, y división terminal, con sus arborizaciones (Red de Purkinje).

El nódulo Sinusal se encuentra situado en la unión de la vena Cava superior con la aurícula derecha. Se encuentra rodeado de el Miocardio ordinario, no estando en conexión directa aparentemente con el resto de el Miocardio especializado.

El resto de el Miocardio especializado lo forman los siguientes elementos continuados y desde arriba hacia abajo y son: Nódulo auriculoventricular, Haz auriculoventricular y las ramas derecha e izquierda con sus arborizaciones (Red de Purkinje).

1.2 CONDUCCION DEL ESTIMULO.

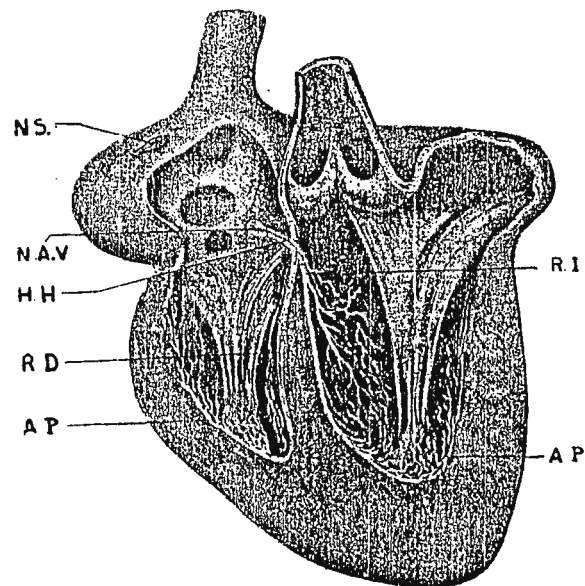
Las partes del Corazón normalmente laten en sucesión ordenada: la contracción auricular(sístole auricular) va seguida de la contracción ventricular(sístole ventricular) y durante la diástole las cuatro cámaras están relajadas; durante el periodo diastólico, son aplicables al corazón las mismas consideraciones que para cualquier célula viva, indemne y en reposo por lo que todo los puntos de la superficie celular son equipotenciales, en el Corazón ocurre el hecho de la equipotencialidad superficial y lo hemos de considerar constituido por dos grandes células polarizadas, la que esta integrada por el sincitio auricular y la constituida por el sincitio ventricular concluyendo que el Corazón en reposo tiene el mismo potencial por la superficie endocardiaca que por la superficie epicardiaca.

El proceso de activación se considera por separado, uno de la masa auricular y el segundo de la masa ventricular.

En la aurícula se desencadena el estímulo por virtud automática del nódulo sinoauricular o de Keith y Flack (nódulo o grupo de células de tejido nervioso especializado, las cuales tiene la particularidad de despolarizarse sin necesidad de un estímulo externo). En torno a dicho nódulo se forma una corona de dipolos de activación que avanzan con el polo positivo en cabeza y con el negativo a la zaga, irradiándose a todas las partes del Miocardio. Aunque cabe decir que por lo general las partes del sistema de conducción (ver figura1.1) : Nódulo sinoauricular (NS), vías auriculares internodales, el nódulo auriculoventricular (AV), Haz de His y sus ramas , y el sistema de Purkinje, son capaces de descarga espontanea, es decir, sin necesidad de estímulo externo. Sin embargo, es el nódulo NS el que se descarga mas

frecuentemente, propagando la despolarización desde el a otras regiones, antes de que estas descarguen espontáneamente. El nódulo NS, es por tanto el marca paso cardiaco y su frecuencia de descarga determina la frecuencia a la que late el Corazón. La corona de dipolos muere en el anillo fibroso que separa las aurículas de los ventrículos; pero el estímulo llega por el septo interauricular a nódulo de Aschoff-tawara, por el que se reconduce.

En la activación ventricular el proceso es mas complejo, que el de las aurículas, en estas el sistema de conducción solo coacciona automatismo, y el estímulo en su superficie, gracias a la delgadez de la pared auricular. En los ventrículos, el sistema de conducción ejerce del conductor hasta la amplia zona, abarcada por la red de Purkinje , y de allí, el estímulo atraviesa la masa muscular en dirección al Epicardio (propagación radial).



— Sistema excitoconductor. NS, nódulo sinusal; N A V, nódulo aurículoventricular; H H, haz de His; R D, rama derecha; R I, rama izquierda; A P, red de Purkinje.

Figura 1.1

Después de lo anterior llegamos al proceso de recuperación el cual devuelve la células al reposo eléctrico, reestituyendola al estado de polarización superficial, por el que todos los puntos o lugares de la membrana, son equipotenciales. En la figura 1.2 se muestra en resumen la forma de transmisión del impulso cardiaco a través del Corazón humano. Los números representan los intervalos de tiempo, en fracciones de segundo, que transcurren entre el origen del impulso cardiaco en el nódulo NS y su aparición en cada punto del Corazón. Debe observarse que el impulso se difunde con velocidad moderada a través de las aurículas pero se retrasa mas de 0.1 segundos en la región nodal AV antes de aparecer en el haz AV. Una vez que ha penetrado en el haz, se difunde rápidamente por la fibras de Purkinje, hacia todas las superficie endocárdicas de los ventrículos. Luego el impulso se difunde lentamente a través del músculo ventricular hasta la superficie del Epicardio.

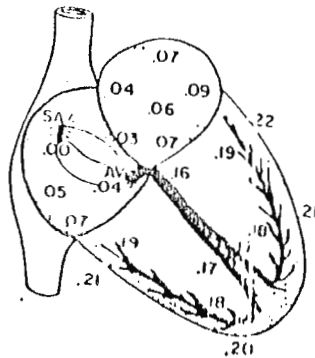


Figura 1.2

1.3 POTENCIAL DE ACCION.

Toda célula viva tiene capacidad de generar electricidad y de almacenarla. Existen potenciales eléctricos, que ocurren en la superficie celular y el medio exterior de la misma, es decir, sin atender a su interior o existen también debido a los cambios que acontecen en el interior y exterior celular, a través de las membrana.

Este tipo de membranas que poseen la capacidad de generar por si mismas potenciales electroquímicos, es decir, autoexcitables son de tipo nerviosas y musculares.

Tomando como muestra de análisis, una membrana celular y con ayuda experimental se puede demostrar que existe una diferencia de potencial entre el exterior y el interior de la célula, el interior es negativo con respecto al exterior; registrándose un potencial de reposo de -90 mV. Al excitar la célula mediante un estímulo artificial o fisiológico, el potencial transmembrana de reposo se trueca en potencial de acción, los cuales son cambios repentinos tipo pulsátil de el potencial de membrana, que duran 10 milésimas de segundo o mas, luego dicho potencial se mueve a lo largo de el nervio originando de esta forma las señales nerviosas.

El potencial de acción consta de 3 secuencias:

1. Ascenso rápido: Desde -90 mV, pasando por 0 mV hasta $+20$ mV.
2. Meseta : Cuando se logra el potencial positivo y este se mantiene con ligeras pérdidas acercándose al valor 0 mV.

3. Declive : No tan rápido como el ascenso, que restablece el valor negativo de el potencial de reposo.

Estas mutaciones de el potencial de acción pueden ser generadas por cualquier factor que aumente repentinamente la permeabilidad de la membrana a los Iones de Sodio. Ya que se debe decir que la membrana celular esta dotada de una permeabilidad selectiva respecto a los Iones considerados en conjunto y a los Cationes Sodio y Potasio, en particular.

Respecto a los Iones en general, deja pasar a los Iones mas pequeños, que son Cationes, es decir, cargas mas positivas y retiene a los mayores que son Aniones, cargas negativas. Respecto a los Cationes de Sodio y Potasio, la membrana celular en reposo se caracteriza por una selectiva repugnancia por el primero y una clara avidez por el segundo; de suerte que el Potasio es de predominio intra - celular y el Sodio de predominio extra - celular.

Es por ello que si algún factor altera la permeabilidad de la membrana a los Iones de sodio, o sea, que esta pierde una resistencia selectiva al Sodio, y este se precipita en poderoso flujo en el interior de la membrana, lo que da origen a la rápida rama ascendente de el potencial de acción y por consiguiente a las otras de el potencial de acción.

1.3.1 RITMICIDAD AUTOMÁTICA DE LAS FIBRAS SINOAURICULARES.

La mayor parte de las fibras cardiacas son capaces de excitación, proceso que puede causar contracción rítmica automática. Esto es particularmente cierto para las fibras de el Corazón especializadas como el sistema excitoconductor, la porción de este sistema que presenta

autoexcitación en mayor porción corresponde a las fibras de el nódulo sinoauricular, por ello, este nódulo controla el latido de todo el Corazón.

La ritmicidad automática de las fibras sinoauriculares, se debe a que poseen un potencial de membrana en reposo de -55mV a -60mV , diferente con -85 a -95mV de la mayor parte de las otras fibras. Esto causa una capacidad natural para dejar pasar iones a las membranas y es en este escape de Sodio en el que se provoca la autoexcitación de las fibras sinoauriculares. La figura 1.3 muestra la repetición rítmica de los potenciales de acción del nódulo sinoauricular, que puede relacionarse con las fases antes expuestas de el potencial de acción para una membrana celular.

El proceso se repite continuamente produciéndose así la excitación de las fibras del nódulo sinoauricular con ritmo en reposo normal de aproximadamente 75 veces por minuto.

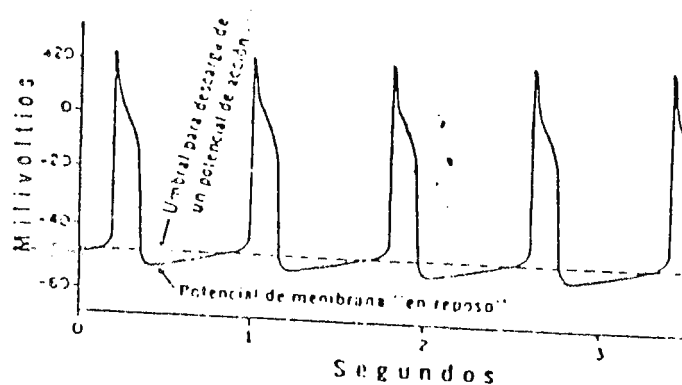


Figura 1.3

1.4 CICLO CARDIACO

Conjunto ordenado de movimientos que entre si ocurren en el Corazón, desde el final de una contracción cardiaca (sístole auricular) hasta el final de la contracción siguiente.

La función auricular es especialmente de entrada a los ventrículos, pero también impulsa débilmente la sangre para desplazarse a través de las aurículas hacia los ventrículos. Los ventrículos son los que proporcionan la fuerza principal e impulsan la sangre a través de los pulmones y de todo el sistema circulatorio periférico.

Cada ciclo se inicia por la generación espontánea de un potencial de acción en el nódulo sinoauricular iniciándose la sístole ventricular con una elevación rápida de la presión.

El potencial viaja por ambas aurículas y desde ahí a través del haz auriculoventricular hacia los ventrículos. Sin embargo, debido a características naturales del sistema excitoconductor hay un retraso de $1/10$ de segundo entre el paso del impulso cardiaco a través de las aurículas y luego a través de los ventrículos.

Esto permite a las aurículas contraerse antes que los ventrículos impulsando así, la sangre hacia los ventrículos, así las aurículas actúan como bombas de cebamiento para los ventrículos.

Una vez aquí, se produce la sístole ventricular en la fase donde se produce la contracción de los ventrículos.

La diástole auricular como la ventricular ocurren en la relajación de las aurículas y los ventrículos, o sea, cuando estos se llenan de sangre en el caso de las aurículas ocurre después de la contracción ventricular anterior. Y la diástole ventricular ocurre después de la contracción auricular anterior.

Los sucesos anteriormente descritos, los podemos adecuar a una sucesión de eventos con sus respectivos tiempos de duración:

- a) La sangre entra en las aurículas durante todo el ciclo excepto un corto periodo (0.1 segundo) que corresponde a la sístole auricular.
- b) La depleción ventricular sigue durante todo el ciclo, excepto mientras se contrae y por el breve periodo que sigue (0,08 de segundo) entre el cierre de las válvulas sinoauriculares y la apertura de las auriculoventriculares.

En la figura 1.4 se muestran los diferentes acontecimientos que ocurren durante el ciclo cardiaco, las 3 curvas superiores muestran respectivamente cambios de presión en la Aorta, ventrículo izquierdo y aurícula izquierda, la cuarta indica los cambios del volumen del ventrículo y la quinta es el Electrocardiograma.

1.4.1 RELACION DEL CICLO CARDIACO CON E.C.G.

En la figura 1.4 como se dijo anteriormente se despliegan las fases del ciclo cardiaco, y su relación con el electrocardiograma. Dándose un énfasis a esta relación ya que es de nuestro principal interés. Las líneas verticales numeradas de 1 a 8 indican la sucesión de las etapas

importantes del ciclo cardiaco (tratado anteriormente).

Primero analizaremos el proceso en el cual se realiza la sístole auricular. Desde el punto de vista eléctrico, es decir tomando en cuenta los potenciales de acción que se sensan durante todo el ciclo cardiaco, cuyos potenciales eléctricos son sensados por el Corazón respectivamente, como se observa en la figura 1.4.

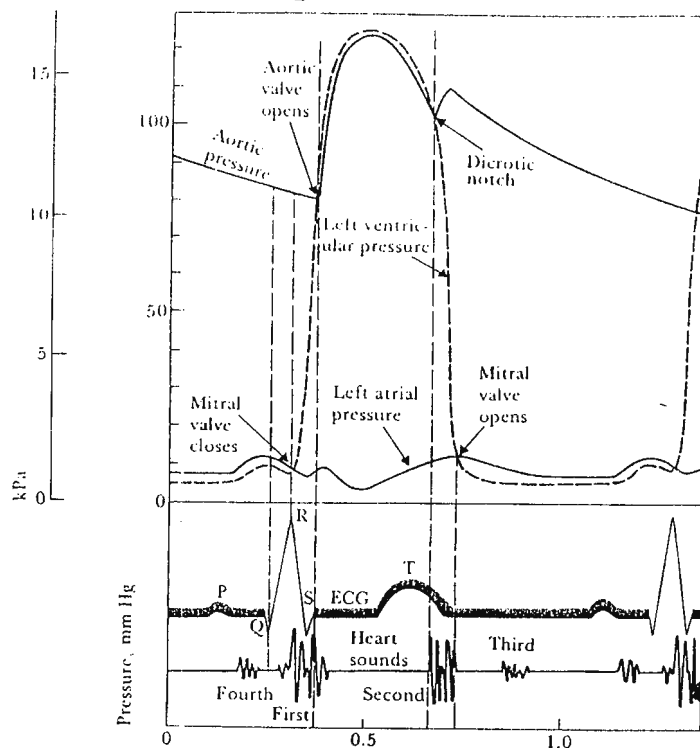


Figura 1.4.

En la sístole auricular, ocurre el primer accidente del electrocardiograma que es la onda "P", que expresa la propagación de la actuación de la aurícula, siguiendo un segmento isoelectrico denominado "PQ", que traduce la conducción del estímulo por el Haz de His y sus ramas derecha e izquierda. Aproximadamente cuando el electrocardiograma manifiesta el espacio "PQ", ocurre la sístole auricular. Acá ocurre de forma inmediata la propagación de la activación hacia los ventrículos. Que viene siendo el complejo "QR". En el momento en que se

manifiesta tal complejo de activación ventricular, se produce una repolarización de la aurícula, onda "T" de la fase opuesta a la "P", y de tan escaso potencial que queda "barrido" del electrocardiograma por la intensidad de la activación ventricular. Al complejo rápido sigue el espacio isoelectrico, es cuando todas las partes poseen el mismo potencial eléctrico, que en el caso del esquema es "RT", aunque usual mente se denomina "ST", y luego la onda "T". Tanto la onda "T" como el espacio que le precede, expresan las vicisitudes del proceso de recuperación ventricular, durante la misma se produce la sístole ventricular. La onda "T" sigue un espacio isoelectrico de reposo, que corresponde al periodo diastolico y expresa el estado de repolarización de las masas auriculares y ventriculares. Si se pudiesen registrar estos potenciales eléctricos generados por el Corazón, el registro se denominaría Electrocardiograma. La figura 1.5 representa los latidos de un electrocardiograma normal.

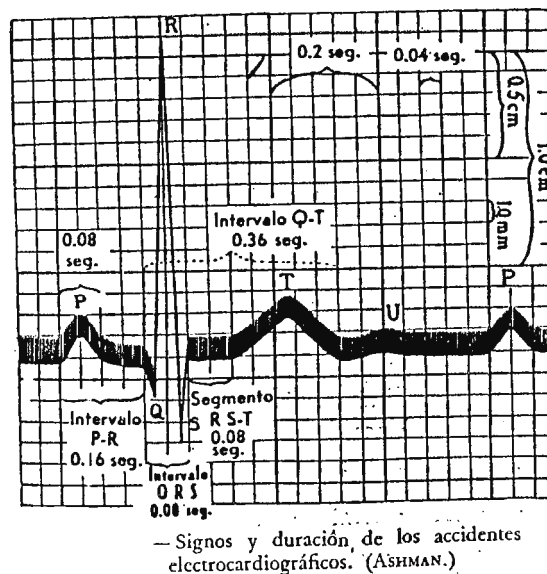


Figura 1.5

1.5 ELECTROCARDIOGRAMA NORMAL

De izquierda a derecha las ondas se han asignado por la letras del alfabeto P,Q,R,S, y T están dirigidas hacia arriba Q, y S hacia abajo.

La onda P se produce por la propagación de la onda de excitación en las aurículas. Esta onda posee una duración media de 0.08 seg precede la contracción auricular en 0.02 seg aproximadamente durante las deflexiones, Q,R,S y T son producidas por los ventrículos; las tres primeras ondas durante la propagación, la onda T al retirarse la onda de excitación.

La duración del complejo QRS varia en proporción inversa de la frecuencia cardiaca de 0.04 a 0.08 seg. La onda P resulta de difusión de la onda de polarización a través de la aurículas y la onda QRS de difusión de la onda de polarización a través de los ventrículos, en consecuencia la onda P ocurre al principio de la contracción auricular y la ondas QRS al principio de la contracción ventricular, y la onda de repolarización ventricular es la onda T.

Los voltajes de las ondas del electrocardiograma normal depende de la manera como se han aplicado los electrodos a la superficie corporal. Como por ejemplo cuando se coloca un electrodo directamente sobre el Corazón y el otro en cualquier parte del cuerpo, el voltaje del complejo QRS puede ser hasta de 3 a 4mV.

1.6 DERIVACIONES.

La fuerza electromotriz desarrollada en el músculo cardíaco en experimentación puede registrarse aplicando electrodos (transductores) directamente sobre la superficie cardíaca, los cambios eléctricos que ocurren inmediatamente debajo del electrodo de contacto dominan el registro, por lo tanto es posible captar el campo eléctrico que produce alrededor del Corazón durante sus contracciones derivando desde determinadas pares de zonas, desde la superficie corporal hacia el electrocardiógrafo para registrar el electrocardiograma.

Existen dos tipos de derivaciones las cuales son las Monopolares y Bipolares; en este caso se trataran solamente las derivaciones bipolares estándar, debido a que son las derivaciones que se emplearan en el trabajo en cuestión.

Derivación I : La terminal negativa de el electrocardiógrafo se conecta al brazo derecho y la positiva al brazo izquierdo. En consecuencia cuando el punto del tórax donde el brazo derecho se une al tórax es electronegativo con respecto a el punto en que el brazo izquierdo se une al tórax, el ECG registra un desplazamiento positivo, o sea por encima de la línea de voltaje cero, cuando ocurre al revés el electrocardiógrafo registra por debajo de la línea.

Derivación II : La terminal negativa de el ECG se conecta al brazo derecho y la positiva a la pierna izquierda, así cuando el brazo derecho es negativo con relación a la pierna izquierda el electrocardiógrafo registra positivamente.

Derivación III : La terminal negativa del electrocardiógrafo se une al brazo izquierdo y la terminal positiva se une a la pierna izquierda esto significa que el electrocardiógrafo da un registro positivo cuando el brazo izquierdo es negativo, con relación a la pierna del mismo lado.

Basándose en la teoría del triángulo de Eithoven, que admite que los brazos y las piernas son los vértices de un triángulo equilátero en cuyo centro se halla el Corazón substancialmente por un dipolo que proyecta sus potenciales en los tres ángulos. Ver figura 1.6

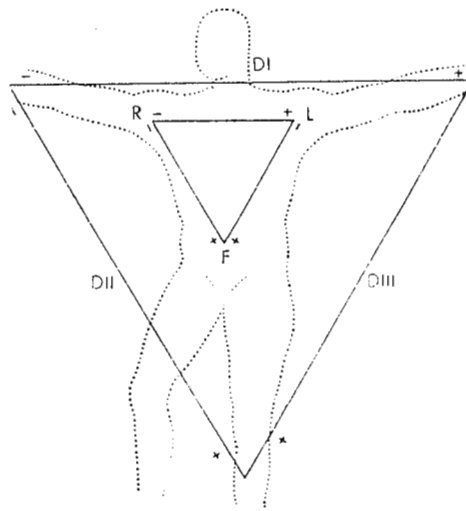


Figura 1.6

➔ Ley de Eithoven: dice simplemente que si se registran los potenciales eléctricos de dos cualquiera de las tres derivaciones electrocardiograficas estándar, la tercera puede deducirse matemáticamente de las dos primeras simplemente sumándolas (esta seria prácticamente la ley de voltajes de Kirchoff aplicada a estos tres puntos del cuerpo humano).

Para la captacion de señales electrocardiograficas es necesario proveerse de alguna interface entre el cuerpo y el aparato de medicion electronico, esta funcion es llevada acabo por los electrodos.

1.7 ELECTRODOS PARA LA MEDICION DE BIOPOTENCIALES.

Los electrodos de biopotenciales tienen la capacidad de conducir corrientes eléctricas a través de la interfase entre el cuerpo y el circuito electrónico de medición.

Al considerar la función de los electrodos con mas detalle, se ve que los electrodos realmente ejecutan la función de transducción, por que la corriente en el cuerpo esta dada por un flujo de iones, mientras que la corriente en los cables que conectan con los electrodos esta dada por un flujo de electrones. De esta forma el electrodo actúa como un transductor que transforma la corriente ionica en corriente electrónica. Estos electrodos son muy usados en los sistemas de instrumentación medica para el registro de biopotenciales, tales como el ECG (Electrocardiograma), EEG (Electroencefalograma), EMG (Electromiograma) y potenciales intracelulares.

Para la captación de señales ECG se ocupan electrodos para registro en la superficie del cuerpo, a continuación se enuncian varios tipos de estos electrodos.

- Electrodos de placa metálica
- Electrodos de succión
- Electrodos flotantes
- Electrodos flexibles
- Electrodos secos
- Electrodos internos

De los tipos de electrodos anteriormente enunciados, es de nuestro principal interés los electrodos flexibles, ya que estos serán de nuestro uso para el equipo; siendo seleccionados debido a la capacidad de adaptarse a la superficie del cuerpo y cambiar su curvatura con cambios respectivos o algún movimiento de la zona de aplicación, a su vez se pueden presentar en la modalidad de tipo desechable, reduciéndose su costo. ver figura 1.7

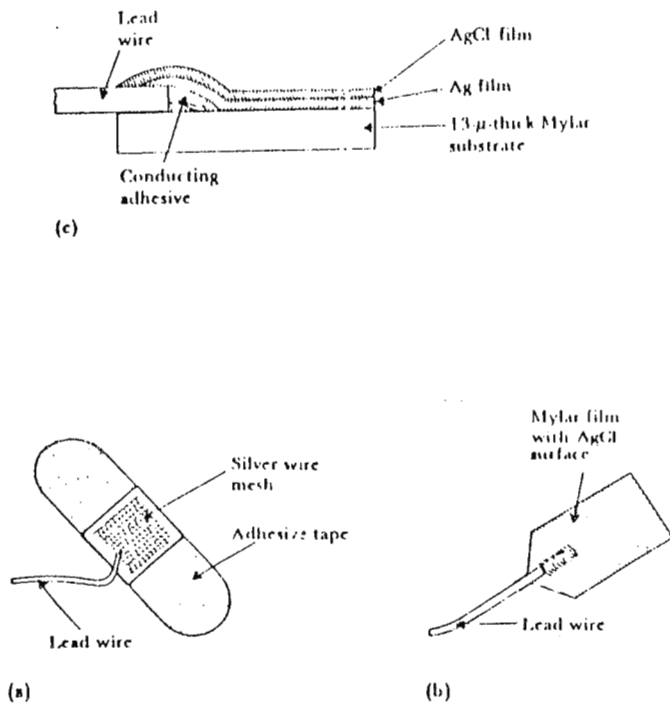


Figura 1.7

Para realizar o conceptualizar el diseño y construcción de un equipo que se capaz de desplegar la actividad eléctrica de el corazón, es también necesario fundamentarse en los conceptos electrónicos y hasta cierto punto matemáticos que rodean tal situación.

1.8 CONCEPTOS BASICOS DE INSTRUMENTACION.

Los instrumentos médicos de hoy usan transductores, dispositivos de procesamiento de señales y de presentación, para convertir información recolectada sobre sistemas vivos a una forma entendible.

Las mediciones medicas son necesarias para el diagnostico, monitoreo, e investigación.

La exactitud requerida para cada propósito es influencia del método de medición, y la complejidad del instrumento. Los instrumentos usados para el diagnostico y monitoreo típicamente tiene los mas bajos requerimientos debido a que el objetivo es el de determinar, solo si una variable esta dentro de ciertos limites en el diseño de instrumentación medica, se debe hacer lo posible por no alterar la cantidad a ser medida; también tiene que ser considerada con mucho detenimiento los principios de seguridad para proteger a los pacientes y personal medico.

1.8.1 SISTEMA DE INSTRUMENTACION GENERALIZADO.

Cada sistema de instrumentación cardiologicos, tiene al menos alguno de los componentes funcionales presentados en la figura 1.8, el flujo primario de información de izquierda a derecha.

Mensurado es La cantidad, propiedad o condición física que el sistema mide. La accesibilidad del mensurado es importante en al determinación completa de la medición, para el presente trabajo la obtención de biopotenciales en la membrana cardiovascular. La señal electrocardiografica posee un rango de magnitud de voltaje de 0.5 a 4 mv, un ancho de banda de 0.01 a 250 Hz; estos rangos de medición y de frecuencia del parámetro a medir son factores importantes que influyen en el dimensionamiento de los componentes del instrumento a diseñar.

Los transductores generalmente son definidos, como un dispositivo que convierte una forma de energía a otra, usualmente eléctrica . Pueden ser clasificados en forma general como transductores de entrada y salida, su diferencia fundamental, esta en que su señal de entrada es una variable física. Otra forma de clasificar los transductores es por el numero de puertos de energía, por la variable de entrada, por el elemento de sensoreo, y por la configuración del circuito.

Desde el punto de vista de la energía, hay dos clases de transductores: pasivos y activos. Un transductor pasivo tiene una entrada física, una salida eléctrica y una entrada de excitación eléctrica, un transductor activo o de autogeneracion, es uno que tiene una entrada y una salida, es decir, dos puertos de energía.

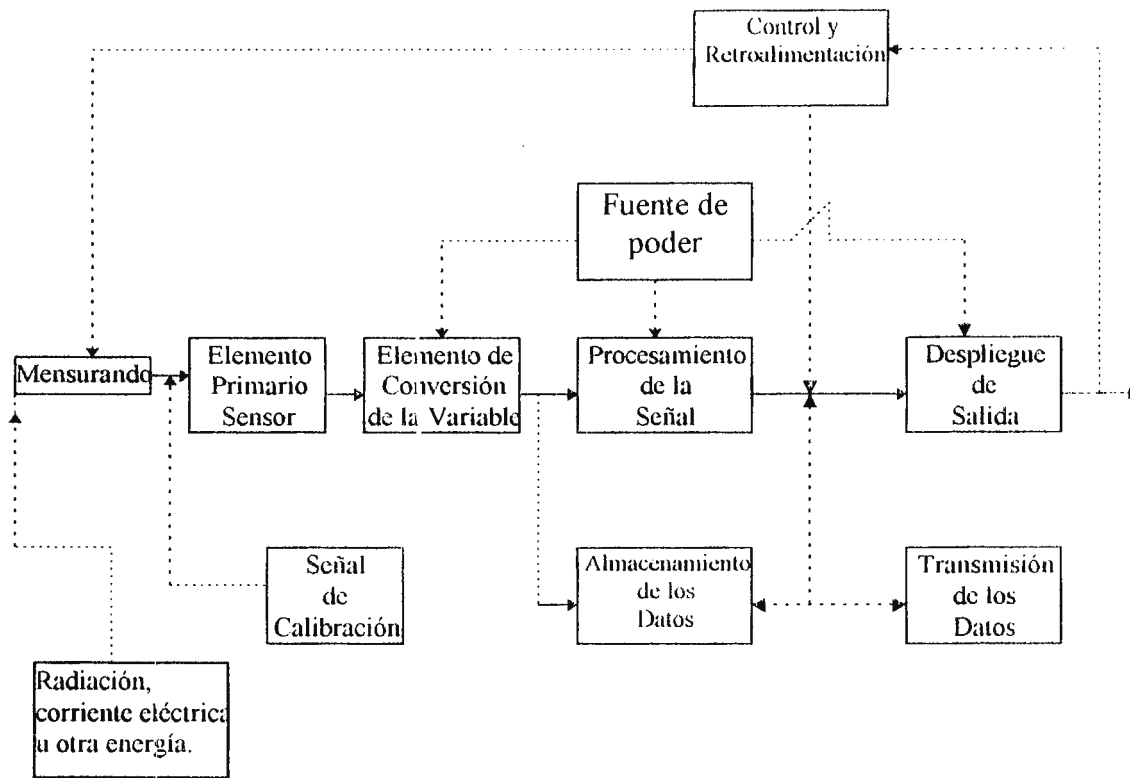


Figura 1.8

1.8.2 CONDICIONAMIENTO DE SEÑAL

Usualmente la salida del transductor, no puede ser directamente acoplada, al dispositivo de presentación. Los condicionadores de señal simples pueden solamente amplificar y filtrar la señal o solamente acoplar la impedancia del transductor a la presentación. Es sumamente frecuente que la salida del transductor sea convertida a forma digital y entonces procesada por circuitos digitales especializados o por una computadora digital de propósito general.

1.8.3 PRESENTACION.

Los resultados de el proceso de medición deben ser mostrados en una forma que puedan ser percibidos por el operador humano. La mejor representación en este caso es de forma gráfica,

numérica y de tipo continua, y permanente o temporal, dependiendo de el mensurando y de la acción a tomar por el operador.

1.8.4 ELEMENTOS AUXILIARES

Una señal de calibración con las propiedades del mensurando que deberían ser aplicadas a la entrada del transductor es básica. Tanto señales de calibración estática como dinámica son deseables. Muchas formas de control y de realimentación pueden ser requeridas para extraer el mensurando, ajustar el transductor y el condicionador de señales, y dirigir el flujo de datos de salida para despliegue, almacenamiento o transmisión.

1.9 SISTEMA DE ADQUISICION DE DATOS Y CONTROL.

Un sistema de adquisición de datos , puede significar el uso de métodos, técnicas y normas para la obtención fiable de cualquier tipo de datos, siempre y cuando, este sistema (DAS, Data Adquisition System), denote un grupo de dispositivos electrónicos que estén interconectados para ejecutar la medida y cuantización de señales eléctricas análogas, para un posterior procesamiento digital .

Para tal caso un sistema ó diagrama de bloques general se muestra en figura. 1.9, cuyo objetivo es el de recolectar la información descrita por una situación dada (actividad eléctrica del corazón) y trasladarla al ambiente de un computador , en el cual se pretenden ingresar las distintas ordenes (software) que realicen cálculos matemáticos y la presentación gráfica sobre la señal a tratar, de tal forma que se minimice hasta cierto punto la circuiteria (hardware) y los errores (en cuanto a precisión) que se puedan presentar. A su vez se pretende que el sistema computador interactue con el sistema de adquisición de datos de forma bidireccional o unidireccional por medio de señales digitales, que indiquen al DAS o al computador una situación dada en un instante de tiempo (Ej: Datos listos, función de escritura, función de lectura , función de conversión A-D, ..).

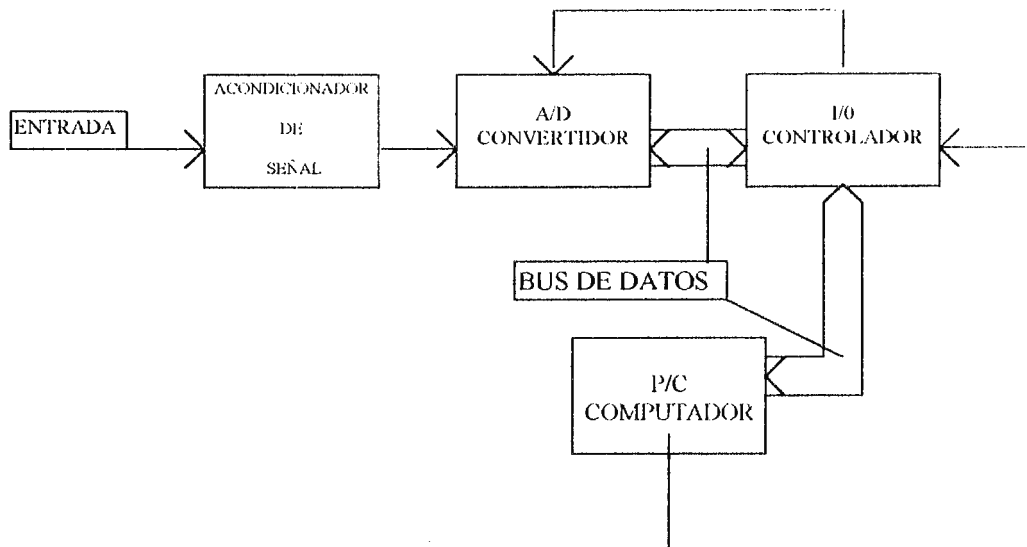


Figura 1.9

Las partes del sistema son las siguientes:

1- Acondicionador De Señal

Esta etapa es usada para tratar la señal a procesar. El acondicionamiento requerido podría incluir unas de las siguientes funciones : Filtrado, Detección de pico, Muestreo y retención, Limitación de señal ...etc. A su vez , su función fundamentalmente es crear una señal proporcional (de carácter digital), a la señal eléctrica (análoga) producida por el fenómeno físico en cuestión .

2- Conversión De Datos: (A/D).

Es el cambio de formato de la señal continua del mundo físico (análoga), a una señal discreta (binaria) de forma que esta pueda ser enviada al bus de datos de la pc.

3- Controlador I/O (Interfaz) Buffer.

Esta etapa realiza la función de adaptar los datos digitales de el acondicionador de señal, con la entrada hacia el bus de datos de el computador; de forma sincronizada, controlándose las funciones de lectura y escritura que permitirán el flujo de datos desde y hacia el computador

4- Pc Computador.

Acá se alojara la serie de mandatos o comandos (mediante un software apropiado), que actuaran sobre la señal digitalizada, para realizar su presentación gráfica en el monitor y el calculo matemático de algunos parámetros de la misma (frecuencia cardiaca, voltaje pico,...), y a la vez mediante los dichos comandos se generaran las señales de control o interacción entre los sistemas DAS, INTERFAZ y COMPUTADOR.

Para que un sistema de adquisición de datos funcione, la señal de entrada debe ser muestreada. El muestreo puede ser definido como la medición de una función continua en el tiempo, en intervalos de tiempo discreto. Estas señales muestreadas representan algún parámetro análogo convertido a una serie de valores discretos (binarios).

Para el caso, la función de muestreo se llevará a cabo por el "pc (computador)" hacia el convertidor análogo/digital, por medio de una señal tipo digital originada mediante software.

Un típico diagrama de bloques de un sistema de adquisición con muestreo, se exhibe en la figura 1.10

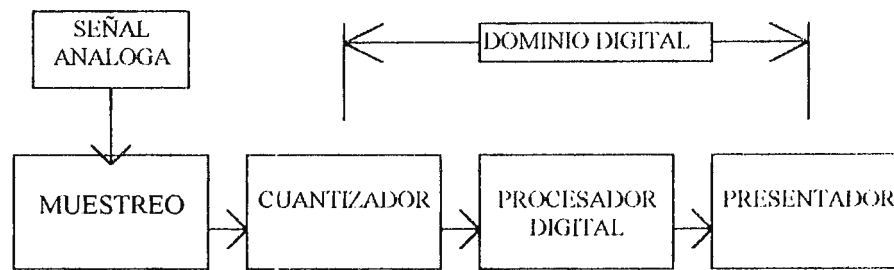


Figura 1.10

En la figura se pueden observar 2 funciones básicas: muestreo y cuantización que son el hecho de medir una función continua en el tiempo en intervalos de tiempo discreto y la de aproximar dicha función continua, medida en cada intervalo de tiempo a una serie de pasos discretos (binarios unos y ceros) llamados niveles lógicos.

Dicho papel puede ser ejecutado de forma integrada por un convertidor análogo/digital mediante una señal de control direccionada por el computador hacia el convertidor, que le indique a este el momento de conversión (función de convertir los datos análogos a digitales), a través de la tarjeta I/O controlador.

Y la etapa denominada proceso digital, definida como la evaluación de una función lineal en el tiempo con valores discretos representados por unos y ceros, hacia la presentación en forma gráfica, será realizada por el computador, ya que en él existirá el programa (software) que tomara los datos de el puerto de el bus de expansión de el computador y los exhibirá de forma gráfica.

Antes de empezar un diseño de un sistema de adquisición de datos y aplicar conceptos de muestreo, debemos determinar la naturaleza de la señal a ser procesada.

Para nuestro caso se puede decir que la señal a procesar es dinámica, ya que esta cambiando constantemente y a veces de forma impredecible.

Este tipo de señales pueden ser representadas y analizadas en el dominio de el tiempo y en el dominio de la frecuencia.

Existen dos clases de señales dinámicas.

1 - Señales Deterministas.

2 - Señales Aleatorias

Para el caso, la señal de ECG. Es una señal determinista ya que posee la característica de ser periódica, repitiéndose en intervalos regulares de tiempo, y a su vez posee estados transitorios que ocurren en un tiempo "x" y decaen a cero después de un determinado tiempo.

1.10 EL TEOREMA DE MUESTREO.

Cualquier función del tiempo $F(t)$ cuya frecuencia más alta es w Hz, puede ser completamente determinada por amplitudes muestreadas, espaciadas en intervalos de tiempo de $\frac{1}{2w}$.

Esto significa que la señal debe ser muestreada en una razón mínima de 2 veces la frecuencia mas alta en el espectro de la señal análoga a realizar (teorema de Nyquist).

Esta condición impone un limite superior en w , que en otro caso la frecuencia de muestreo debería ser excesivamente alta, y los pulsos extremadamente estrechos. Esto generalmente es difícil de lograr, pues hay restricciones físicas que no permiten obtener pulsos estrechos, y por tanto extender el ancho de banda.

La técnica de muestreo puede ser solamente usadas en sistemas donde el ancho de banda de la señal muestreada, puede ser restringida a un valor máximo W , sin destruir la información esencial de la señal. Para nuestro caso, esto se logra pasando primero la señal análoga (pulsos eléctricos de el corazón) a través de un filtro de pasa-banda de 0.05 - 100Hz el cual suprime todas las frecuencias más grandes que 100Hz y menores de 0.05Hz (componentes de DC) debido a que el espectro en frecuencia típico de un amplificador ECG, presenta a los componente QRS en la mayor parte de potencia concentrada en el centro de la banda, con componentes residuos de hasta 100Hz y las ondas P y T tienen sus componentes concentrados en baja frecuencia.

Por lo anterior se deduce que la frecuencia de muestreo deberá ser:

$$F_{\text{muestreo}} = 2 F_{\text{max de el espectro de ECG}}$$

$$F_{\text{muestreo}} = 2 (100 \text{ Hz})$$

$$F_{\text{muestreo}} \cong 200 \text{ Hz}$$

Para que el adquisitor de datos actúe a tiempo real se debe cumplir que el traslado, procesamiento y respuesta de los datos se produzca en una ventana de tiempo apropiado, es decir, que el sistema adquiera la información y posteriormente proceda a una frecuencia de pasos de respuesta cuya velocidad este en relación con la naturaleza del fenómeno a registrar.

1.10.1 CUANTIZACIÓN.

Se llama cuantización al proceso de convertir una señal de forma analoga a el dominio digital, debido a que dicha señal sera procesada por un computador u otro equipo digital.

La cuantización es algunas veces combinada con el muestreo a medida que la operación ocurre simultáneamente. Esta función sera ejecutada por el convertidor analogo a digital.

1.11 CRITERIO DE SELECCIÓN PARA A/D CONVERTIDORES

Es importante tener en cuenta estos criterios para la selección del convertidor A/D a elegir.

1. Numero De Bits.

En un sistema digital (binario) cada bits de información son representados por un “1” o un “0”. Cuatro bits son requeridos para representar los números decimales de cero a quince (16 diferentes estados) . Ocho bits son requeridos para representar numeros decimales de 0 a 255 (256 estados) de esta forma con más bits ó puntos de muestreo de la señal de entrada . El dato a la salida será más preciso.

2. Velocidad De Conversión .

El proceso de muestreo y conversión de un valor de señal análogo a un numero digital no es instantáneo. Una finita cantidad de tiempo es requerida para que el proceso de conversión sea completado.

1.11.1 MÉTODO DE A/D CONVERSIÓN

Existen cuatro que son los mas ampliamente usados .

1. Lazo simple.
2. Lazo dual.
3. Aproximación sucesiva.
4. Flash y Semi-Flash.

El de nuestro uso será el número 3. Este método ha sido usado por largo tiempo y es el convertidor A/D mas común para aplicaciones con grados de muestreo de a cerca 1 Mega Hertz como maximo.

Este convierte la señal a un valor numérico haciendo aproximaciones sucesivas mas precisas. Hasta acercarse al valor de la respuesta.

Este método compara , en secuencia una serie de valores de peso - binario con la entrada análoga para producir un código de salida digital en “n “ pasos, donde “n” es la resolución de el convertidor.

1.12 ENTRADA - SALIDA, SERIE Y PARALELO.

La transferencia de información entre 2 sistemas digitales se pedirá generalmente , carácter a carácter utilizando códigos binarios (ASCII,EBCDIC,BAUATT....) otras veces la información que se transfiere no corresponde a ninguna codificación de caracteres numéricos sino que es puramente binaria.

Así, el concepto de “ Entradas/ Salidas” engloba toda comunicación ó intercambio de la información entre la unidad central del proceso y el exterior.

Esta comunicación puede efectuarse por dos métodos:.

1. Entrada/Salida Paralela.

Transmisión simultánea de n bits , siendo este los componentes de la unidad básica de información codificada ó palabra.

2. Entrada/salida Serie.

Se puede considerar como un caso particular de la anterior en la que $n = 1$, efectuándose entonces un secuenciamiento de bits dentro de la palabra y de palabras dentro de el bloque.

1.12.1 COMPARACIÓN: ENTRADAS/SALIDAS SERIES Y PARALELAS.

La entrada/salida en paralelo transmite simultáneamente una palabra completa , tal como es utilizado en el procesador hacia o desde unidades periféricas , de tal modo que al tiempo de transmisión de dicha palabra es mínimo con lo que la velocidad global de transmisión será únicamente penalizada por las limitaciones explícitas a la tecnología utilizada. En determinados casos esta velocidad puede ser un múltiplo o sub-múltiplo entero de lo anterior , cuando la amplitud de la palabra transmitida sea múltiplo o submúltiplo de la amplitud de la palabra procesada, estara expresada en el numero de bits que la componen.

Como contra partida la Entrada/salida en serie exige un tiempo unitario para cada bits transmitido, por lo que la transmisión de una misma palabra requerirá los n tiempos elementales correspondientes , mas los precisos para las informaciones de control y protección.

En cuanto a los circuitos precisos , la entrada/salida en serie exige una serialización previa y paralelización posterior de la información, que no es preciso efectuar en la entrada/salida paralelo; como contrapartida, en la comunicación paralelo se precisan las n vías de comunicación más las precisas para protección y control, implicando por tanto un mayor número de hilos de conexión y circuitos terminales (todo este conjunto se denomina interfaz). Como consecuencia cuando la distancia entre conjuntos que deban comunicarse sea reducida o bien cuando la velocidad de transmisión deba ser elevada será preferida la interfaz paralela.

Bajo lo anterior y algunas limitantes se elige el medio o interfaz con características paralelas para este proyecto; ya que:

- 1- Las distancias a cubrir para la transmisión de los datos es corta.
- 2- La recepción de los datos en el computador se hará vía los slots que posee la tarjeta madre, la cual es compatible con niveles lógicos TTL y el lenguaje o software a utilizar direccionara fácilmente la tarjeta puerto paralelo a diseñar.
- 3- Es necesario poseer un tiempo de transmisión de palabras mínimo ya que se desea muestrear la señal aproximadamente a tiempo real.

1.12.2 SENTIDO DE TRANSMISIÓN.

Las vías de comunicación pueden actuar unidireccional ó bidireccionalmente. Líneas unidireccionales son aquellas en que la información circula en un solo sentido. Y líneas bidireccionales son aquellas en las que la información circula secuencialmente en ambos sentidos permitiendo un dialogo entre procesador y periférico.

En nuestro caso el sentido de transmisión sera bidireccional ya que debiera existir una señal que indique al convertidor A/D. Que realice una conversión y a su vez una señal unidireccional hacia la interfaz por parte de la PC para poder tomar la lectura del bus de datos de el convertidor A/D.

1.12.3 CONDICIONANTES DE ENTRADAS/SALIDAS.

En el estudio de un sistema de entradas/salidas en paralelo deben observarse una serie de aspectos que condicionan el tipo de líneas o circuitos terminales que deben utilizarse, tales como: Velocidad de transmisión, distancia entre equipos, sentido de la comunicación, interferencia por ruidos externos o diafonía entre bits, número de bits componente de la información y las características inherentes de el periférico.

1.13 TECNICAS DE CONTROL I/O.

La suma de un dispositivo de entrada y salida a una PC sistema usualmente requiere de una interfaz .

La interfaz que se requiera puede arreglarse de unos pocas memorias (latches) ó registros para muchos chips en algunos sistemas.

Para simplificar esta función, chips interfaz de proposito general son a menudo usadas.

Las tecnicas actuales de interfaz por los más comunes dispositivos entrada/salida dependen de su aplicación . Las tecnicas en uso para la relación entre terminales y perifericos son: el bus ó puerto I/O (Entrada/Salida) y esquemas de bits I/O (mapeo de memoria).

La tecnica de bus ó puertos I/O. Divide los pines I/O en grupos de ocho bits, los cuales son llamados un puerto. Esto significa que las señales de entrada/salidas digitales pueden ser controladas de igual forma como seria el manejar la información de la memoria .

La tecnica de I/O bit elige un pin especifico como I/O por medio de una simple intrucción. En la tecnica de sistema de mapeo de memoria I/O las operaciones son ejecutadas directamente sobre un puerto de entreda o salida o registro, sin necesidad de transferir los datos de entrada y salida entre registros intermedios.

Esta técnica es la que usaremos ya que el procesador tambien puede ocupar señales de control para indicar cuando el ciclo es para entrada.

A la vez las instrucciones I/O separadas se distinguen fácilmente de instrucciones de transferencia de memoria durante la programación, así un direccionamiento (palabra) más corta requiere menos hardware para su decodificación que en el caso indique la lectura de los datos y el reset del sistema, y a la vez las instrucciones son usualmente más rápidas. De esta forma los pines de control son dedicados para I/O lectura.

1.14 LA INTERFAZ BASICA.

La interfaz básica utiliza memorias o registros y manejadores (driver) para el bus.

Una memoria o registro de entrada debe mantener los datos externos hasta que el sistema pueda leerlos y una memoria o registro de salida debe mantener los datos enviados por el sistema hasta que se requieran.

Por lo anterior se puede observar la necesidad de un mecanismo de selección que especifique ó seleccione una de las memorias o registros. (ver figura 1.11).

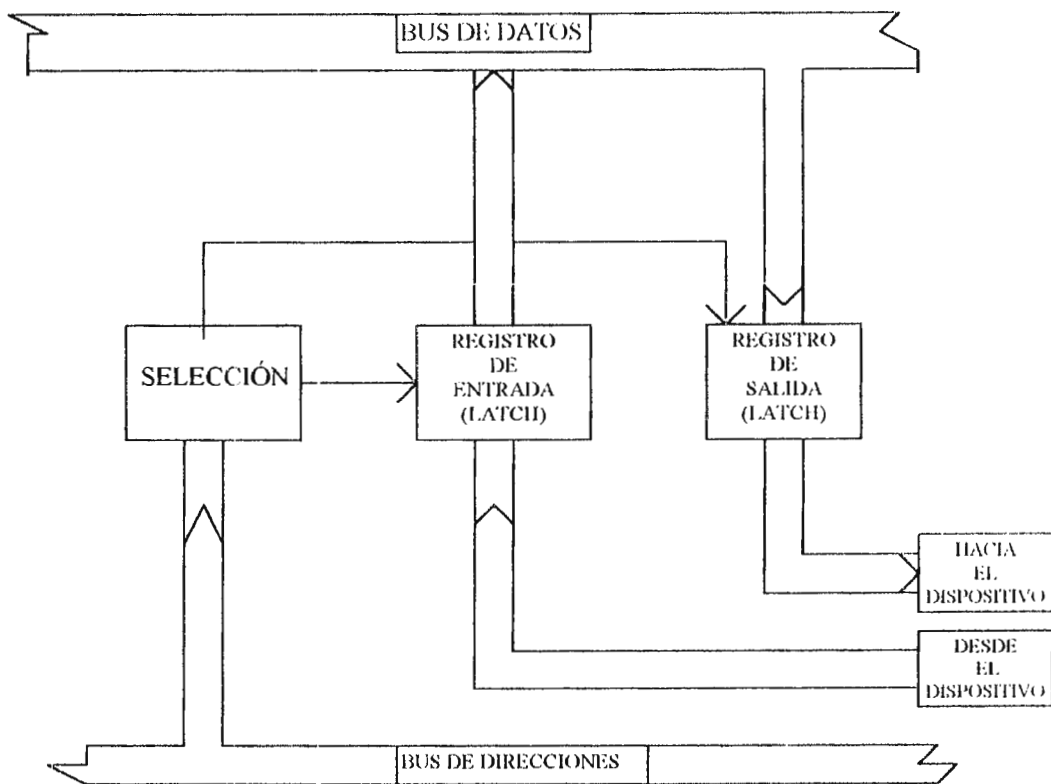


Figura 1.11

Tambien dispositivos para amortiguar (Buffers) el Bus de datos o el de direcciones ó manejadores, son requeridos para la recepción y manejo de el bus de datos. Y un registro de estado sera requerido para indicar cuando el dato sera leído ó si el dato de el procesador, sera enviado al dispositivo.

Estas interfaces se pueden construir usando dispositivos separados, con los cuales se pueden ejecutar funciones de control y transferencia de datos; los cuales son.

1. **Decodificación de dirección.**
2. **I/O Amortiguador de Entrada/Salida (Buffer).**
3. **Multiplexación.**
4. **Conversión serie a paralelo.**
5. **Estado.**

1.14.1 TIPOS DE INTERFACES PARALELAS.

Se puede decir que existen tres tipos:

1. **Las interfaces paralelas no programables .**

Estas son usadas para las aplicaciones más simples. Ejecutan las funciones de Bus-Interface básicas y algunas veces pueden incluir algunas funciones de control lógico, operan como un simple puerto paralelo I/O (Entrada/Salida).

2. Interfaces paralelas programadas por hardware.

Estas incluyen decodificación lógica, puertos I/O paralelos direccionables e interrupciones lógicas de control.

Se necesita alambrado externo ó switches (interruptores) para determinar la dirección y ancho de cada puerto, y control de las operaciones de la interface.

3. Interfaces paralelas programadas por Software.

Aquí el software de la PC (computadora personal), determina como la interface esta estructurada. La interfaz es controlada desde los contenidos de un registro de control el cual es cargado y actualizado por el programa software.

En este proyecto se ocupó el tipo de interfaz número tres ya que por medio del software instalado en la "PC" se podrá configurar la forma de trabajo de la interface a su vez presentará las funciones básicas de una interfaz paralela I/O que requiera a lo sumo un registro de entrada/salida Bits de estado y algunas señales de control. Dando la idea de al menos unos 16 ó 24 líneas I/O para proveer un número de canales llamados algunas veces puertos, podrán ó poseerán las características de configurarse como puerto de entrada/salida. Siendo a su vez de una longitud de 8 bits, ya que la longitud de palabras a

transmitir hacia la PC será de 8 bits, debido a que se ocupara como se enuncio anteriormente los slots de la tarjeta madre de la PC. Uno ó más comandos deberan realizar la función de configuración y la operación de el control logico.

Este tipo de interfaz deberia de contar con memorias o registros de entrada y salida los cuales mantengan los datos durante un cierto tiempo para que tanto la PC como el interfaz puedan leerlos, y tambien nos aseguraremos que tanto la entrada como la salida de la interfaz sea compatible con el slot.

A continuación expondremos algunas de las tarjetas inherentes a las computadoras PC , es decir el puerto serie (Interfaz RS-232) y el puerto paralelo (Interfaz Cetronics).

La Interfaz RS-232 permite la comunicación Bidireccional (entrada/salida), pero un bit a la vez. Por lo tanto seria un problema enviar los datos de 8 bits, debido a la necesidad de velocidades de transmisión elevadas por la naturaleza de la señal a muestrear y su utilización e importancia en diagnostico y tratamiento. Ademas de involucrar una etapa de conversión paralelo a serie de cada byte. Con estas limitantes habia que diseñar una interfaz un tanto compleja la cual ademas ofreceria muy poca versatilidad en aplicaciones de otra naturaleza.

La Interfaz Cetronic Es un puerto paralelo diseñado para manejar impresoras aunque su forma de comunicación es en paralelo, presenta el inconveniente de no ser bidireccional el flujo de datos. Este puerto es de salida y no de entrada .

Fue así como se llega a la conclusión de ocupar un chip interfaz que reuniera las condiciones antes propuestas para lograr ó concebir un puerto paralelo computador.

Para el caso anterior el dispositivo ideal ó el cual se pueda acomodar a estas circunstancias, son los dispositivos PIO. Interfaces programables los cuales proveen las funciones básicas de entrada y salida para una interfaz de datos paralelos. En este tipo de tecnología PIO se le puede conceder al software la especificación de cuales líneas serán puertos entrada/salida, protocolo, direccionamiento y control lógico.

Esto concede al PIO ser un dispositivo interfaz de propósito general, el cual pueda ser usado en muchas situaciones.

En este tipo de interfaces el registro de datos acumula el dato para las entradas ó salidas de cada línea entrada/salida. El registro de direcciones configura las líneas como una entrada ó una salida. Normalmente se usa "0" para una entrada y "1" para una salida. Esto es debido a razones de seguridad, cuando el sistema es inicializado, los contenidos de los registros no son normalmente "0".

Así en este caso las líneas I/O son configuradas como entradas, ya que como salidas podrían causar ó atentar con la seguridad de el sistema.

Para usar el PIO ó iniciarlo :

El computador por medio del software deberá ejecutar las siguientes operaciones:

1. Guiar el registro de control para especificar el modo en el cual las señales de control y los puertos operaran.

2. Cargar el registro de direcciones para especificar la dirección en la cual las lineas se usarán.

Con respecto a lo anterior debemos ubicar al lector , al respecto de en que parte del sistema computador se pretende instalar el puerto paralelo, computador a diseñar.

Una computadora es una maquina diseñada para procesar información de acuerdo a un conjunto de instrucciones llamado programa.

Conceptualmente una computadora puede ser dividida en tres secciones principales:

1. **Unidad de Sistema:** Es el bloque en el que se realiza la mayor parte de trabajo de computo. En su interior se localiza la tarjeta principal (llamada tarjeta madre) a la que a su vez van conectadas las tarjetasa de interface para la comunicación con los dispositivos de almacenamiento (que tambien van en su interior) y los perifericos.

2. **Perifericos de entrada de datos:** Son aquellos elementos mediante los que el usuario se comunica con la unidad de sistema e introduce datos e instrucciones. Los más importantes son el teclado y el mause (raton).

3. Perifericos de salida de datos: Son aquellos dispositivos que permiten al usuario recibir de manera concreta los resultados de el proceso informatico, como son el monitor y la impresora.

En nuestro caso nos concentraremos en la unidad de sistema especificamente en los slots (ranuras de expansión) los cuales son parte integral de la tarjeta madre y por medio de los cuales se pueden conectar tarjetas y perifericos, en la mayoria de los casos la tarjeta de video, tarjeta para impresor y tarjeta de audio. Los slots poseen todas las señales y enlaces electricos necesarios para realizar el intercambio de información entre las tarjetas controladoras y la placa base.

El número de slots que tenga cada computadora determina la posibilidad de expansión y ampliación de la misma. En cualquier caso los contactos y señales son necesariamente iguales en todos los modelos PC ya que fue norma por parte de las compañías, adaptarse a las características originales de la IBM PC con respecto a su arquitectura. Es por lo anterior que podemos decir que la tarjeta interfaz puerto paralelo diseñada se puede utilizar tanto para IBM PC y compatible.

En la figura 1.12 se observa el bus de una XT (ISA), en el se pueden ver las terminales que conectan la tarjeta de expansion.

La capacidad de direccionamiento es función directa de el procesador, pero en general, en las PC's el direccionamiento esta limitado a 512 puertos (ports) muchos de los cuales ya son usados por los perifericos que se le conectan , ya sean discos rigidos, unidades de diskets, etc.

Existen puertos libres e incluso puertos para tarjeta de prototipos, estas direcciones libres son usadas en la tarjeta, las cuales se alcanzan mediante software.

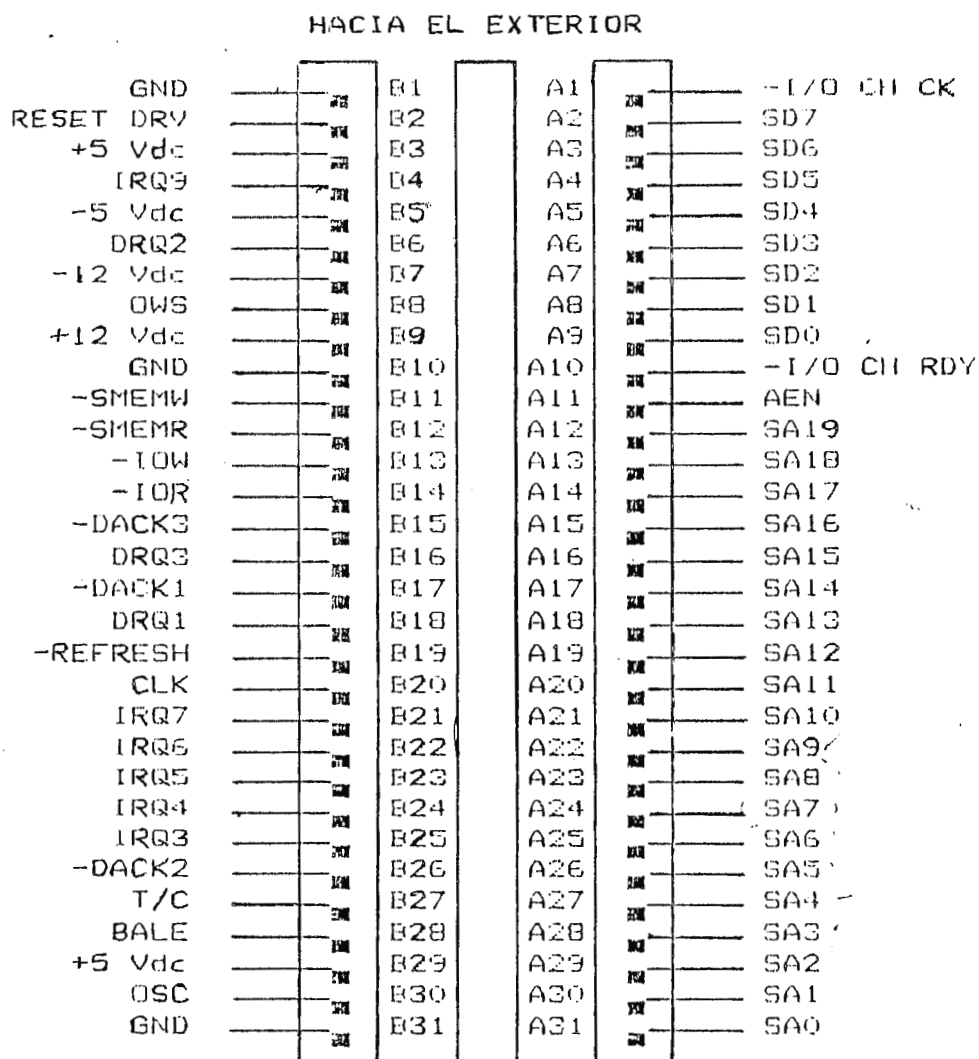


Figura 1.12

1.14.2 DESCRIPCION DE LAS TERMINALES DE EL BUS.

SDO-SD7: Lineas de datos bidireccionales usadas para transmitir datos entre el microprocesador, memoria, puertos, discos, etc. La direccion de los datos depende de las señales de el microprocesador: IOR (señal de lectura) e IOW (señal de escritura).

SA0-SA19: Son salidas de el bus de direcciones de el micro provistas para direccionar diferentes partes de las tarjetas conectadas al bus.

OSC: Es una salida de 14.3181 Mhz usada internamente para el reloj a tiempo real, interface RS232, etc. No posee ninguna relación con la señal de CLOCK.

CLOCK: Salida de frecuencia que usa el microprocesador.

RESET: Es una salida provista por el mecanismo interno de reset para resetear a las tarjetas conectadas al bus.

I/O CH CK: Es una entrada para reportar, al micro, una condición de error sobre el bus, que atañe a la interface conectada a el bus.

-IOR: Salida sincronizada con los datos SD0'SD7 para un ingreso a el micro. Solo para puertos.

-IOW: Salida sincronizada con los datos SD0-SD7 para su egreso de el micro. Solo para puertos.

AEN: Señal de salida que indica, en nivel bajo "0", la direccion valida de acceso a memoria o puertos a traves de el bus. En nivel alto "1", indica que esta realizando un ciclo DMA (acceso directo a memoria).

En los siguientes temas con respecto a los anteriores se desea llevar los conceptos estudiados hacia la utilidad de los mismos en cuanto al tratamiento y diagnostico de alguna patologia por medio de equipo medico.

1.15 IMPORTANCIA DE LOS SISTEMAS DA&C EN LA MEDICINA.

Los sistemas DA&C actualmente son una parte fundamental en la instrumentación médica

El cual se basa en computadoras donde cuya habilidad de recolección de información se utiliza para casi cualquier tipo de fenómeno en un sistema viviente.

Siendo esta información de una manera automática, rápida y confiable al desarrollo de la tecnología.

A través del tiempo se ha ido modificando el hardware de registros de información, siguiendo criterios de exactitud, seguridad, flexibilidad, bajo consumo de potencia, bajo costo etc..

El fin es de describir una situación particular mediante la medición de varios mensurandos en un paciente. Siendo la de diagnosticar la patología de un desorden presente, o para guiar la labor de terapia.

Siendo este sistema de instrumentación diseñado como auxiliar del personal médico, con la efectividad y precisión posible a sus ponderaciones.

Las razones principales para emplear un sistema DA&C en la medicina es, su habilidad de cuantificar con exactitud un fenómeno fisiológico brindando el soporte para complicadas rutinas de procesamiento de datos y control.

Donde todas las tareas de la medicina pueden ser beneficiarias de las ventajas que contienen estos sistemas que pueden ser enfocados desde punto de vista diversos.

1.16 SISTEMAS MEDICOS BASADOS EN COMPUTADORAS. (SMBC).

Como se ha indicado el uso de las computadoras digitales en equipo medico es intensivo debido a sus cualidades de flexibilidad y rapidez, en donde los sistemas medicos basados en computadoras caen en dos categorias generales, las cuales son:

- Sistemas basados en hardware: con computadoras embebidas .
- Sistemas basados en software: requiere de Pcs. Avansada para su potencia computacional y manejo de información.

1.16.1 SISTEMA BASADO EN HADWARE.

Este tiende a niveles de complejidad especiales respecto a los sistemas basados en software. Tales dispositivos pueden estar integrados por 20 procesadores y 400,000 lineas de codigos, que permiten ejecutar funciones que por otrs medios tardarian años en hacerse, entre los cuales se destaca la recolección, almacenamiento y procesamiento de señales biologicas, digitalizadas e imagenes.

1.16.2 SISTEMAS BASADOS EN SOFTWARE.

Generalmente, los sistemas basados en software están caracterizados por su habilidad de procesamiento los cuales se extienden desde sistemas de información para la salud hasta manejadores de datos, siendo el soporte del manejo de conocimientos, incluyendo los avances

recientes cognotados al aparecimiento de la informatica medica, (denominada tambien como computación medica, o medicina computacional). Teniendo un gran desarrollo al diversificarse el uso de las computadoras, para rastrear pacientes, procesar y desiminar resultados de pruebas, asegurando la medicación apropiada.

Siendo de gran interes para promover la aplicación de la inteligencia artificial para el diseño de sistemas capaces de asimilar información.

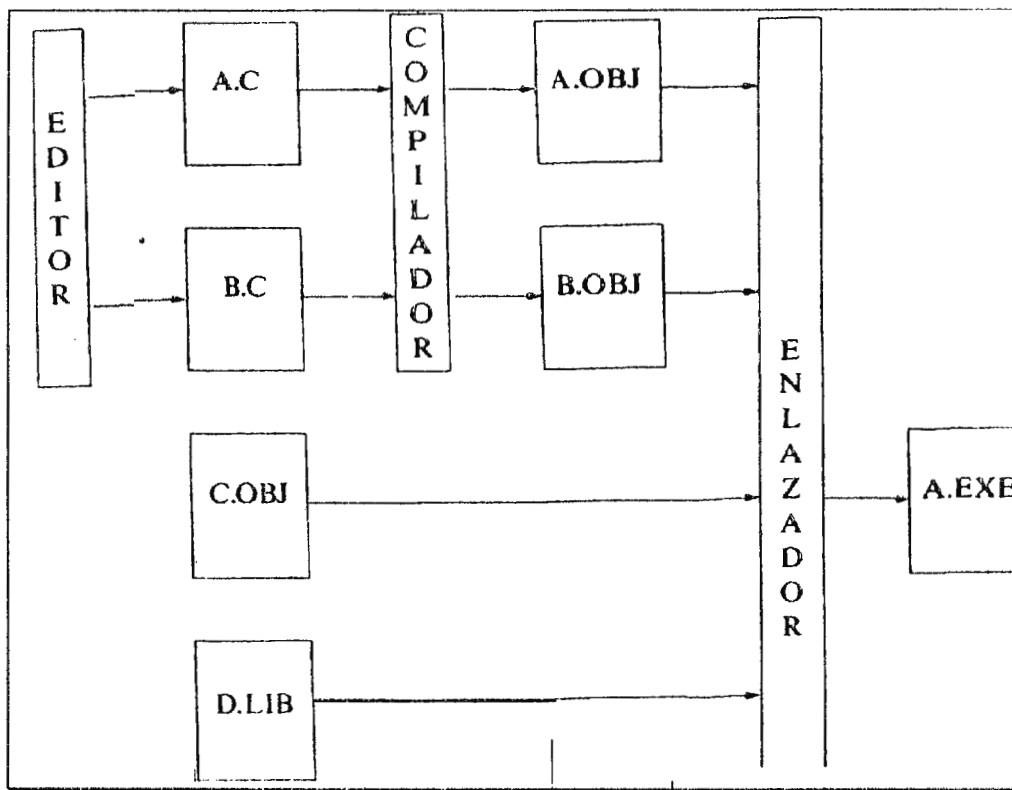
1.17 GENERALIDADES DE EL LENGUAJE C.

Turbo C es un lenguaje de proposito general, y sus principales características son:

- Programación estructurada
- Abundancia de operadores y tipos de datos.
- Codificación en alto y bajo nivel simultaneamente.
- Reemplaza ventajosamente la programación en ensamblador.
- Producción de código objeto altamente optimizado.
- Flexibilidad en el manejo de hardware.

1.17.1 REALIZACION DE UN PROGRAMA EN TURBO C.

Una vez editado el archivo fuente, es compilado en un archivo objeto. El cual es enlazado con las librerías de el sistema, dando lugar a un unico programa ejecutable.



1.17.2 EDICION DE UN PROGRAMA EN TURBO C.

Consiste en escribir en código ASCII las instrucciones de un programa, para su posterior depuración y compilación. Para esto se utiliza un editor de texto que el programa proporciona, en donde se encarga de detectar si la sintaxis de las instrucciones son correctas y proporcionar un menú de opciones referentes a la manipulación del archivo (guardar, renombrar, cerrar, etc.), depuración, y compilación.

1.17.3 ELEMENTOS DEL LENGUAJE TURBO C .

- **Caracteres de Turbo C:**

- Letras mayusculas.
- Letras minusculas.
- Digitos decimales.
- Caracter de Subrayado.
- Caracteres de signo.

Estos caracteres son utilizados para formar las constantes, los identificadores y las palabras Claves de Turbo C.

1.17.4 TIPOS FUNDAMENTALES DE DATOS.

La clasificacion de datos esta dada de acuerdo al numero de bits, y los atributos de los datos asi:

Tipos enteros: Char,int,short,long,signed, unsigned, y Rnum.

Tipos Reales: Float, double, y long double.

Otros tipos: Punteros, arreglos, y estructuras.

1.17.5 ESTRUCTURA DE UN PROGRAMA. EN TURBO C.

Un programa fuente en C es una coleccion de cualquier numero de directrices para el compilador, declaraciones, definiciones, expresiones, sentencias, y funciones.

Todo programa en C debe contener una funcion nombrada Main, y esta funcion esta subdividida en otras funciones que definen rutinas, con una funcion especifica en el programa.

1.17.6 RUTINAS EN LENGUAJE ENSAMBLADOR.

Entre las ventajas de ensamblador comparado con los lenguajes de alto nivel, estan la eficiencia y la velocidad de las rutinas desarrolladas en dicho lenguaje. Pero la desventaja mas grande esta en la programacion de rutinas grandes y complicadas que puede ser tedioso par el programador. Por esta razon el lenguaje ensamblador es a menudo reservado para la ejecucion de pequeñas rutinas especificas dentro del programa de alto nivel .

Dentro de la ejecucion del programa implementado, el lenguaje ensamblador sera util, para las siguientes rutinas:

- Programa adquisitor de datos.
- Ejecucion de interrupciones.

La rutina en lenguaje ensamblador, puede incluirse en el mismo modulo, precedida de la palabra reservada `asm`, esta palabra llama a ensamblador, y puede ejecutarse solo una instruccion o varias de acuerdo al flujograma de la rutina. Esta caracteristica es una ventaja de Turbo C sobre otro lenguaje de alto nivel, y la razon principal de porque fue seleccionado para el desarrollo del programa en el diseño.

1.18 ESTUDIO DEL MENSURADO

El mensurado a estudiar es el Electrocardiograma, variable que registra la condición del sistema cardiovascular, seleccionado tomando en cuenta que es un elemento de diagnostico basico y de gran valor clinico ya que a traves de este se puede establecer un espectro considerable de patologias.

Desde el punto de vista tecnico, los metodos requeridos para la medicion son sencillos y minimamente invasivos.

Acontinuacion se describe brevemente, el valor clinico y características para el diseno del mensurado.

El ECG es la medida de los potenciales medidos sobre la superficie del cuerpo. Sus rasgos significativos son: Las ondas P, Q, R, S y T.

Debido a la cantidad de informacion que provee el ECG se le considera como una tecnica de gran valor para el diagnostico y monitoreo. Puede mostrarse la velocidad de la depolarizacion; arritmias; estado de extrasistoles que sucede cuando dos lugares comandan la depolarizacion, tambien el ECG informa si ha existido un infarto, que son lugares del corazon que no conducen la actividad electrica, debido a la muerte de las celulas cardiacas.

Un ultimo aspecto de relevancia del ECG es que sirve para el reconocimiento de diversas patologias del corazon, siendo la fuente de datos para la ejecucion de poderosos y complejos

metodos analiticos.

Características de diseño:

- Frecuencia cardiaca: 70 rpm
- Amplitud : 0-4mV
- Ancho de banda, para diagnostico: 0.05 - 100Hz
- CMRR: mayor que 10000
- Precision: 5%
- Rango de frecuencias: 5 - 200 Latidos por minuto.

Cabe decir que la naturaleza de este trabajo es la de proporcionar un equipo de caracter didactico, dotando de características de diseño elementales para tal fin.

1.19 EL ELECTROCARDIOGRAFO.

Equipo o sistema capaz de reproducir o graficar o desplegar el electrocardiograma, en esencia esta constituido por un galvanometro sensible y un sistema de amplificacion, provisto de un dispositivo explorador que permite seleccionar los potenciales procedentes de los electrodos (ver fig1.13). Lo enunciado anteriormente nos trata de ubicar las partes fundamentales de un electrocardiografo, aunque esto no esta muy lejos de la realidad un electrocardiografo tipico se rige por este principio funcional.

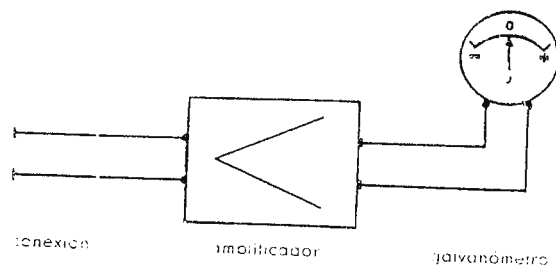


Figura 1.13

El objetivo de este trabajo de graduación no es el de diseñar e implementar un electrocardiografo tipico sino un electrocardiografo de caracter didactico, pero es necesario presentar algunos requerimientos y características específicas que se deben tomar en cuenta cuando se va a diseñar cualquier tipo de electrocardiografo, los cuales ya estan dados como estandares.

1.19.1 REQUERIMIENTOS ESPECÍFICOS DEL ELECTROCARDIOGRÁFO.

El comité en electrocardiografía de la American Heart Association (Asociación Americana del Corazón) hizo recomendaciones para la estandarización de registros correctos de los electrocardiogramas. Algunas de las recomendaciones son las siguientes:

1. Linialidad y distorsión: La desviación de la linialidad deberá ser menor que el 5% de la salida pico-pico para señales con salida pico-pico cuyas amplitudes están entre 5 y 50mm en la gráfica del registro. Para amplitudes pico-pico menores que 5 mm la desviación de la linialidad no deberá ser mayor que 0.25mm estos requerimientos abarcan señales compuestas por componentes de frecuencia entre 0.05 y 100Hz
2. Rango de entrada: Las especificaciones serán aplicadas a señales de entrada con amplitudes que van hasta 10mV pico-pico.
3. Corriente e impedancia de entrada: La impedancia de entrada entre un electrodo terminal y tierra no deberá ser menor que 5 Mega ohmios. El aparato no permitirá corrientes mayores que 1Amperio, fluyendo a través del paciente.
4. Ganancia: Deberán ser fijadas 3 ganancias: 5, 10 y 20 mm/mV
5. Respuesta en frecuencia: La respuesta se considera buena dentro de más o menos 0.5dB sobre el rango de frecuencia desde 0.14 hasta 25Hz

6. Calibración: Un voltaje estandar de 1.0mV debera estar disponible para comprobar la calibración de la ganancia.

7. Salida: La impedancia de salida debera ser menor que 100 Ohmios. La salida a plena escala debera ser mas o menos 1 Voltio.

1.19.2 BLOQUES FUNCIONALES DEL ELECTROCARDIGRAFO.

En la figura 1.14, se muestra el diagrama de bloques del electrocardiografo diseñado, constando estos de las etapas siguientes: Amplificación de las señales electricas del corazon, e filtraje de la señal limitandola en el rango de 0.05 a 100 Hz, aislamiento, aislamiento, amplificación de la señal, sistema de adquisición de datos y control, interface controladora de Entrada/Salida y la etapa final de presentacion y procesamiento de los datos.

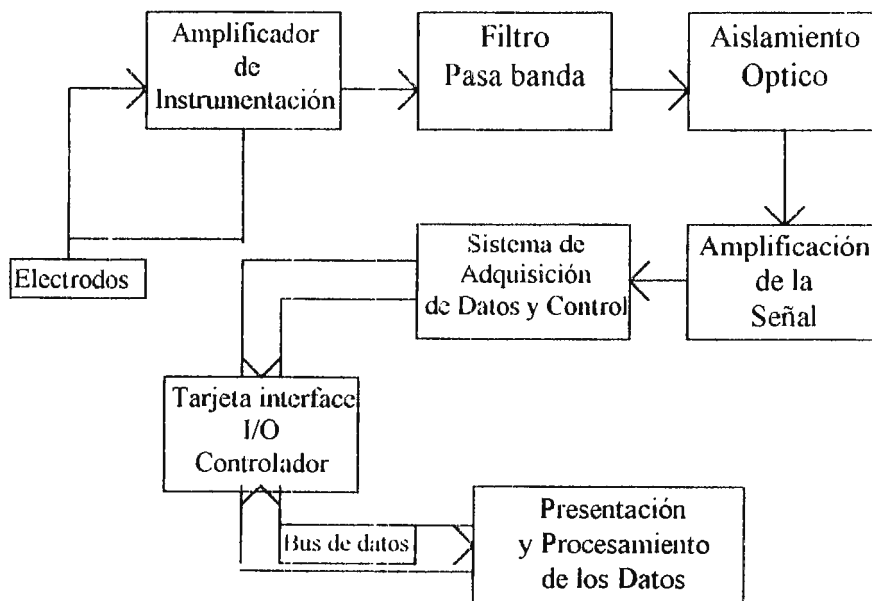


Figura 1.14

A continuacion se explican brevemente cada una de estas etapas, especificando las bases teoricas que competen a la solucion circuital expuesta en el siguiente capitulo.

Etapa 1. Electrodo.

Dispositivos de captación de las señales electrocardiográficas, los cuales convierten los biopotenciales a señales eléctricas para que estas puedan ser enviadas al amplificador de instrumentación.

Etapa 2. Amplificador De Instrumentación.

La señal ECG se obtiene como el resultado de la diferencia de potenciales entre dos puntos por ejemplo entre el brazo derecho y la pierna izquierda por lo que hay que utilizar un amplificador diferencial para detectar esta señal, este a su vez debe presentar una impedancia de entrada muy alta, y una alta razón de rechazo en modo común.

Etapa 3. Filtro.

Esta detiene todas aquellas señales indeseables para nuestra medición, a la vez suministra la ganancia final y el ancho de banda deseado, esta etapa es importante y necesaria para conseguir las características de respuesta en frecuencia adecuadas para el caso de 0.05 a 100Hz.

Etapa 4. Aislamiento.

Una de las consideraciones importantes al diseñar un amplificador ECG es la protección del paciente bajo prueba ya que el paciente puede tocar de manera accidental un punto de tensión elevada o una masa. Los circuitos de aislamiento eléctrico introducen una impedancia elevada y una corriente de pérdida baja entre la parte del amplificador conectada al paciente y los circuitos de salida que se conecta a los instrumentos de monitoreo, en otras palabras es su función principal es aislar ohmicamente al paciente del resto de la maquinaria. Las técnicas utilizadas principalmente son dos:

Aislamiento tipo óptico y aislamiento tipo magnético.

Etapas 5. Amplificador De Ganancia Variable.

Esta etapa amplifica la señal ECG de trayectoria de salida a osciloscopio, pasando antes por una etapa de filtrado.

Etapas 6. Sistema De Adquisición De Datos Y Control.

Esta etapa realiza el acondicionamiento y conversión de la señal de características analógica, con el fin de establecer una señal de carácter discreto, proporcional a la señal de característica analógica en la entrada de dicha etapa.

Etapas 7. Tarjeta Interface I/O Controladora.

Se encarga de adaptar los niveles de voltaje e impedancia entre el sistema de adquisición de datos y la computadora, a la vez realiza la función de control de flujo de los datos desde y hacia la computadora.

Etapa 8. Presentación Y Procesamiento De Los Datos.

Presentación en forma gráfica de la señal de ECG, en este caso en el monitor de la computadora, exhibiendo a la vez parámetros importantes de la misma en forma numérica, como: Frecuencia cardíaca, Voltaje pico de la señal, etc.

1.20 PROBLEMAS FRECUENTES ENCONTRADOS EN EL ELECTROCARDIOGRAFO.

Hay muchos problemas que se deben tomar en consideración en el diseño y aplicación de un electrocardiografo los cuales deben ser del conocimiento del personal que esta en frecuente contacto, manejo y analisis de equipo medico, por lo que se describen los problemas más comunmente encontrados en un electrocardiografo y algunas de sus causas , las cuales son:

1. Distorsión En Frecuencia:

El electrocardiografo no siempre reúne los standares sobre la respuesta en frecuencia descrita, cuando esto sucede, la distorsión en frecuencia es vista en el electrocardiograma. La cual se puede ver en diferentes frecuencias.

Frecuencia alta, la cual causa recortamiento en las partes mas puntiagudas de las formas de onda. Haciendo desminuir la amplitud del complejo QRS.

Frecuencia baja esta da una distorsión en la base del ECG.

Esto segun sea la respuesta de frecuencia del equipo que se este usando.

2. Distorsión Por Corte O Saturación.

Esta distorsión se da por los voltajes de offset (nivel de Voltaje de corriente directa) altos en los electrodos, ó los amplificadores mal ajustados en el electrocardiografo los cuales pueden modificar significativamente la apariencia del ECG. En el cual se notan los picos del complejo QRS que estan recortados, puesto que la salida del amplificador no puede exceder el voltaje de saturación, tambien se puede notar las partes más bajas del ECG. Que estan recortadas resultado de una saturación negativa de una parte de amplificador observandose la base que es perfectamente plana, los picos de las ondas P y T pueden ser atenuadas notandose en el registro o pueden estar abajo del nivel de corte, apareciendo solo la onda R.

3. Lazos De Tierra.

Se sabe que cada aparato electrico tiene su propia conexión a tierra ya sea atravez de la linea de potencia, o alambres conectados a tierra directamente.

Un lazo de tierra puede existir cuando dos maquinas son conectadas al paciente. Ejem. Electrocardiografo y maquina "X" las cuales tienen electrodos de tierra unidos al paciente en donde el electrocardiografo esta aterrizado a travez de la linea de potencia la cual es diferente a la maquina X, esta puede estar a un potencial diferente al tierra de el electrocardiografo. Por lo tanto fluira una corriente al electrodo de la maquina X sobre el paciente y entonces a travez del paciente al electrodo de tierra del electrocardiografo y a lo largo de este alambre de derivación al punto de tierra de el electrocardiografo, representando un problema en cuanto a seguridad. En donde esto puede elevar el potencial del cuerpo del

paciente a algún voltaje por encima de la tierra menor, o con lo cual la instrumentación se puede ver afectada.

Por lo que el lazo de tierra puede ser eliminado conectando las dos máquinas a una misma tierra y con una sola conexión al paciente.

4. Alambres De Derivaciones Abiertos

Este caso trata cuando los alambres conectados a los electrodos de biopotenciales pueden estar desconectados de su respectivo electrodo o arruinado por un manejo excesivo o brusco en tal caso el electrodo ya no está conectado al electrocardiografo. Donde los potenciales pueden ser altos y ser inducidos en el alambre abierto debido a campos electricos emanados de las lineas de potencia o de otras fuentes que esten en el vecindario con la maquina. Siendo el resultado notorio.

5. Anomalias Por Transientes Electricos Grandes.

Esto se da cuando un paciente se le está tomando el E.C.G y la defibrilación cardiaca. el cual es un voltaje alto de tal manera que los transientes de potenciales pueden ser observados a través de los electrodos, donde los potenciales son de diversos ordenes de magnitudes. Mayores que los normales encontrados en el E.C.G los cuales pueden causar deflexiones abruptas en el E.C.G provocando saturación de los amplificadores del electrocardiografo; estas se pueden aliviar reduciendo la fuente de disturbio puesto que no se tiene tiempo para desconectar un electrocardiografo cuando el paciente está siendo defibrilado.

6. Interferencias De Aparatos Electricos.

Una fuente mayor de disturbio cuando se esta registrando o monitoreando un E.C.G, es el sistema electrico de potencia el cual provee otras conexiones a otras piezas de equipos por lo tanto el campo electrico de acoplamiento entre las lineas de potencia y el electrocardiografo y/o el paciente es el resultado de los campos electricos circundantes de las lineas de potencia mayores y los cordones de potencia conectados a diferentes aparatos.

CAPITULO II

2.0 METODOLOGIA DE SOLUCION

En el presente capitulo se exponen las soluciones tanto circuitales como software para el tratamiento y procesamiento de la señal electrocardiografica. Dichas soluciones estan seccionadas respectivamente a las etapas que le competen, concluyendo con el objetivo de llevar dicha señal al ambiente de un computador.

La funcion de este sistema de adquisicion , tratamiento y presentación de la señal E.C.G. es la de amplificar las señales electricas del corazon, suprimiendo señales no deseadas como ruido. Para tal causa se utilizan amplificadores diferenciales que presentan impedancias de entrada alta y alta relacion de rechazo de señales en modo comun. A esta etapa le sigue la etapa que realiza una seleccion de frecuencias. A su vez este sistema de adquisicion ECG debe diseñarse para limitar los riesgos de corriente que pueden pasar atraves del cuerpo del paciente lo que se obtiene aislando electricamente el equipo de el paciente, a esta etapa le sigue la de amplificacion, acondicionamiento y conversion de la señal E.C.G que dicho sistema se encargara de limitar la señal a un formato discreto (binario), le sigue la etapa de interface, en la cual se controlara el flujo de los datos desde y hacia la computadora, a la vez de proveer la transmision casi instantanea de los datos con un respectivo aislamiento, proteccion de los equipos y adaptacion de niveles de voltaje integrandose a esta una etapa de decodificación para la selección de los puertos. Y finalmente una vez los datos esten introducidos en la computadora via puerto de expansión, mediante el software apropiado sera capaz de leer los datos de la interface, procesarlos y desplegarlos en forma grafica, generandose conjuntamente

en el tiempo indicado las señales de lectura y escritura de los datos.

Los componentes que se utilizan para su realización son uno o mas amplificadores operacionales con características de entrada JFET, con las resistencias externas y condensadores que permiten la realización circuital completa. Además se ocupan circuitos integrados lineales como: osciladores controlados por voltajes, convertidores de frecuencia voltaje, convertidores analogo-digital, interface periférica programable, circuitos integrados de tecnología TTL y algunos registros o dispositivos de memoria, también circuitos encapsulados fotoacopladores que proveen el aislamiento óptico necesario para tal realización.

En cada etapa se especificaran las deducciones matemáticas (formulas) para cada configuración circuital específica.

Así como el dimensionamiento de los componentes, basado en las características del diseño particular, en los criterios que especifican los rangos de los mismos para una operación satisfactoria de los componentes electrónicos (circuitos integrados) involucrados, tomando en cuenta, su respuesta de frecuencia, análisis en pequeña señal, y especificándose además la justificación al seleccionar un circuito integrado específico.

En cada etapa se mostraran el diagrama especificando el número de pines y polarización de voltaje.

2.1 DIAGRAMA DE BLOQUES

El diagrama de bloques mas general de la circuiteria analogica, digital y software es el mostrado acontinuacion. Esta es la configuracion final que tendra tal circuiteria como resultado de el proceso diseño. Ver figura 2.1

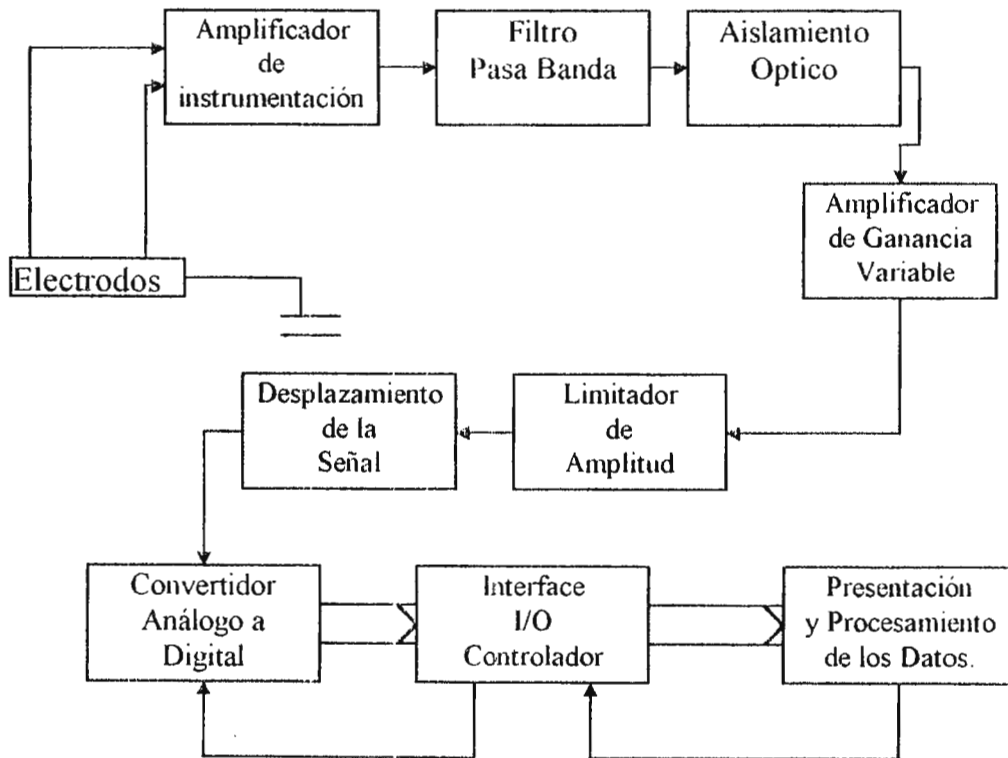


Figura 2.1

En este diagrama se observa la existencia de una sola trayectoria de la señal electrica, que se dirige hacia el amplificador de instrumentacion.

Esta trayectoria es la que se inicia en el bloque denominado Electrodo. Una vez en el amplificador de instrumentacion se puede observar la existencia de una trayectoria unica que esta compuesta de 9 etapas: Amplificador de instrumentacion, filtrado, aislamiento, ganancia variable, limitador de amplitud, desplazamiento de la señal, convertidor analogo-digital, interface I/O controladora y presentacion y procesamiento de los datos.

El amplificador de instrumentacion debe ser capaz de amplificar las señales ECG, presentando una impedancia de entrada grande, un alto rechazo en modo comun y nivel de ganancia grande aproximadamente de 100 V/V.

Con el filtro se pretende limitar el canal de frecuencia a un rango de 0.05 a 100Hz(diagnostico), rango efectivo de trabajo de la señal ECG , por consiguiente se puede ver que debera ser un filtro de pasa banda y ala vez este poseera una ganancia de 10 y en conjunto con el amplificador de instrumentacion se lograra una ganancia de 100.

Despues de las etapas anteriores cabe decir que los amplificadores operacionales seran compensados a la desviacion de los voltajes de entrada, causados por desbalances pequeños pero inevitables en el interior de el amplificador operacional.

Estas desviaciones repercuten en el voltaje de salida de el amplificador operacional, aunque a simple vista estas variaciones no parezcan afectar nuestro sistema, se debe decir que son las situaciones que nos afectan duramente ya que el tipo de señal a captar y procesar esta en el orden de las decimas de milivoltios.

A la salida de las etapas de amplificación y filtraje se situaran un capacitor de acople el cual eliminara cualquier componente de D.C o voltajes offset introducidos por los electrodos que saturan la salida de el sistema.

Con la tercera etapa, circuito de aislamiento, la cual incluye una etapa de desplazamiento que suma ala señal de ECG un offset, debido a que con este voltaje se logra producir la frecuencia de portadora de el VCO (oscilador controlado por voltaje) o se logra producir la frecuencia central. Y la etapa en si aislara la entrada, de la salida obteniendo el aislamiento ohmico requerida entre estas.

Luego la etapa de ganancia variable a la salida de la etapa de aislamiento pretendiera ajustar la ganancia a rangos especificados por el usuario, esta ganancia sera de 1 a 15. A la salida de esta etapa sera necesario colocar otro filtro pasa-bajo que limite nuevamente el rango de frecuencia y ademas purifique la señal hacia el resto de las demas etapas.

En la quinta, sexta, septima hasta la novena etapa, se puede observar en el diagrama existencia de las etapas tipicas de un sistema adquisitor de datos, etapa de digitalizacion, conversion A/D, acondicionamiento, (normalizacion de señal de E.C.G) y presenatcion y procesamiento de los datos (P.C y software)

La señal proveniente de la etapa de aislamiento es normalizada por medio de circuitos recortadores y limitadores de amplitud los cuales seran capaz de llevar la señal al rango de cero a cinco voltios de una forma lineal,(que no afectan la señal) y con ganancia unitaria.

Con la etapa de conversión analógico a digital se pretende digitalizar la señal por medio de convertidores A/D existentes en el mercado con un grado de precisión elevado y para un efectivo funcionamiento se necesiten componentes externos fáciles de adquirir. A su vez deberá poseer un bus de datos de 8 bits congruente con la resolución a necesitar y compatible con los niveles de voltaje a utilizar. (niveles TTL)

Después prosigue la etapa de interfaz I/O que deberá guardar características eléctricas y mecánicas congruentes con el convertidor A/D y la computadora en base a criterios de diseño, velocidad de transmisión, número de bits, etc. por consiguiente deberá ser paralela y con características de transmisión bidireccional.

Finalmente se encuentra la computadora (PC) que en su interior alojara el software capaz de realizar el objetivo final, presentar de forma gráfica la señal E.C.G y el respectivo cálculo de la frecuencia cardíaca.

2.2 AMPLIFICADOR DE INSTRUMENTACION.

Este realiza tres funciones.

1. Entregar una ganancia de voltaje alto.
2. El voltaje de salida es la amplificación de la diferencia de las señales en los terminales de entrada: Rechazando así, cualquier señal de modo común.
3. Presentar una impedancia de entrada muy alta.

Las características anteriores cumplen con la configuración de el amplificador operacional como amplificador diferencial.

Se puede observar en la figura 2.2 la configuración y dimensión de los componentes. Las entradas de este amplificador de ECG se envían directamente a las 2 entradas no inversoras de los dos amplificadores operacionales. Por consiguiente, la impedancia de entrada resulta muy alta.

ANÁLISIS Y DISEÑO.

$$I_{R1} = I_{RT} \quad (1)$$

$$(V_{o1} - V_{o2}) / (2R_1 + R_T) = I_{RT} \quad (2)$$

$$I_{RT} = (V_1 - V_2) / R_T \quad (3)$$

Igualando (2) con (3) por la ecuación (1), tenemos:

$$(V_{o1} - V_{o2}) / (2R_1 + R_T) = (V_1 - V_2) / R_T \quad (4)$$

$$(V_{o1} - V_{o2}) / (V_1 - V_2) = (2R_1 + R_T) / R_T \quad (5)$$

Aca se puede observar que se presenta una ganancia diferencial. Debido a que " $V_{o1} - V_{o2}$ " es el voltaje de salida diferencial y " $V_1 - V_2$ " es el voltaje de entrada diferencial, entonces:

$$A_d(\text{ganancia diferencial}) = (2R_1 / R_T) + 1 \quad (6)$$

Si observamos de la fórmula (5) que si nosotros tenemos el mismo voltaje de entrada o sea $V_1 = V_2$ (voltajes de entrada en modo común), nosotros obtendríamos una salida diferencial " $V_{o1} - V_{o2}$ " igual a cero. Esto resulta importante para el caso en que se presenten señales equivalentes a cada uno de los electrodos, debido a que el potencial de el cuerpo humano no es igual a el de tierra. Por lo anterior el amplificador presenta un parametro característico denominado relación de rechazo en modo común (CMRR).

$$CMRR = \text{Ganancia diferencial} / \text{Ganancia en modo común}.$$

Idealmente la ganancia de modo común debiera ser cero, pero esto no es realidad, causando que este parametro CMRR alcancen valores de 100000 o 100dB.

Debido a esta ganancia en modo comun se debe ocupar alguna tecnica que reduzca la desviacion de el voltaje de entrada, la cual posee una relacion directa en el CMRR y por consiguiente con las 2 ganancias: diferencial y modo comun

Existen muchas tecnicas y algunas especificadas por el fabricante, pero en este caso se ocupo una que se soporta bajo un circuito de anulacion de voltaje-salida tipicos, ver figura 2.3.

En este circuito se conecta un potenciometro de ajuste fino entre las terminales llamadas anulacion de desviacion con la terminal central de el potenciometro conectada a la fuente positiva de voltaje.

Para el amplificador diferencial se requiere una ganancia de 10.

Se ha utilizado dos amplificadores operacionales LF356, los cuales poseen entradas tipo JFET, con pines para la anulacion de desviacion, coneccion a fuente bipolar de $\pm 0 - 18V$ tipico.

En nuestro caso se utilizara una fuente bipolar de $\pm 0 - 12V$ ya que es un voltaje bipolar aceptable para todos los circuitos integrados lineales a ocupar.

Como se expreso anteriormente se especifica una ganancia de 10 para esta etapa, ya que formara parte de una seccion de etapas que en conjunto logran una ganancia de 1000, debido a que las ganancias en una disposiion en serie se multiplican.

De la equacion (6):

$$A_d = 10 = 2(R_1/R_t) + 1$$

$$9/2 = R_1/R_t$$

Si escogemos un resistor para R_1 de 12 Kilo Ohmios, por cierto un resistor de precision obtenemos:

$$R_t = (2 \times 12K) / 9 = 2.66 \text{ Kilo Ohmios}$$

Por lo anterior :

$$\underline{R_1 = 12 \text{ Kilo Ohmios } \frac{1}{4} \text{ Watt.}}$$

$$\underline{R_t = 9.2666 \text{ Kilo Ohmios (pot. De ajuste fino)}}$$

Y para anular las desviaciones del voltaje de entrada se instalo, un potenciómetro de 10 kilohmios entre los pines de anulacion de desviacion y el polo positivo de la fuente bipolar (+12V).

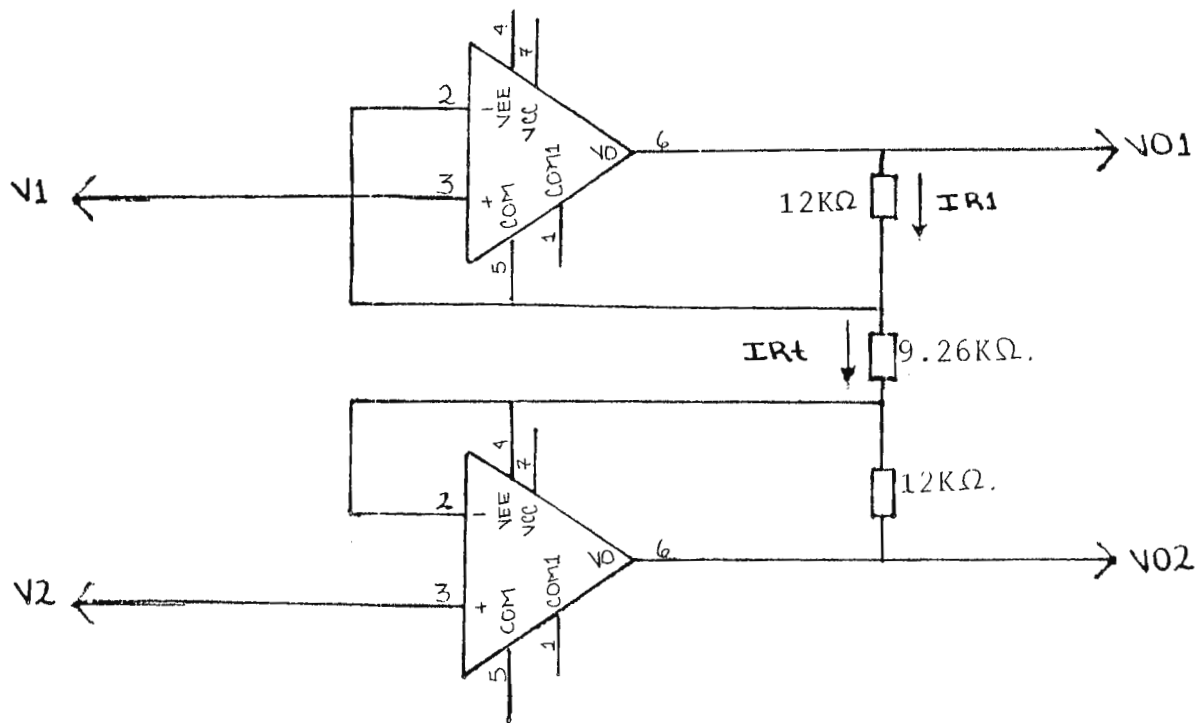


Figura 2.2

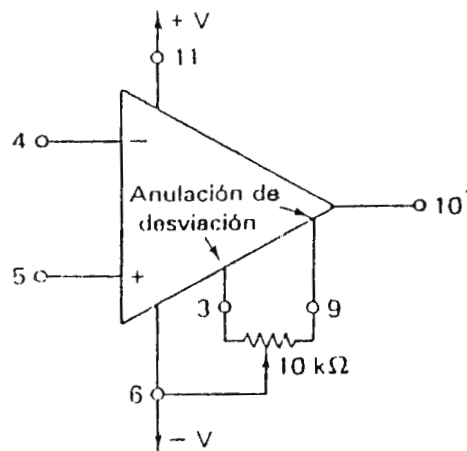


Figura 2.3

La salida de la etapa o circuito anterior es del tipo diferencial, con la cual solamente se pueden impulsar cargas flotantes; cargas que no poseen ninguna terminal conectada a tierra. Si no se logra la referencia a tierra de la señal E.C.G no la podremos transmitir y además necesitaremos una sola señal que represente las diferencias de las señales de entrada referenciadas por un punto común, que será la señal total de el electrocardiograma; para lograr esto se debe agregar un circuito que convierta un voltaje diferencial de entrada en un voltaje de salida de extremo único y que a su vez amplifica dicha diferencia.

La configuración que realiza la operación anterior se muestra en la figura 2.4.

ANÁLISIS Y DISEÑO

Aplicando el teorema de superposición

$$V_o = V_{oy} + V_{ox} \quad (8)$$

Si $V_{oy} = 0$, entonces $V_o = V_{ox}$

Tenemos por análisis de nodos:

$$[(V_o - V_x) / R_2] = [(V_x - V_{ox}) / R_3]$$

Si $V_x = 0$; y $V_x = V_y$

$$V_{ox} = (-R_3 / R_2) \times V_{o1} \quad (9)$$

si $V_{o1}=0$ por nodos en (V_x).

$$V_x/R_2 = [(V_{oy} - V_x) / R_3] \quad (10)$$

Obteniendo V_y por particion de voltaje:

$$V_y = [R_5 / (R_4 + R_5)] \times V_{o2} \quad (11)$$

Despejando V_x de la ecuacion (10):

$$V_x [(R_3/R_2) + 1] = V_{oy}$$

$$V_x = [(R_2 \times V_{oy}) / (R_3 + R_2)] \quad (12)$$

Si se sabe que:

$$V_x = V_y$$

Igualando la ecuacion (11) con (12)

$$[(R_3 \times V_{o2}) / (R_4 + R_5)] = [(R_2 \times V_{oy}) / (R_3 + R_2)] \quad (13)$$

Despejando V_{oy} de (13):

$$V_{oy} = [(R_3 + R_2) \times (R_5) \times (V_{o2})] / [(R_4 + R_5) \times R_2]$$

$$\text{Si } V_o = V_{ox} + V_{oy}$$

$$V_o = [((-R_3) / (R_2) \times V_{o1}) + [((R_3 + R_2) \times R_5 \times V_{o2}) / ((R_4 + R_5) \times R_2)]$$

$$\text{Si deseamos } A = V_o / (V_{o2} - V_{o1})$$

Se debe cumplir que:

$$R_3 / R_2 = [(R_2 + R_3) / (R_4 + R_5)] \times (R_5 / R_2)$$

De lo anterior.

$$R_3 = [(R_2 + R_3) / (R_4 + R_5)] \times R_5$$

$$\text{Si } R_5 = R_3$$

$$[(R_2 + R_3) / (R_4 + R_3)] = 1$$

Despejando R_4

$$R4 = R2$$

Por tanto:

$$V_o = [(-R3 / R2) V_{o1}] + [(R3 / R2) V_{o2}]$$

$$V_o = (V_{o2} - V_{o1}) (R3 / R2)$$

$$\underline{V_o / (V_{o2} - V_{o1}) = R3 / R2 = A} \quad (14)$$

De la formula anterior observamos que se puede amplificar la diferencia de voltaje($V_{o2}-V_{o1}$) por un factor igual a $R3/R2$, ocupando resistores iguales a la entrada inversora y no inversora de el amplificador operacional, y el resistor de retroalimentacion de la entrada inversora igual al de la entrada no inversora a tierra, con esto se logra una ganancia entera.

Para este circuito se eligio un amplificador LF356 JFET input, y resistencias de precision, las cuales se dimensionaron segun las carecteristicas de ganancia especifica para esta etapa, ademas se coloco un potenciometro de ajuste fino de 20Kilo ohmios entre las terminales de anulacion de desviacion y $+V_{cc}$, para anular la desviacion de voltaje de entrada en analisis de pequeña señal.

Para este circuito se especifica una ganancia de 10.

Figura 2.4 + VCC

Acontinuacion, prosigue una etapa amplificadora que determina la ganancia total del sistema, de acuerdo a la especificada por las características de diseño.

2.3 FILTRO PASA BANDA.

Etapa final dentro de la amplificación E.C.G, que determina la ganancia final necesaria además de brindarle al sistema su respectiva respuesta en frecuencias, y de eliminar de impurezas la señal E.C.G.

Para ello se utilizara, la configuración de dos filtros uno de paso-alto de 0.05Hz a altas frecuencias y el otro de pasa-bajo de 0 a 100Hz, o sea frecuencia de corte de 100 Hz, componentes de frecuencia mayor que 100Hz y menores de 0.05 Hz, serán atenuadas, no apareciendo a la señal de salida.

Para tal función se elige la configuración de un filtro de segundo orden este orden es el que determina la cantidad del filtro entre más alto es la respuesta en frecuencia del filtro se acerca a la ideal, además será capaz de amplificar las señales para dicho rango de frecuencias.

para lograr tales especificaciones.

Se emplearán un filtro pasa-bajo Butterworth de segundo orden que es conocido como filtro de magnitud maximamente plana ya que la función de transferencia se elige de tal forma que la curva de respuesta, en magnitud sea lo más posible dentro de la banda de paso del filtro

presentando linealidad con una atenuación de 40 dB/dec. en el caso de el pasa-alto y de -40dB/dec en el filtro pasa bajo, después de que ocurre la frecuencia de corte.

Para el filtro pasa-alto se ocupará un filtro Butterworth sin ganancia y para el filtro pasa-bajo se ocupará KRC debido a que la K indica ganancia y RC indica el tipo de elementos pasivos a ser usados. Se eligieron dichos filtros porque presentan ganancia, ocupan un solo amplificador operacional, se implementan con elementos pasivos hallados en el mercado y son de segundo orden.

ANÁLISIS Y DISEÑO(Filtro Pasa - Alto)

La configuración de este circuito se muestra en la figura 2.5

Pasos

1. Escogase una frecuencia de corte, ω_c o f_c
2. Hagase $C_1 = C_2 = C$ y elegir un valor conveniente
3. Calcule R_1 mediante:

$$R_1 = 1.414 / (2\pi \times C) \quad (15)$$

4. $R_2 = 0.5 \times R_1$ (16)

5. Para minimizar la cc desviada, hagase $R_f = R_1$

Para la solución circuital se utiliza un amplificador operacional Lf356N Jfet Input. compensado contra la desviación de voltaje de entrada por medio de un potenciómetro de ajuste fino (20K) entre las terminales de anulación de desviación.

En esta etapa se establece la selección de frecuencias para el caso en el cual no se permite el paso de frecuencias menores a 0.05 Hz, por si los electrodos introducen un voltaje de D.C al sistema, esta etapa no posee ningún tipo de ganancia ya que la etapa siguiente la proporciona.

Siguiendo los pasos anteriores:

Se elige un capacitor de 220 μ f y una frecuencia de corte de 0.05 Hz.

Al calcular R1, mediante la ecuación (15):

$$R1 = 1.414 / (2\pi \times 100\text{Hz} \times 220 \text{ micro-faradios})$$

$$R1 \cong 20 \text{ Kilo Ohmios}$$

Sabiendo el valor de R1, se puede calcular R2, por medio de la ecuación (16).

$$R2 = 20 \text{ Kilo Ohmios} / 2$$

$R_2 = 10 \text{ Kilo Ohmios}$

Por tanto:

$C_1 = C_2 = 220 \text{ micro-faradios } 16 \text{ Voltios}$

$R_1 = 20 \text{ Kilo Ohmios } \frac{1}{4} \text{ Watt}$

$R_2 = 10 \text{ Kilo Ohmios } \frac{1}{4} \text{ Watt}$

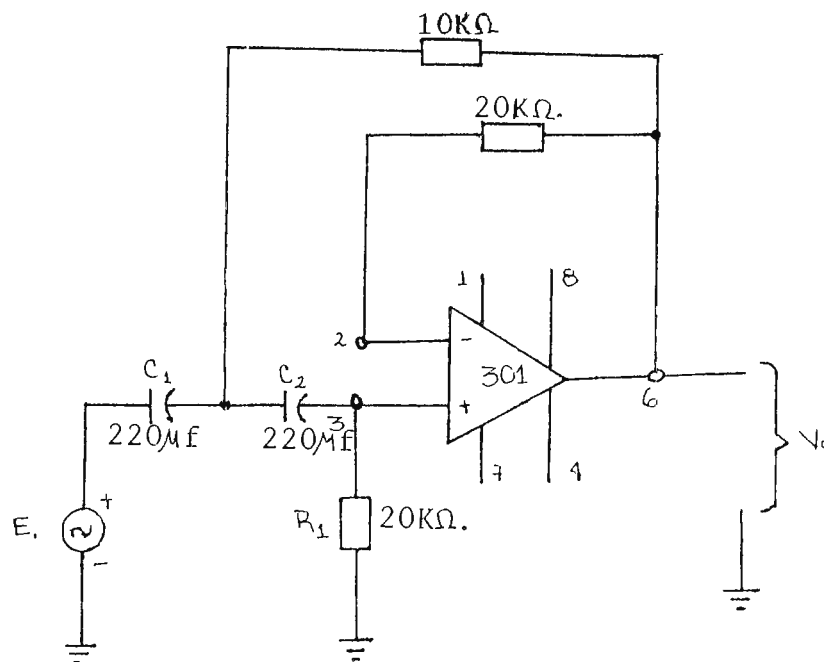


Figura 2.5

ANÁLISIS Y DISEÑO (Filtro Pasa - Bajo)

La configuración de esta etapa la muestra la figura 2.6

$$V_o = [1 + (R_3 / R_4)] V_p \quad (17)$$

Cuya función de transferencia es:

$$H = K / [1 - (f / f_o) + (j / Q) (f / f_o)] \quad (18)$$

$$K = 1 + (R_B / R_A) \quad (19)$$

$$f_o = 1 / (2\pi \times \sqrt{mn} \times R C) \quad (20)$$

$$Q = [\sqrt{mn} / (m + 1 + mn (1 - K))] \quad (21)$$

La respuesta en frecuencia o sea el diagrama de Bode de ganancia (H), se muestra en la figura 2.7.

Solo que la ganancia (K) subirá esta respuesta hacia un valor específico. Como se observa de la fórmula (Q) depende de (K) donde (Q) determina la calidad de un filtro .

De las formulas anteriores tambien se obtiene que:

La frecuencia de oscilacion depende solamente de los valores de R y C.

Asi a la entrada de este circuito vendra la señal E.C.G. amplificada por una ganancia de 100.

Para la solucion circuital se utiliza un amplificador operacional LF356N Jfet Input. compensado contra la desviacion de voltaje de entrada por medio de un potenciómetro de ajuste fino (20K) entre las terminales de anulacion de desviacion.

En esta etapa se establece la seleccion de frecuencias para el caso de monitarizacion , segun las características del amplificador de E.C.G, de una banda de 0.05 Hz a 100Hz para contemplar la señal de impurezas, y hacer mas selectivas la respuesta en frecuencia, para tal caso se especifica una frecuencia de corte igual a 100Hz, y ademas el amplificador del E.C.G. debera poseer una ganancia total de 1000 para conservar una proporcionalidad lineal de la ganancia para esto se requerira una ganancia de 10.

entonces:

$$A = 10 = K$$

$$F_c = 100 \text{ Hz}$$

De la curva de respuesta en frecuencia del filtro, ver la figma 2.7.

Se selecciona una Q igual a la unidad, para poseer una señal de este tipo con características ideales de respuesta.

De la ecuación (21)

$$\text{si } Q = 1 \text{ y } K = 10$$

Y si se escoge $\sqrt{mn} = 1$; Podemos obtener " m "

$$Q = 1 / [(m + 1) + (1 - 9)]; \quad m + (-8) = 1; \quad m = 9$$

$$\text{y si } m = 9; \text{ y } \sqrt{mn} = 1$$

$$n = 1 / 9$$

Si se sabe que $\sqrt{mn} = 1$ y que $f_c = 100\text{Hz}$

De la ecuación (20) tenemos que:

$$RC = 1 / [(2\pi) \sqrt{mn} \times 100\text{Hz}]$$

si se escoge un capacitor de 1 micro-faradios para C .

$$R = 1 / [(2\pi) \times 100 \text{ Hz} \times 1\mu\text{f}].$$

$$R = 1.591 \text{ Kilo Ohmios}$$

Se escoge un valor de 1.5 Kilo ohmios

$$mR = 9 \times 1.5 \text{ Kilo Ohmios} = 13.5 \text{ Kilo Ohmios}$$

Se elige un valor de 15 Kilo Ohmios ; $mR = 15 \text{ Kilo Ohmios}$

$$nC = (1/9) \times 1 \text{ micro-faradio.}$$

$$nC = 0.111 \text{ micro-faradio}$$

Se elige un valor de 0.1 micro-faradio; $nC = 0.1 \text{ micro-faradio}$

Si por ultimo, $K=10$

$$K = 10 = 1 + (R_B / R_A)$$

$$R_B / R_A = 9$$

y si $R_A = 1 \text{ Kilo Ohmio}$, $R_B = 9 \text{ Kilo Ohmio}$

Para lograr el valor de R_B se ocupó un potenciómetro de ajuste fino de 15 Kilohmios.

Por tanto:

$C = 1$ micro-faradio 10 Voltos

$R = 1.5$ Kilo Ohmios $\frac{1}{4}$ Watt

$mR = 13.5$ Kilo Ohmios $\frac{1}{4}$ Watt

$nC = 0.1$ micro - faradios 10 Voltios

$RA = 1$ Kilo - Ohmio

$RB = 9$ Kilo Ohmios (pot. de ajuste fino)

La solución resultante de esta etapa se muestra en la figura 2.6

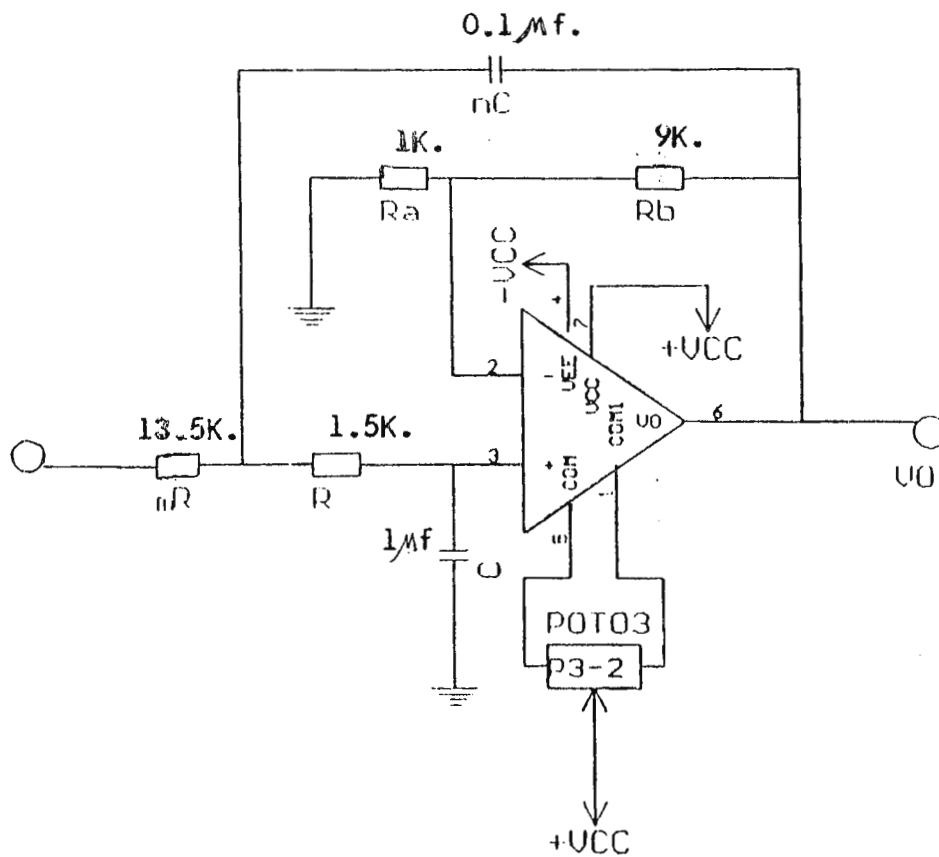


Figura 2.6

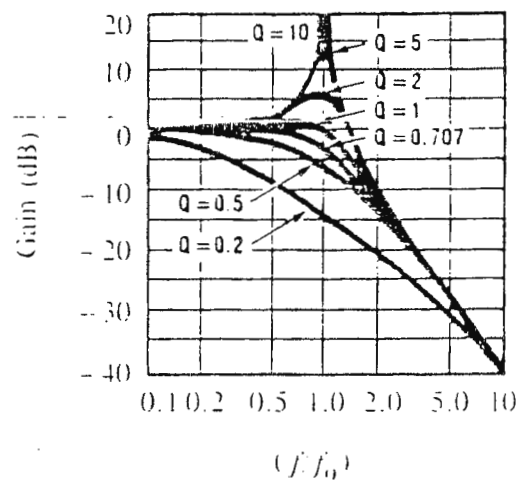


Figura 2.7

Después de la etapa anterior le continua la etapa de aislamiento que provee el aislamiento ohmico del paciente de la maquinaria (Etapa de acople).

2.4 AISLAMIENTO

En esta etapa se ofrece una proteccion al paciente al eliminar cualquier señal de 60Hz en el sistema y ademas se pretende eliminar cualquier tipo de interferencia en el sistema hasta la visualizacion de la señal de E. C. G. (monitarizacion).

En esta etapa se ocupa una tecnica de modulacion y demodulacion tipo asincrona. A la vez ocupando como dispositivo aislador un optoacoplador que es una especie de aislador optico, para lograr la modulacion de la señal E.C.G. se realiza por medio de un VCO, osea, un oscilador controlado por voltaje, el cual acepta un nivel analogo de entrada que debe ser positivo, y genera frecuencia en forma de onda cuadrada bipolar a su salida .

Esta señal cuadrada posee voltajes arriba de los TTL, con un optoisolador se puede proveer el aislamiento al hacer llegar la onda cuadrada a este y asi generar a su salida la misma onda cuadrada por la actuacion y desactivacion de un led interno que puede causar el swticheo de un transistor o compuerta de smitch triger a su salida, con la cual la señal debe ser tratada para volverla a su estado original, una vez en su estado ariginal es introducida a un circuito lineal integrado que hace la conversion de frecuencia a voltaje (demodulacion) obteniendose de nuevo la señal E.C.G. a la salida con la ayuda de un filtro pasa-bajas:

Aca los niveles de aplicacion se reducen. Esta etapa solo obedece a que exista aislamiento por lo cual las características del diseño se basan sobre los rangos de operacion de los elementos y los criterios del diseñador.

Para la sub-etapa de modulacion, se utilizara un VCO, que posee la caracteristica de ocupar frecuencias de portadora 10 veces mayor que la señal de E.C.G. , que a la vez su voltaje de alimentacion sea compatible con los demas circuitos integrados que operan en una region lineal aceptables de los rangos de voltaje de entrada y salida y que la portadora se pueda generar por la inclusion de elementos pasivos externos; resistores, capacitores y de facil configuracion con existencia extensa en el mercado.

Para ello se seleccionaron del linear data book (anexo).

El VCO (oscilador controlado por voltaje) LM566, son utilizados para generar ondas cuadradas, las frecuencias de operacion son lineales al voltaje de control, y la frecuencias es a la vez funcion de un resistor y capacitor externo. Posee un rango de alimentacion de 10 y 24 voltios ,caracteristicas de modulacion lineal (anexo) y dentro de sus aplicaciones se encuentra la modulacion de FM (frecuencia modulada).

El diagrama de aplicacion tipica con sus componentes ya dimensionados se muestra en la figura 2.8.

ANALISIS Y DISEÑO.

El fabricante especifica:

$$f_o = [2 (V^+ - V_5)] / [R_1 \times C_1 \times V^+] \quad (22)$$

en donde:

La resistencia R1 puede oscilar entre los valores de 2K y 20K.

V_s = Voltaje de entrada de modulacion.

V_+ = Es el voltaje positivo de la fuente.

C1 puede ser cualquier valor.

En el anexo al final del texto se muestran las curvas de funcionamiento típico y las características eléctricas.

Para la solución circuital como se expresó anteriormente se utilizó un CI LM566 un oscilador controlado por voltaje, que se sabe que opera en una región lineal de 1-10KHz con respecto a su voltaje de entrada. Se puede observar que sería óptimo colocar la frecuencia central a 5KHz por que voltajes que sean menores que el voltaje que genere 5KHz se consideran negativos y los que estén por encima de este rango se consideran positivos.

Debido a que las características eléctricas de este VCO especifican un rango de voltaje de entrada mínimo = $3/4$ de VCC y máximo = VCC.

Si VCC = +12 Voltios

El voltaje minimo de entrada sera:

$$V_{min.} = (3 \times 12) / 4, \text{ entonces } V_{min} = +9 \text{ Voltios}$$

Osea que a +9 Voltios genera la curva que se presenta en la figura 2.9

donde:

$$V_8 = +12 \text{ Voltios}$$

$$\text{y para el caso de } V_{min.} = +9 \text{ Voltios; } (V_8 - V_s) = +3.0 \text{ Voltios}$$

A este voltaje se genera la frecuencia de portadora sea : $F_o \times 1$.

Si se toma una F_o igual a 4 KHz, tomada por intreses que se enunciaran adelante, tenemos que:

$$F_o = X \times F_{max} \text{ de E.C.C}$$

donde X es igual, a factor por el cual se opera la frecuencia maxima de E.C.C

$$X = 4\text{Khz} / 100\text{hz} = 40$$

Observandose que se cumple, que la frecuencia portadora es submultiplo mayor que la frecuencia maxima de E.C.G.

A la vez se observa que el rango de entrada oscila entre un valor maximo de 3 voltios pico a pico positivos, porque: $12\text{ V} - 9\text{ V}$ es igual a 3V que es el rango en el cual el voltaje de entrada puede oscilar, es decir; de 9V a 12V .

Si se sabe que:

$F_o = 4\text{ KHz}$, $V_+ = 12\text{ V}$ y $V_5 = 10.5\text{ V}$ a una $F_o = 100\text{ Hz}$.

De la ecuacion (22). Si despejamos $R_1 \times C_1$, tendremos:

$$R_1 \times C_1 = 2 \times [(V_+ - V_5) / (F_o \times V_+)] = R_1 \times C_1 = 6.25 \times 10^{-4}$$

Si C_1 es igual a 0.01 uf .; El resistor $R = 6.25\text{ Kilo Ohmios}$.

Por tanto:

$$\underline{C_1 = 0.01\text{ uf } 10\text{ V}}$$

$$\underline{R = 6.25\text{ Kilo Ohmios (pot. de ajuste fino).}$$

Una vez obtenido C_1 , se propone un potenciómetro de ajuste fijo para R_1 , generando así la portadora.

Otra forma de obtener C1, seria utilizando la grafica que se muestra en el anexo de el circuito integrado LM566, que es la frecuencia de operacion con una funcion del capacitor de tiempo.

Se observa que el capacitor debe ser aproximadamente de 0.01uf, y la resistencia de 10 Kilo ohmios.

Ademas se especifica, que cuando se usa alimentacion bipolar se debe agregar un resistor de 4.7 kilohmios desde la terminal 3 a tierra y se conectara un capacitor de 0.001 uf entre las terminales 5 y 6.

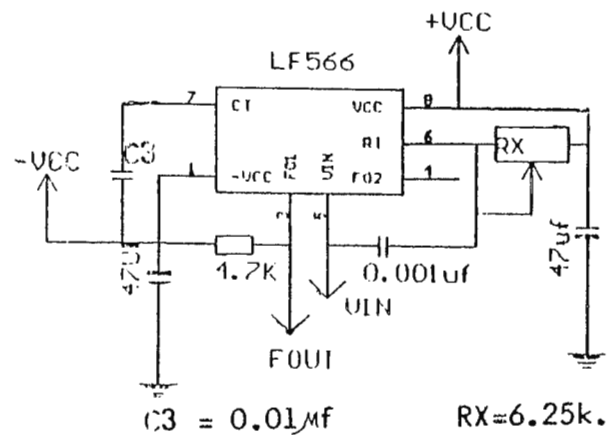


Figura 2.8

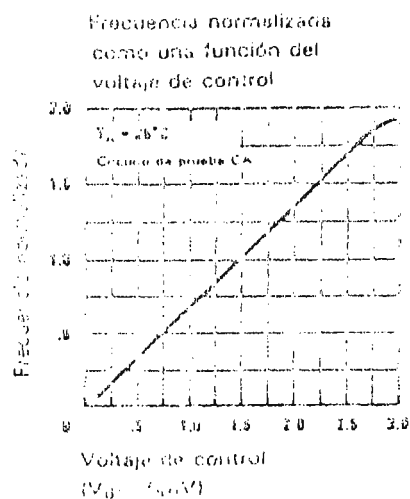


Figura 2.9

Antes de continuar con las siguientes sub etapas, se debe de observar y deducir que es necesario desplazar la señal E. C. G. hacia los niveles aceptables de entrada, al inicio de esta etapa, debido a que el VCO, entendera y generara frecuencias lineales de 1 a 10 KHz en el rango de 9 a 12 V. Asi cuando no exista señal de E. C. G. el VCO oscilara a su frecuencia de portadora en este caso a 4 KHz que equivale a un voltaje en su entrada de 10.5 V.

El circuito que logra tal función es un amplificador operacional en la modalidad de sumador no inversor, dicha configuración eleva la señal de E.C.G. a un nivel de D.C., para el caso 10.5V, el diagrama de este circuito se muestra en la figura 2.10

En el circuito de la figura 2.10 se muestra que a la entrada no inversora se conectan los voltajes de la señal de entrada y el voltaje offset de nivel de D.C., a través de los resistores de mismo valor ohmico, y se puede observar que existe una ganancia de voltaje determinada por los resistores que van desde la terminal inversora a tierra y al la terminal de voltaje de salida., respectivamente, notandose la modalidad no inversora, al no invertir la polaridad de el voltaje a su salida.

ANÁLISIS Y DISEÑO.

De el circuito de la figura 2.10, aplicando analisis nodal en la entrada no inversora tenemos :

$$[(V_{ecg} - V_x)/R] + [(V_{offset} - V_x)/R] = 0 \quad (23)$$

Despejando V_x de la ecuacion (23), tendremos:

$$\underline{V_x = [(V_{ecg} + V_{offset}) / 2]} \quad (24)$$

Aplicando particón de voltaje en la terminal inversora, para obtener V_y :

$$\underline{V_y = [V_o \times (R / 2R)] = V_o / 2} \quad (25)$$

Sabiendose que $V_x = V_y$, en condiciones ideales, entonces:

$$[(V_{ecg} + V_{offset}) / 2] = V_o / 2$$

despejando V_o de la ecuación anterior:

$$\underline{V_o = V_{ecg} + V_{offset}} \quad (26)$$

Se observa que la salida V_o , será la suma de los dos voltajes ya mencionados (voltaje D.C. y el de la señal E.C.G), obteniéndose, con el implemento de resistores iguales, una ganancia igual a la unidad.

Para realizar este circuito, se eligió un amplificador operacional LF 356, colocándosele un potenciómetro de ajuste fino (15 Kilo Ohmios) entre las terminales de anulación de desviación de voltaje. Al requerirse una ganancia unitaria, todos los resistores deberán ser iguales, por tanto se eligió el valor de 100 Kilo Ohmios, para cada resistor, el voltaje offset de 10.5 V (voltaje al cual el VCO genera su frecuencia de portadora) y con un voltaje de señal de E.C.G de aproximadamente 1 V p - p, ya amplificado, de la ecuación (26), tendremos:

$$V_o = 10.5 \text{ V} + 1 \text{ V p - p}$$

Con lo anterior, el voltaje de salida podría oscilar, entre:

$$V_{omax} = 11.5 \text{ V} \text{ y } V_{omin} = 9.5 \text{ V}$$

De la ecuacion (22), obteniendo la f_o para cada voltaje, de el caso anterior:

$$f_o (V_{omax} = 11.5V) = 1.33 \text{ KHz}$$

$$f_o (V_{omin} = 9.5V) = 6.66 \text{ KHz}$$

Por tanto:

$R = 100 \text{ Kilo Ohmios } \frac{1}{4} \text{ Watt (las 4 resistencia).}$

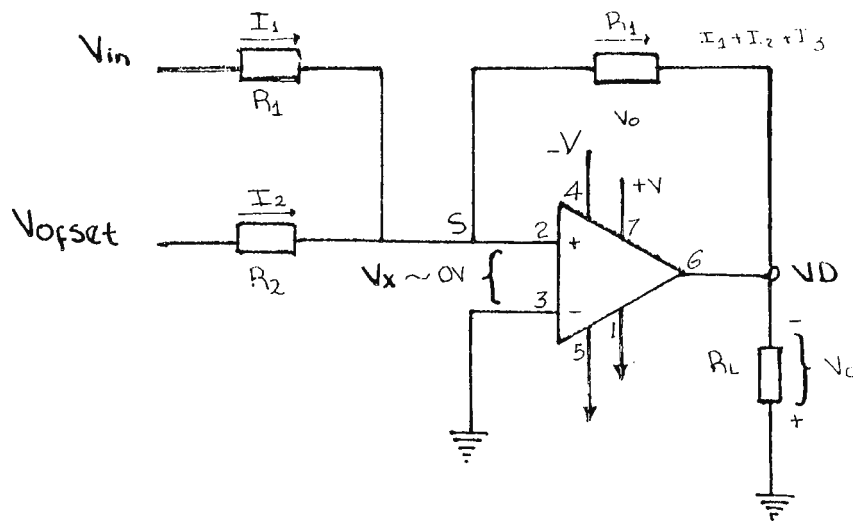


Figura 2.10

Entonces, a la salida de el VCO, existira una señal de onda cuadrada, que variara su frecuencia desde 1.33 KHz hasta 6.66 KHz de forma proporcional, a las variaciones de la señal E.C.G.. La

sub etapa que prosigue es la que proveera el aislamiento optico.

Para esto se utilizo un circuito integrado (encapsulado), fotoacoplador, que presenta características de conmutación rapida a la salida, alta impedancia intrínseca, y compatibilidad con la señal de salida de el VCO.

Para tal fin, se eligio un optoisolador con salida smitch-triger NTE3090, con entrada diodo led y salida a colector abierto. Ver tabla I.

En la figuar 2.11, se muestra el circuito, de aislamiento optico.

ANALISIS Y DISEÑO.

Es necesario limitar la intensidad de corriente en la red de entrada, asi como se enuncia en la tabla I, al no cumplirse dicha corriente se podria dañar el elemento electronico, para limitar tal corriente, se instalo un resistor en serie con el diodo Led interno de el dispositivo, a tierra:

$$R_{led} = [(V_{max} - V_{led}) / I_{led}] \quad (27)$$

donde :

V_{max} = Voltaje maximo de la señal de salida de el VCO.

V_{led} = Voltaje tipico de Led

I_{led} = Corriente de operación de el Led

R_{led} = Resistencia limitadora.

A la salida de el optoisolador, se debera colocar un resistor desde la terminal, al polo positivo de la fuente bipolar de alimentación, ya que dicha salida es de tipo colector abierto, y a su vez dicho voltaje puede alcanzar valores de hasta 15 Voltios, según tabla 1.

$$R_c = +V_{cc} / I_{low} \quad (28)$$

donde :

$+V_{cc}$ = Voltaje de polo positivo de la fuente bipolar (+ 12 Voltios).

I_{low} = Corriente de salida en estado bajo de el optoisolador. (23 mA)

De la ecuación (27), obtenemos la R_{led} (resistencia limitadora), sabiendo que el voltaje maximo a la salida de el VCO es de 10 Voltios, y el V_{led} es de aproximadamente 1.5 V con una I_{led} típica de 20 mili amperios:

$$R_{led} = 8.5 \text{ V} / 20\text{mA} = 420 \text{ Ohmios.}$$

Y de la ecuacion (28).

$$R_c = 12 \text{ V} / 23 \text{ mA} = 470 \text{ Ohmios.}$$

Por tanto:

$R_{led} = 420 \text{ Ohmios } \frac{1}{4} \text{ Watt.}$

$R_c = 470 \text{ Ohmios } \frac{1}{4} \text{ Watt}$

TE PO o.	CONFIGURACION DE SALIDA	DIAG No.	Niveles max. del Dispositivo.		Niveles maximos de LED			Niveles de Salida.				
			Fuente de voltaje de Aislamiento	Potencia Total (mW)	Corriente Maxima (mA)	Voltaje maximo (V)	Voltaje Maximo en inversa (V)	Vcc Rango de Voltaje (V)	Voltaje de salida (V)	Corriente de salida (mA)	Tiempo de encendido u Seg.	Tiempo de apagado u Seg.
			Viso (V)	Pt	If	Vf	Vr	Vcc	Vo	Io	ton	toff
90	Schmitt Trigger	152h	7500	250	60	1.5	6	3 - 15V	16 Max	50 Max	1.2 Tip.	1.2 Tip.

Tabla I.

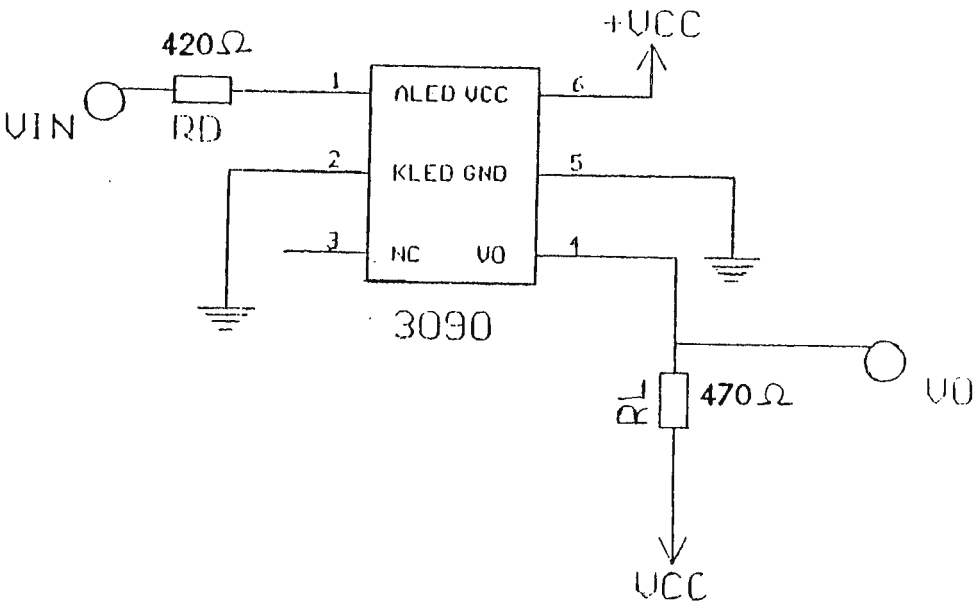


Figura 2.11

A la salida de el optoisolador se producirán las mismas variaciones de salida, que se producen en el VCO, con la única diferencia que esta señal no es del tipo bipolar, estando referenciada a tierra. Nosotros debemos regresar esta señal a su estado original bipolar. Ya que es en esta forma, que el convertidor de frecuencia a voltaje realiza su función, para ello desplazaremos la señal, con la ayuda de un circuito sumador no inversor ocupando amplificadores operacionales.

Cuando la señal de entrada este en su máximo valor, esta bajará a un nivel menor debido a que se le sumará un nivel de voltaje offset negativo; así cuando la señal este en cero voltios, tendremos a la salida un voltaje de polaridad negativa.

El circuito propuesto se muestra en la figura 2.12.

ANÁLISIS Y DISEÑO.

El análisis es el mismo ocupado para el sumador inversor, tratado anteriormente:

En la ecuación (26) sustituyendo V_{ecg} por $V_{optoisolador}$ y V_{offset} por $-V_{offset}$, debido que en este caso es de polaridad negativa, tendremos:

$$\underline{V_o = V_{optoisolador} - V_{offset}} \quad (29)$$

Para la solución circuital se propone un amplificador operacional LF356, los resistores externos de el mismo valor para no generar ninguna ganancia, ocupándose resistores de 1 Kilo Ohmio y un Voltaje de offset de polaridad negativa de 2 Voltios D.C., entonces de la ecuación

(29), para un Voptoisador igual a 10 Voltios D. C.

$V_o = 8$ Voltios

Y para un Voptoisador igual a 0 Voltios D. C.

$V_o = -2$ Voltios.

Por tanto:

$R = 1$ Kilo Ohmio $\frac{1}{4}$ Watt (para los 4 resistores).

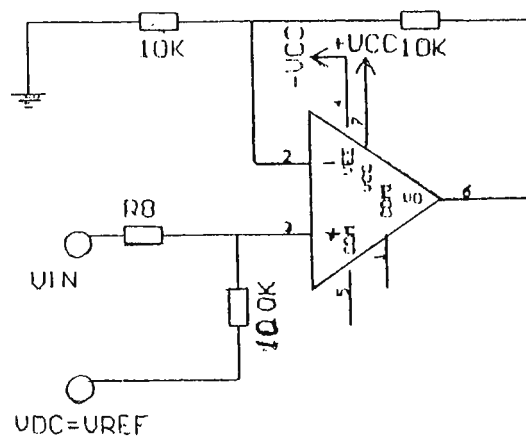


Figura 2.12

Entonces se generara a la salida una señal bipolar desde - 2 Voltios hasta + 8 Voltios, con características de variaciones de frecuencia identicas a las de el VCO, solo que con la diferencia, que esta señal esta aislada opticamente de las etapas anteriores.

Ahora es necesario poseer una sub-etapa, que demodule la señal anterior, con el objetivo de generar un voltaje identico al voltaje de entrada al VCO (la señal de ECG), para ello se necesita de un sistema que presente linealidad de voltaje a su salida, con respecto a la frecuencia de entrada, dentro de los circuitos integrados que cumplen tal función (demodulación de FM) estan los convertidores de frecuencia a voltaje. Los cuales aceptan una frecuencia a su entrada y convierten dicha frecuencia a un voltaje que varia linealmente con las variaciones de tal frecuencia.

Para tal fin se eligio el a el convertidor de frecuencia a voltaje LM 2917N, que posee: Alimentación a fuente bipolar y monopolar, linealidad desde 1 KHz hasta 10 KHz, voltaje de entrada bipolar y salida lineal de voltaje de acuerdo a los cambios de frecuencia a la entrada.

En la figura 2.13 se muestra la solución circuital propuesta, circuito de aplicación proporcionado por el fabricante, siendo un convertidor de frecuencia a voltaje con un filtro Butterworth de segundo orden a su salida, para reducir el Ripple.

ANÁLISIS Y DISEÑO.

El fabricante especifica las siguientes formulas:

$$V_o = V_{cc} \times F_{in} \times C \times R \times K \text{ (aprox. 1)} \quad (30)$$

$$f_{pole} = [0.707 / (2\pi \times RC)] \quad (31)$$

$$\tau_{response} = [2.57 / (2\pi \times f_{pole})] \quad (32)$$

Existen ciertas limitaciones al escoger R y C las cuales deben considerarse para un óptimo desempeño, C provee la compensación interna y nunca debiera ser menor a 100 pF, además el voltaje de salida es lineal en el rango de 0 a 6.5 , para frecuencias desde aproximadamente 0 KHz hasta 10 KHz; de lo anterior se observa que a 4 KHz a la entrada, existara a la salida un nivel de voltaje igual a la mitad de el rango de voltajes de la salida.

Si se sabe que se requiere un voltaje de 3.5 Voltios a la salida a una frecuencia de entrada de 4 KHz, de la ecuación (30), despejando la constante RC :

$$RC = [3.5 \text{ V} / (12\text{V} \times 4 \text{ KHz})] = 72.9 \times 10$$

De la ecuación (31), sabiendo que se requiere una f_{pole} igual a 100 Hz, debido a que es el ancho de banda en que gravita la señal ECG, despejando RC:

$$RC = [0.707 / (2\pi \times 100 \text{ Hz})] = 1.125 \times 10^{-3}$$

Si se elige un acapacitor C igual a 0.05 uf, obtenemos una R igual a:

$$R = 22.5 \text{ Kilo Ohmios}$$

Entonces, 2C sera:

$$2C = 0.1 \text{ uf}$$

Los valores de R se lograron con potenciómetros de ajuste fino de 20 Kilo Ohmios, así como para el valor de 470 Ohmios localizado entre los pines 9 y 8.

Por tanto:

$$\underline{C = 0.05 \text{ uf (tantalio)}}$$

$$\underline{2C = 0.1 \text{ uf (tantalio)}}$$

$$\underline{R = 22.5 \text{ Kilo Ohmios (pot. de ajuste fino)}}$$

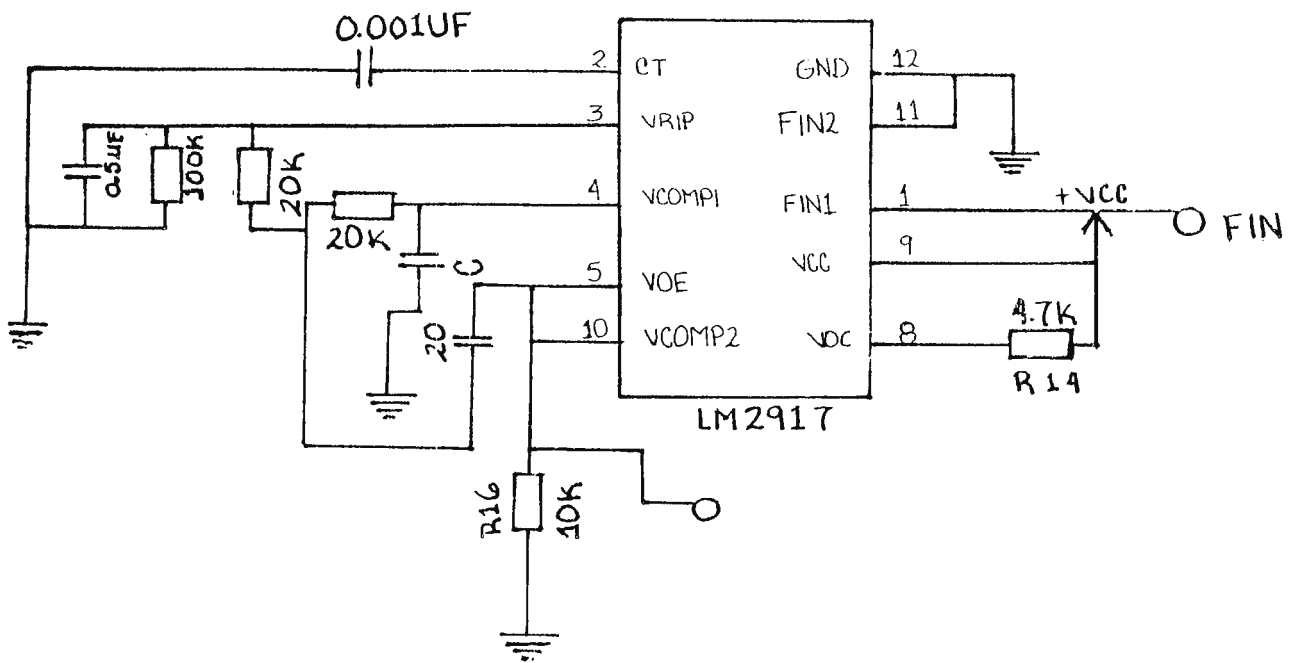


Figura 2.13

El voltaje de salida de este convertidor oscila al rededor de los 3.5 Voltios, a mayor frecuencia a la entrada mayor voltaje, proporcionalidad directa, y asi a menor frecuencia menor voltaje, el voltaje de salida a 6.66 KHz es de 4.1 Voltios y el de 1.33 KHz de 2.8 Voltios, esto ocasiona que la señal de ECG se obtenga invertida. A la salida de esta etapa se instala un capacitor de

desacople de 100 uf para eliminar la componente de corriente directa, hacia las demas etapas.

2.5 AMPLIFICADOR DE GANANCIA VARIABLE.

En esta etapa, es necesario amplificar la señal e invertirla, debido a que esta puede sufrir cierta atenuación como consecuencia de las etapas anteriores, además su inversión de polaridad es necesaria, por que en la etapa de aislamiento dicha señal sufrió una inversión de polaridad por parte de el VCO.

Una solución practica para tal situación, es la de el implemento de un amplificador inversor utilizando amplificadores operacionales, esta modalidad presenta alta impedancia de entrada, ganancia e invierte la polaridad de la señal. La configuración para este circuito se muestra en la figura 2.14.

ANALISIS Y DISEÑO

En el circuito, figura 2.14, aplicando analisis nodal en el punto V_y ; tenemos:

$$\left[\frac{(V_{ccg} - V_y)}{R1} \right] = \left[\frac{(V_y - V_o)}{Rf} \right] \quad (33)$$

Si se sabe que: $V_y = V_x$, en condiciones ideales.

En este caso poseemos la entrada no inversora aterrizada a tierra, o sea V_x es igual a cero, por tanto se puede anular a V_y de la ecuación (33) y despejando a V_o , tendremos :

$$\underline{V_o = (-R_f/R_1) \times V_{ecg}} \quad (34)$$

Obteniéndose una ganancia de:

$$\underline{A \text{ (ganancia)} = V_o / V_{ecg} = -R_f / R_1} \quad (35)$$

De la ecuación anterior se observa, que dependiendo de la razón de R_f entre R_1 se puede amplificar el voltaje según las características de el diseño, y el signo menos de la ecuación (34), da entender la inversión de polaridad de el voltaje de salida con respecto a el de la entrada, existiendo un desfase entre estos voltajes (V_o y V_{ecg}) de 180 grados.

Para la realización de este circuito se empleo un amplificador operacional LF356 JFET input y resistencias de precisión con la ayuda de un resistor de ajuste fino para el ajuste de la ganancia; como máximo de 10, por el caso de obtener una señal de 1 Voltio como máximo a la entrada de el amplificador.

De la ecuación (35), con una ganancia A igual a 10:

$$/A \text{ (ganancia)}/ = 10 = R_f/R_1$$

Eligiéndose un valor de R_1 igual a 1 Kilo Ohmio, y despejando R_f :

$$R_f = 10 \text{ Kilo Ohmio.}$$

Por tanto :

$R1 = 1 \text{ Kilo Ohmio } \frac{1}{4} \text{ Watt (resistor de precisión)}$

$Rf = 10 \text{ Kilo Ohmio (pot. de ajuste fino)}$

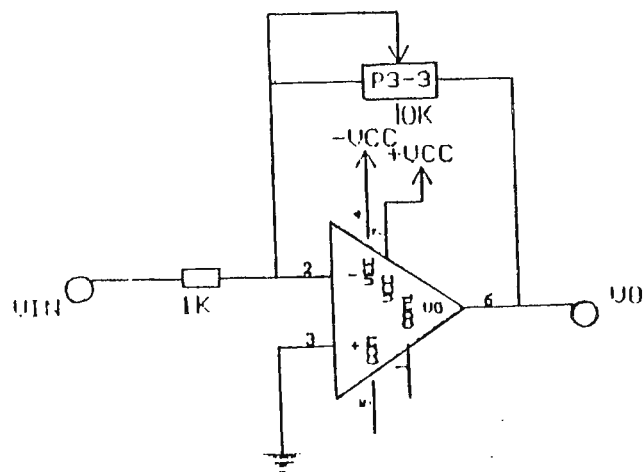


Figura 2.14

A continuación prosiguen las etapas para tratar la señal ECG y digitalizarla para su respectiva presentación.

2.6 LIMITADOR DE AMPLITUD.

La función de esta etapa es limitar en su salida la amplitud de la variación de la señal en un rango de 5 voltios, los límites de este rango son: +3 voltios (límite positivo) y -2 voltios (límite negativo) puesto que este circuito es inversor, (como se observará posteriormente) entonces el rango anterior de salida equivale a un rango de entrada de +2 voltios y -3 voltios, cualquier valor que exceda los límites no producirá ninguna variación en cuanto a la amplitud de la señal de salida del circuito.

El diagrama del circuito que realiza tal función se presenta en la figura 2.15

Se utilizarán amplificadores operacionales LF356 debido a sus características de entrada JFET y la incorporación flexible de elementos externos para realizar esta función específica.

Las ecuaciones de diseño para tal configuración se muestran a continuación:

Al inyectarse un voltaje positivo (+Vsat) en la terminal no inversora de el amplificador operacional, se polariza el diodo numero 3, quedando en alta impedancia (abierto) el diodo numero 2, generandose en voltaje Vo (recomatdo o fijo) a la salida igual a:

Aplicando particion de voltaje en esa malla (malla 1):

$$\underline{V_o = -V_{cc} \times [R_3 / (R_2 + R_3)]} \quad (36)$$

Y al inyectarse un voltaje negativo (-Vsat) a la entrada de la terminal positiva de el amplificador operacional, se polariza en directa el diodo numero 2, provandose a su vez la polarización en inversa de el diodo numero 3, generandose un voltaje Vo (fijo) a la salida igual a:

Aplicando partición de voltaje en malla 2.

$$\underline{V_o = V_{cc} \times [R_3 / (R_1 + R_3)]} \quad (37)$$

Para que la polarización de los diodos 2 y 3 se realice, los voltajes de entrada deben ser mayores que los voltajes Vo antes especificados, de lo contrario el circuito se comporta como un seguidor de voltaje, dejando pasar la señal de la entrada en forma lineal, entonces a la salida tendremos:

$$\underline{V_o = V_{in}} \quad (38)$$

De lo anterior se puede decir que la función de transferencia del circuito se muestra en la figura 2.16

Si se desea limitar la señal en el rango de +3 Voltios a -2 voltios, debemos hacer uso de las ecuaciones (36) y (37)

Para obtener el recorte a - 2 Voltios, ocupando la fórmula (36):

$-2V = -12 V \times [R2 / (R3 + R2)]$; despejando $R2$, obtenemos:

$$R2 = (1/6 \times R3) + (1/6 \times R2) ; \quad (5/6 \times R2) = (1/6 \times R3)$$

$$\underline{R2 = R3 / 5}$$

Si $R3$ es igual o le asignamos un valor de 10 Kilo Ohmios, obtendremos un valor para $R2$ de:

$$R2 = 2 \text{ Kilo Ohmios.}$$

Para obtener el recorte a + 3 Voltios, ocupando la fórmula (37):

$3V = 12 V \times [R1 / (R3 + R1)]$; despejando $R1$, obtenemos:

$$R1 = (1/4 \times R3) + (1/4 \times R1) ; \quad (3/4 \times R1) = (1/4 \times R3)$$

$$R1 = R3 / 3$$

Si R3 es igual o le asignamos un valor de 10 Kilo Ohmios, como se expuso anteriormente, obtendremos un valor para R1 de:

$R1 = 3.333$ Kilo Ohmios (Valor obtenido con un pot. de ajuste fino).

Por tanto:

$R1 = 3.333$ Kilo Ohmios (pot. de ajuste fino)

$R2 = 2$ Kilo Ohmios $\frac{1}{4}$ Watt

$R3 = 10$ Kilo Ohmios $\frac{1}{4}$ Watt

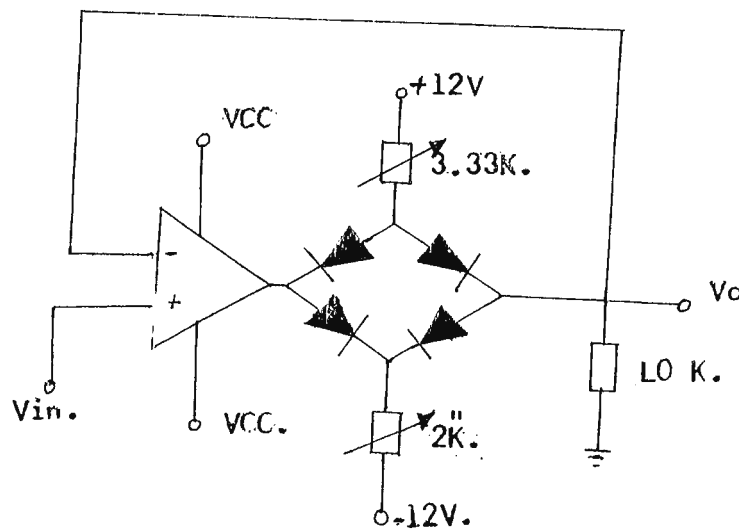


Figura 2.15

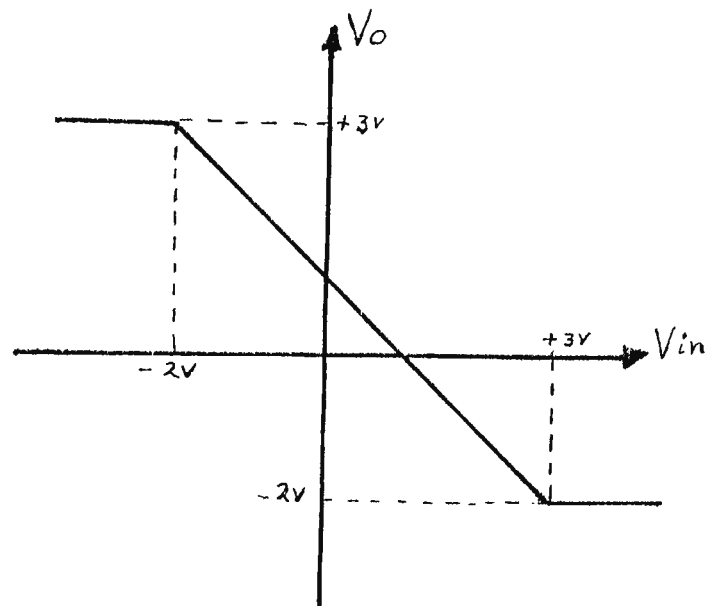


Figura 2.16

Ahora poseemos una señal limitada desde -2 voltios a la salida, hasta $+3$ Voltios o sea un rango de 5 voltios entonces es necesario desplazar dicha señal a un rango de salida de 0 a 5 voltios, para poseer una salida compatible de voltaje con el convertidor A/D, y es por ello la importancia de implementacion de la siguiente etapa.

2.7 ETAPA DE DESPLAZAMIENTO.

Para desplazar la señal a un rango de 0 a 5 voltios se debe sumarle a la señales de E.C.G un potencial de C.D de 2 voltios de amplitud ocupandose el LF356 amplificador operacional en configuracion de sumador no inversor. Obteniendose asi la salida de voltaje compatible con el formato que exige el convertidor analogo a Digital (A/D). La configuracion se muestra a en la figura 2.17

En el circuito de la figura 2.22 se muestra que la entrada no inversora se conecta los voltajes de la señal de entrada y el voltaje "offset" del nivel de D.C a traves de dos resistores iguales y observandose a la vez la existencia de una ganancia de voltaje determinada por los resistores que van desde la terminal no inversora a tierra y a la terminal de voltaje de salida del circuito:

Aplicando analisis nodal en la entrada no inversora tenemos:

$$\frac{[(V_{norm} - V_x) / R]}{R} + \frac{[(V_{offset} - V_x) / R]}{R} = 0 \quad (39)$$

Despejando V_x , de la ecuacion (39).

$$V_x = (V_{norm} + V_{offset}) / 2 \quad (40)$$

Si $V_x = V_+$ (voltaje en entrada no inversora), y $V_y = V_-$ (voltaje en entrada inversora)

$$\underline{V_y = V_o \times (R / 2R) = V_o/2 \text{ (41)}}$$

Con resistencias iguales, y siendo $V_x = V_y$, igualando (40) y (41)

$$[(V_{norm} + V_{off}) / 2] = V_o / 2$$

Despejando V_o

$$\underline{V_o = V_{norm} + V_{offset}}$$

De esta forma:

Cuando existe un valor de +3V maximo a la entrada existira un valor de:

$$V_o = V_{norm} (+3V.) + V_{offset} (+2V.) = 5 \text{ Voltios (voltaje de salida maximo)}$$

Y de la misma forma cuando exista un valor de: -2V. Maximo a la entrada:

$$V_o = V_{norm} (-2V) + V_{offset} (+2V) = 0 \text{ Voltios (Voltaje de salida minimo).}$$

Por tanto:

$$\underline{R = 100 \text{ Kilo Ohmios } \frac{1}{4} \text{ Watt.}}$$

Para realizar tal configuracion se eligio un amplificador operacional de alta impedancia de entrada que es el LF356N, colocandose resistores iguales de 100Kilohmios.

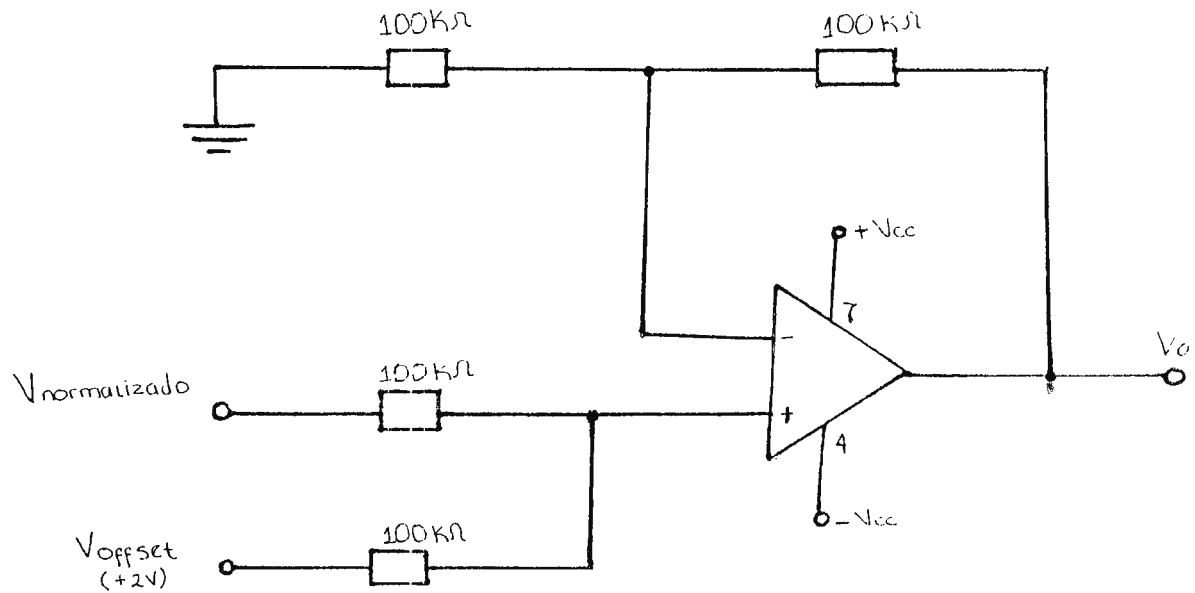


Figura 2.17

A la salida de esta etapa le sigue el convertidor analogo /digital ADC .(Analogo Digital Converter)

2.8 CONVERTIDOR ANALOGO DIGITAL.

Esta etapa se encarga de la digitalizacion de la señal normalizada de E.C.G en el rango de 0 a 5V D.C la cual posee un ancho de banda de 0.05 a 100Hz, para la eleccion del convertidor adecuado es necesario seguir la características o parametros de diseño expuestos en el capítulo uno.

Para determinar la seleccion de un ADC es necesario conocer las características de la señal a muestrear en el caso, la señal E.C.G la cual posee un ancho de banda de 0.05 a 100 Hz y una amplitud de voltaje de 0.05 a 4 mv que introducida al A.D.C sera de unos 0.05 a 4 voltios. Para hacer la seleccion se siguen los siguientes pasos.

1. Numero de Bits.
2. Velocidad de conversion.
3. Exactitud de conversion.
4. Metodo de conversion .

1 - Número de Bits: Debe escogerse un valor de 8 bits debido a que el Slot ISA AT Bus solo posee disponibilidad para 8 bits ahora podemos determinar el intervalo de cuantizacion que es:

$$\alpha = (V_{fs}/2^n)$$

Ya que el V_{fs} máximo a obtener a la entrada será de 5 voltios, debido a la etapa limitadora de amplitud.

$$\alpha = 50 \text{ Vdc} / 2^8 = 5 \text{ Vdc} / 256$$

$$\alpha = 19.53 \text{ mV}$$

Son los pasos entre cada cambio de bit .

2- Razón o frecuencia de muestreo: Aunque el ancho de banda de las señales de 0.05-100 Hz debido a las circunstancias de construir la señal se sabe por Nyquist que la frecuencia de muestreo debe ser mayor o igual 2 veces la frecuencia máxima de el ancho de banda de la señal a muestrear hablando de aproximadamente 200 Hz .

F_{muestreo} mayor o igual a 200 Hz .

En nuestro caso se escogió una frecuencia de 200 Hz que cumple con el criterio anterior, además el monitor de la PC solo nos restringe a 500 puntos por pantalla.

Esta frecuencia de muestreo será determinada por software, por tanto se ofrecerá la flexibilidad al usuario de variar la frecuencia de muestreo, según las circunstancias.

3- Exactitud de la conversión: Con una frecuencia de muestreo de 200 Hz se poseería una velocidad de conversión igual a $1/200\text{Hz} = 5\text{ ms}$. Tirandose 200 muestras por segundo.

Con un paso de cuantización de 19.50mV y 8 bits de resolución se sabe que posee un error de mas menos $\frac{1}{2}$ LSB.

4- El método de A/D conversión a utilizar sera de aproximación sucesiva.

De entre los cuales se eligio el ADC 0804 que es un A/D de aproximación sucesivo CMOS de 8 bits que posee salida con características de Latch o sea que retiene los datos a su salida.

Ver especificaciones en anexo.

TIPO	VELOCIDAD	ERROR	RESOLUCION
Lazo - Simple	Baja (ms)	Alto +/- 1 LSB	Medio - Alto (8 - 14 Bits)
Lazo - Dual	Baja (ms)	Alto +/- 1 LSB	Alta (10 - 18 Bits)
Aproximacion Sucesiva	Media (uS)	Bajo - Medio +/- 0.5 LSB	Media - Alta (8 - 16 Bits)
Flash	Alta (uS)	Baja - Medio +/- .25 LSB	Baja - Medio (4 - 8 Bits)

Tabla II.

Entre algunas de las características que posee:

- voltaje de entrada analoga de 0 a 5 voltios.
- Resolución de 8 bits.
- Total de error de mas o menos $1/4\text{LSB}$, mas o menos $1/2\text{ LSB}$.

Entradas de voltaje diferencial que incrementan la razón de rechazo al modo común, elimina a su vez el offset debido a valores de voltaje analogo igual a cero.

2.8.1 DESCRIPCION DE PINES (PIN-OUT).

DB7 - DB0 (Bus de datos): Este bus es bidireccional de 3 estados. Las 8 lineas de este bus son conectadas a las 8 lineas de datos de la interfaz.

Vin(+) y Vin(-) : Entradas de voltaje diferencial, cuando se desea convertir un voltaje analogo referenciado a tierra la terminal Vin(-) tipicamente se suele conectal al tierra analogo de el canal de transmisión de la señal analoga.

A Gnd: Terminal de referencia analoga (tierra)

Vref/2 : Debe ser la mitad de el voltaje de alimentación. Esto reduce el nivel offset de algun voltaje no deseado que se pueda presentar en la terminal de entrada invertidora.

CLK R y CLK IN : El reloj para el convertidor puede ser derivado desde el CPU reloj o usando componentes externos RC. Este reloj sera generado por componentes externos según fabricante.

Vcc, Dgnd: Estos son los pines de conexion a la fuente de poder.

CS'(selección del chip): Este pin es el maestro selector de chip para el ADC0804, si un nivel logico "0" es aplicado a este pin, el dispositivo es seleccionado. Si un nivel logico 1 es aplicado a este pin, el dispositivo es deseleccionado y el bus de datos va un estado de alta impedancia.

RD' Read: Cuando un nivel de voltaje en este pin va abajo (logico 0) el procesador o la interface en este caso recibe datos o lee datos de el ADC0804.

WR' Write: Si un nivel logico de voltaje en este pin va abajo (logico 0) el procesador a través de la interface enviara datos o palabras de control al ADC0804.

INTR' : Señal de salida que indica cuando una conversión ha finalizado o se ha efectuado.

2.8.2 MODO DE OPERACIÓN

En nuestro caso el ADC0804 los pines 1 y 2 que son \overline{CS} y \overline{RD} están siempre a un nivel bajo, con lo anterior se pretende tener tal chip constantemente seleccionado y se tomara lectura por parte de la interface de los datos digitalizados de la señal ECG.

La señal de entrada \overline{WR} sera la señal de control proveniente de el procesador (software) a través de la interface, indicando al ADC cuando debe realizar la conversión, o sea la frecuencia de muestreo. En la figura 2.18, se muestra el diagrama de la configuración a utilizar para el ADC con sus respectivas señales de control

Así de esta forma se estara muestreando la señal analogica según criterio de el usuario a través de el Software.

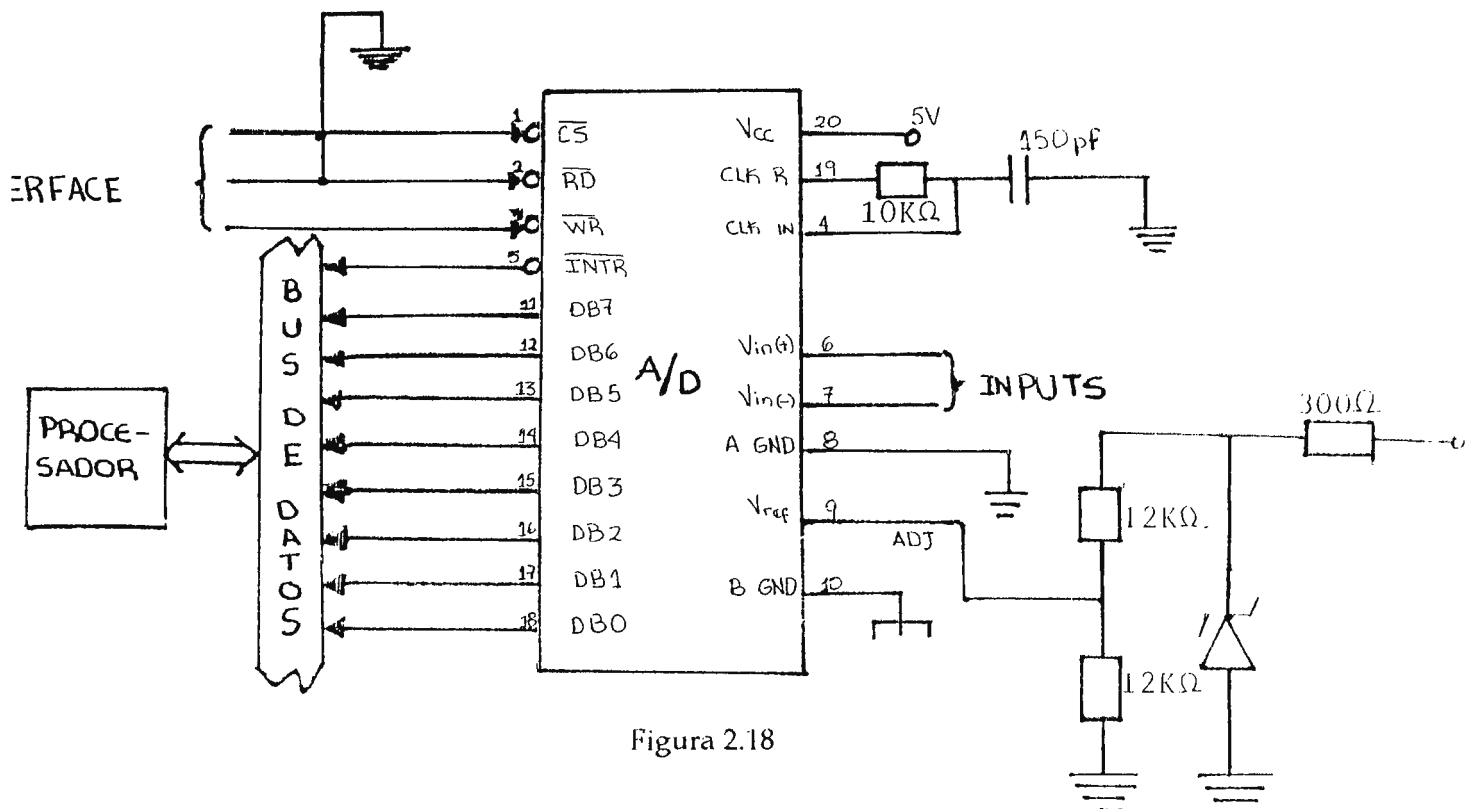


Figura 2.18

2.9 INTERFACE CONTROLADORA I/O.

Para la realización de esta etapa se tomo como base para la tarjeta , el PPI (interfaz programable periferica) 82C55 de Intel, dispositivo programable de Entrada/Salida paralelo, el cual posee 3 puertos paralelos E/S: Puerto A, Puerto B y Puerto C, los cuales pueden configurarse para que operen con señales de protocolo, de forma que exista comunicación bidireccional entre el procesador y la interface.

Debido a su costo relativamente bajo, su versatilidad (3 puertos) programables y compatibilidad con la familia de IC'S Intel es conveniente su elección y uso. (Ver figura 2.19)

Antes de introducirnos en su modo de operación y configuración, se dara una breve descripción de sus pines de entrada y salida.

Pin Names	
$\overline{D}7-\overline{D}0$	Data bus (bidirectional)
Reset	Reset input
\overline{CS}	Chip select
\overline{RD}	Read input
\overline{WR}	Write input
A_7-A_1	Port address
PA_7-PA_0	Port A (I/O)
PB_7-PB_0	Port B (I/O)
PC_7-PC_0	Port C (I/O)
VCC	+5 V
GND	0V

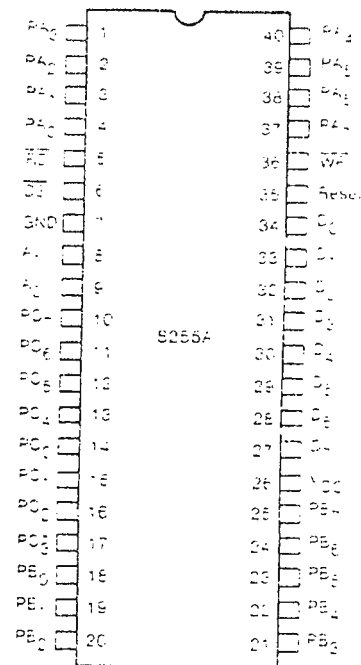


Figura 2.19

2.9.1 8255 DESCRIPCION DE PINES.

I/O Pines: Estos pines estan agrupados en 3 puertos: Puerto A (PA₀- PA₇); Puerto B (PB₀- PB₇) y Puerto C (PC₀ - PC₇).

Vcc, GND: Estos son los pines de la fuente de poder. Y son conectadas a las lineas de la fuente de poder de el procesador. Vcc = + 5V.

Reset: Este pin sera conectado a la linea reset que parte de el slot proveniente de el procesador. Cuando un nivel logico en este pin va a alto, todos los registros internos de la 8255 van a un estado logico 0. Y en suma la lineas I/O y el bus de datos de la 8255 van a un estado de alta impedancia.

Bus de Datos (D₀ - D₇): El Bus de Datos de la PPI 8255 es un Bus de 3 estados bidireccional. Estas 8 lineas seran conectadas a las correspondientes lineas de el Bus de Datos de el procesador. Cuando el dispositivo no es seleccionado por el microprocesador, el Bus de Datos de la 8255 va un estado de alta impedancia. Todos los datos, palabras de control e información de estado entre el procesador y la interfaz son transmitidos a través de este Bus.

Chip Select (CS') : Si existe un logico "0" en eeste pin , el dispositivo es seleccionado, esto significa que el procesador y el PPI pueden comunicarse a través de el Bus de Datos. Si un nivel logico de "1" existe en este pin , El dispositivo es deseleccionado el Bus de datos va hacia un estado de alta impedancia.

Selección de Puertos/Registros ($A_0 - A_1$) : Si la 8255 es seleccionada usando el CS' pin, entonces las líneas A_0 y A_1 seleccionan cual de los tres puertos o registro de control sera conectado al procesador. Estos pines normalmente se conectan a las líneas de dirección de el procesador, en este caso provenientes de el slot ISA XT.

Read (RD') : Cuando un nivel de voltaje en este pin va a bajo (logico 0), el procesador esta recibiendo datos de la 8255.

Write (WR') : Cuando existe un nivel de voltaje bajo en este pin, el procesador a través del bus de datos envia datos o palabras de control a la 8255

2.9.2 MODOS DE SELECCION DE LA 8255.

La PPI presenta 3 modos de operación:

1. MODO 0, Entrada/Salida elemental
2. MODO 1, Entrada/Salida con protocolo.
3. MODO 2, Bus Bidireccional con protocolo.

En nuestro caso se ocupara el Modo 0, aunque a continuación describiremos brevemente el MODO 1 y MODO 2, el uso de cualquiera de los modos es realizable con este interfaz y dependera exclusivamente de las necesidades de el usuario.

2.9.2.1 MODO 1 ENTRADAS/ SALIDA CON PROTOCOLO:

En este modo se permite la conexión con el procesador con uso de señales de protocolo.

Las características principales son:

- Presenta dos grupos (A y B) de líneas de comunicación.
- Cada grupo esta formado por un puerto de 8 bits para datos y un puerto de 4 bits para control (protocolo).
- El puerto de 8 bits puede ser de entrada o de salida. Las entradas y las salidas son enclavadas.
- El puerto de 4 bits es usado para controlar el estado de el puerto de 8 bits.

En este modo de operación hay dos posibilidades para cada bloque, entrada con protocolo o salida con protocolo.

2.9.2.2 MODO 2 PUERTO BIDIRECCIONAL CON PROTOCOLO.

Este modo opera con un solo puerto que sirve para enviar y recibir datos utilizando senales de protocolo. Sus características principales son:

- Se usa en el puerto A unicamente.
- Un puerto de 8 bits bidireccional y un puerto de control de 5 bit.
- Entrada y salida enclavada.

2.9.2.3 MODO 0 ENTRADA/SALIDA ELEMENTAL.

En este caso ambos grupos A y B son programados para modo 0. En este modo se le concede al procesador escribir o leer datos desde cualquier puerto específico.

El PPI 8255 opera de la siguiente manera cuando es programado en este modo:

1. El puerto A puede ser programado como puerto de entrada o salida.
2. El puerto B puede tambien ser programado como puerto de entrada o salida.
3. El puerto C es dividido en dos puertos de 4 bits cada uno y cada porción puede ser programada como puerto de salida o entrada.

4. Cuando cualquiera de los puertos son programados como salida, los datos son capturados; esto quiere decir que los datos se mantienen en el puerto hasta que un nuevo dato es enviado al puerto por el procesador.

5. Los puertos de entrada no capturan los datos en este modo.

6. Existen 16 formas distintas para la configuraci3n en este modo, las cuales se enuncian en la tabla III.

D4	D3	D1	D0	PUERTO A	PUERTO C ALTO	No.	PUERTO B	PUERTO C BAJO
0	0	0	0	OUT	OUT	0	OUT	OUT
0	0	0	1	OUT	OUT	1	OUT	IN
0	0	1	0	OUT	OUT	2	IN	OUT
0	0	1	1	OUT	OUT	3	IN	IN
0	1	0	0	OUT	IN	4	OUT	OUT
0	1	0	1	OUT	IN	5	OUT	IN
0	1	1	0	OUT	IN	6	IN	OUT
0	1	1	1	OUT	IN	7	IN	IN
1	0	0	0	IN	OUT	8	OUT	OUT
1	0	0	1	IN	OUT	9	OUT	IN
1	0	1	0	IN	OUT	10	IN	OUT
1	0	1	1	IN	OUT	11	IN	IN
1	1	0	0	IN	IN	12	OUT	OUT
1	1	0	1	IN	IN	13	OUT	IN
1	1	1	0	IN	IN	14	IN	OUT
1	1	1	1	IN	IN	15	IN	IN

Tabla III.

La elección de este modo radica en que el puerto A se configurara como entrada para la recepción de los datos y el puerto B como salida, en el cual solo un bit sera el necesario que generara la salida de señal de control, de esta forma se logra enviar los datos con rapidez asombrosa y eficacia.

2.9.3 FUNCION ESPECIFICA.

Al iniciarse el sistema (al encender la maquina), los tres puertos de la PPI deben quedar configurados en una condición de entrada o alta impedancia, esto se lograra conectando la linea de RESET de el procesador via el slot ala linea RESET de la 8255.

Una vez inicializado el sistema el programa debera configurar el puerto A como entrada y el puerto B como salida, esto se logra ocupando o seleccionando el registro de control de el PPI en el cual se escribira la palabra de control via bus de datos, para ello se hace uso de la tabla IV y tabla V, la tabla IV especifica la selección de algun puerto o registro y la tabla V especifica las operaciones de lectura y escritura.

CS'	A1	A0	SELECCIÓN PUERTO/REGISTRO
0	0	0	PUERTO A
0	0	1	PUERTO B
0	1	0	PUERTO C
0	1	1	REGISTRO DE CONTROL
1	X	X	DISPOSITIVO NO SELECCIONADO

Tabla IV

OPERACIÓN DE LECTURA					
CS'	A1	A0	RD'	WR'	DIRECCION DE EL DATO.
0	0	0	0	1	PUERTO A AL UP
0	0	1	0	1	PUERTO B AL UP
0	1	0	0	1	PUERTO C AL UP
0	1	1	0	1	CONDICION ILEGAL

OPERACIÓN DE ESCRITURA					
CS'	A1	A0	RD'	WR'	DIRECCION DE EL DATO
0	0	0	1	0	UP AL PUERTO A
0	0	1	1	0	UP AL PUERTO B
0	1	0	1	0	UP AL PUERTO C
0	1	1	1	0	UP AL REGISTRO DE CONTROL

Tabla V.

Por tanto las líneas A0 y A1 iran conectados directamente a los bits menos significativos de las líneas de dirección de el procesador (debido al mapeo de memoria o memorias de usuario), para tal caso estas líneas deben estar: A1 A0 : 11 y la línea CS' debe estar en bajo esto se efectuara por medio de el codificador de direcciones (explicado más adelante); a la vez debera existir un bajo en la línea WR' la cual estara conecata a la línea IOW de los canales de expansión de la PC descritos en el capitulo I (esta línea se pondra en bajo cuando se genere en

el software la operación de escritura) . En el bus de datos por medio de el software y con la direccion que emplearemos (deducida mas adelante) se debera introducir la palabra de control segun el formato de control de la figura 2.20

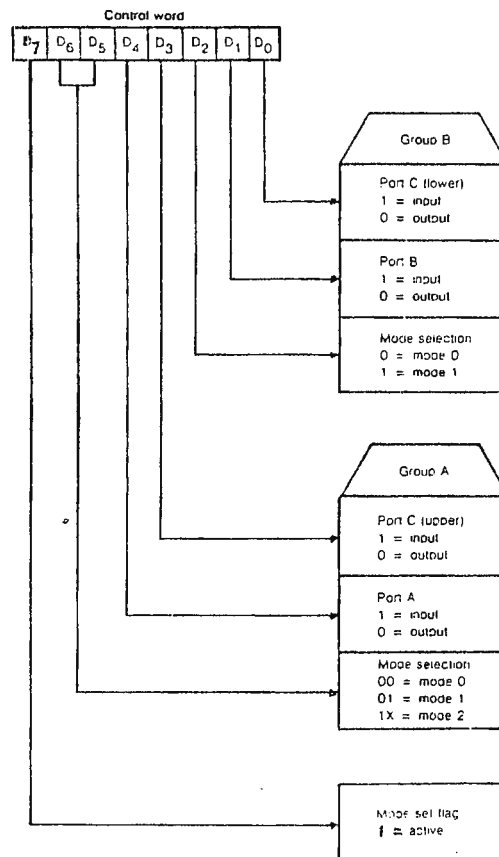


Figura 2.20

Con las especificaciones de puerto A entrada y puerto B en modo 0, los bits deben de ser los siguientes:

D7 = 1; D6 D5 = 0 0 (selección de modo 0); D4 = 1; D3 = 0(no importa); D2 = 0; D1 = 0; D0 = 0

Entonces la palabra seria en binario:

$$1\ 0\ 0\ 1\ 0\ 0\ 0\ 0 = 90\ \text{HEX.}$$

Que seria el item numero 8 de la tabla III.

Una vez configurados los puertos, la siguiente operacion sera la de mandar la senal de conversion al ADC, esto se hace via el puerto B (puerto de salida) para ello se debe mandar denuevo una señal escritura via linea LOW del slot por medio de el software, aca se desea una transición de 1 a 0, entonces se debera elegir el puerto B en operacion de escritura lo cual lo dara una direccion especifica que se determinara en el siguiente tema; por tanto primero colocaremos en 0 todas las lineas de el puerto segun las tablas IV y V:

$$CS' = 0; A1\ A0 = 0\ 1\ (\text{puerto B}); RD' = 1; WR' = 0$$

Y en el bus de datos de bera ir: el dato 00HEX.

Para colocar despues todas las lineas a 1 se pone la misma dirección (la cual hace la configuración anterior) en el programa solo que esta vez se coloca el dato FF HEX. Este proceso se repetira constantemente de forma paralela a la frecuencia de muestreo, asegurandose la transicion de 1 a 0.

Entre cada lapso de conversion o generacion de la transición anterior se debe tomar la lectura de el bus de datos de el ADC0804 que posee salidas enclavadas via el puerto A de la PPI. Para ello existira una direccion de usuario que se definira posteriormente, la cual seleccione el puerto A para ejecutar una operación de lectura y el programa se en cargara de guardar el

dato en un registro interno de el procesador; para ello la linea IOR del slot (descrita en el capitulo I) debera ser conectada a la linea RD' del PPI, esta linea IOR va abajo cada vez que se le ordena al procesador tomar una lectura de el puerto via software, según la tabla IV y V:

$$CS' = 0; A1 A0 = 00 \text{ (puerto A)}; RD' = 0 \text{ (operación de lectura)}; WR' = 1$$

Y en el bus de datos existira el dato digitalizado de la señal ECG.

2.9.4 DECODIFICADOR DE DIRECCIONES.

A continuación se muestra en la figura 2.21 el mapa de memoria . En el cual vemos las direcciones libres que podemos usar, las cuales son alcanzadas mediante software (programa específico) y a la vez se accesan mediante el slot de expansión de computadoras PC AT compatibles.

00000h	1	X	NO USADO
00001h			JOYSTICK
00002h	118	X	NO USADO
00003h	8		IMPRESORA 2 LPT2
00004h	120	X	NO USADO
00005h	8		SERIE 2
00006h	120	X	NO USADO
00007h	8		IMPRESORA 1 LPT1
00008h	48	X	NO USADO
00009h	16		MONITOR MONOCROMO
0000Ah	16	X	NO USADO
0000Bh	16		MONITOR COLOR
0000Ch	16	X	NO USADO
0000Dh	8		DISQUETTE
0000Eh	8		SERIE 1
0000Fh			

X : BLOQUE LIBRE

Direcciones de Puertos externos.

Figura 2.21

En el slot de el ISA XT como se expuso en el capitulo I existen 20 lineas de direccion que permiten accesar hasta 1 Mega Byte de memoria, las cuales son SA0-SA19, según el mapeo de memoria solo se ocupan 16 lineas de direccion, de tal forma que van desde SA0 hasta SA15; aunque se podrian obiar los 4 bits mas significativos ya que en todo momento permanecen en 0. Por lo tanto solo se ocupan 12 lineas de dirección que van desde SA0 hasta SA11. Siendo SA0 el bit menos significativo y SA11 el bit más significativo.

Las localidades de memoria a ocupar, se eligen al azar siendo estas las direcciones comprendidas desde 03E0 HEX hasta 03EF HEX, apareciendo en el mapa anterior como libres. Como se puede observar de el rango de direcciones existen algunos bits que permanecen constantes los cuales van desde SA4 hast SA11, siendo los bits menos significativos (SA0-SA3) los que varien desde 00 hasta FF. (ver tabla VI)

SA11	SA10	SA9	SA8	SA7	SA6	SA5	SA4	SA3	SA2	SA1	SA0
0	0	1	1	1	1	1	0	0	0	0	0
//	//	//	//	//	//	//	//	//	//	.	.
0	0	1	1	1	1	1	0	1	1	1	1

Tabla VI

Pero nosotros debemos de hacer uso de variaciones de 2 Bits, para obtener la seleccion directa o manejo directo de las lineas A0 y A1, para la seleccion de registro o puertos.

Y los unicos bits que varian son los 4 menos significativos (SA0-SA3), si tomamos los bits SA1 y SA0 como A1 y A0 tendremos (ver tabla VII):

SA3	SA2	SA1	SA0	SELECCION
X	X	0	0	PUERTO A
X	X	0	1	PUERTO B
X	X	1	0	PUERTO C
X	X	1	1	REGISTRO DE CONTROL

Tabla VII

Pero los bits SA0 y SA1 pueden aparecer con cualquier direccion de memoria, por tanto los debemos accesar o utilizar con direcciones de memoria especificas, para ello dejaremos los bits SA3 y SA2 en “1” (ver tabla VIII).

Direcciones de memoria para el acceso a los puertos A, B, C y al registro de control										
1	1	1	1	1	0	1	1	0	0	03EC
1	1	1	1	1	0	1	1	0	1	03ED
1	1	1	1	1	0	1	1	1	0	03EE
1	1	1	1	1	0	1	1	1	1	03FF

Tabla VIII

Por tanto con las direcciones 03EC, 03ED, 03EE y 03FF se seleccionaran los puertos A, B, C y el registro de control respectivamente.

Ocupando estas direcciones se debe de generar la señal de seleccion de el chip CS', las lineas SA0 y SA1 iran conectadas a las lineas A0 y A1 de la PPI respectivamente. Por tanto se tienen 8 lineas con las cuales se debera generar la seleccion de Chip, de tal forma que garantice el funcionamiento perfecto para el PPI.

De la tabla VIII podemos observar que los bits desde SA2 hasta SA9 permanecen constantes todo el tiempo, así que solo bastaria generar una señal en bajo para dicho estado, ya que es un estado en bajo el que entiende el pin CS' de la PPI.

Para ello:

$$SA9 \cdot SA8 \cdot SA7 \cdot SA6 \cdot SA5 \cdot SA4' \cdot SA3 \cdot SA2 = 0$$

En vista de la ecuación anterior se denota que necesitaremos una NAND (compuerta) de 8 Entradas para generar una señal en estado bajo si y solo si se presentan los estados de la tabla VIII.

Otro aspecto a tomar en cuenta es la existencia de la linea AEN, por tanto debemos asegurarnos que cuando se genere un ciclo DMA se deselectione el CHIP, para ello esta señal debera incorporarse al decodificador, la cual negaremos y multiplicaremos en una compuerta

NAND la salida de el estado descrito en la tabla VIII. Así cuando existe un ciclo DMA existira un 1 en el pin CS' de el PPI.

Entonces las conexiones seran: A0 Y A1 con SA0 y SA1 respectivamente, SA2, SA3, SA4, SA5, SA6, SA7, SA8, SA9 y AEN al decodificador de direcciones, Dgnd con la referencia de la interfaz, IOW y IOR con WR' y RD' del PPI respectivamente, +5Vdc con la linea de alimentación de la interfaz y el Bus de datos de el slot con el bus de datos de el PPI, para lograr una comunicación bidireccional en el bus de datos es necesario implementar un nuevo IC y se eligio el MM74C245 de tecnologia CMOS, buffer de 8 bits ampliamente utilizado en muchas tarjetas comerciales, el cual posee una terminal de habilitación y otra que indica una comunicación para lectura es por ello que ala terminal de habilitación se conectara la salida de selección de chip y ala de cambio de direccion de los datos la linea IOR del slot del procesador.

Todos los integrados de tecnologia CMOS, el diagrama de la interfaz se muestra en la figura

2.22

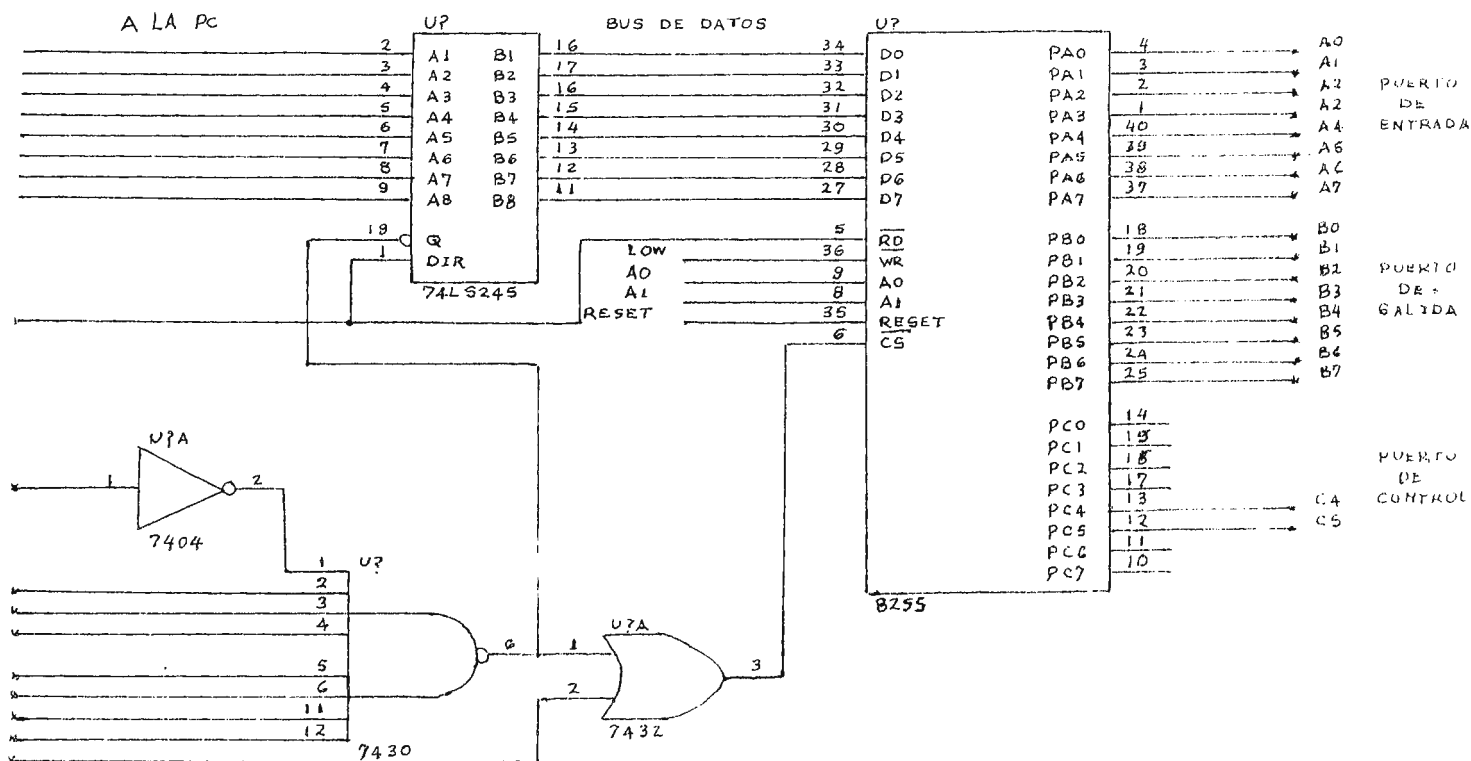


Figura 2.22

2.10 PRESENTACION Y PROCESAMIENTO DE LOS DATOS

En la figura 2.23 se muestra el flujograma, para el programa que hara la presentación de la señal electrocardiografica con el calculo de la frecuencia cardiaca y algunas otras eventualidades que se anunciaran a medida que se explique el flujograma a continuación,

Localizandolos en el inicio del flujograma debemos observar el bloque especificado como definición de variables, constantes y librerias, las librerias son subprogramas que se pueden utilizar en lenguaje C para configurar el video, operaciones matematicas, comandos de control y selección de puertos entre otras. Despues de haber definido las librerias a ocupar se definen las que son las constantes y por ultimo las variables, las cuales pueden ser de tipo entero, sin signo y flotantes (decimales). Acontinuación se presenta la configuraci3n de targeta y video de esta forma el programa detectara automaticamente el video y la targeta que se esta ocupando, ademas en este trato se define la configuraci3n de los puertos y de la targeta interfaz:

CON = 0x3ef = Selecci3n de puerto de control.

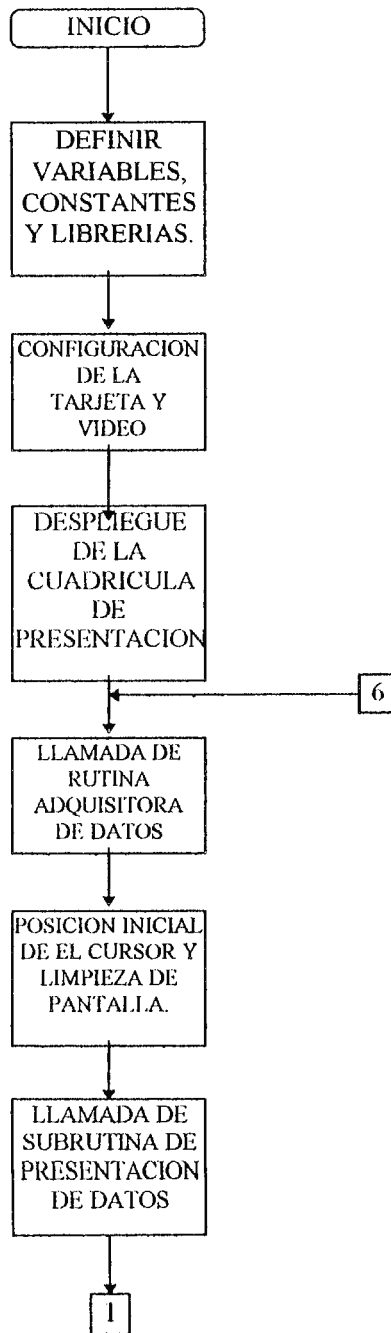
DES = 0x3de = Selecci3n del puerto B.

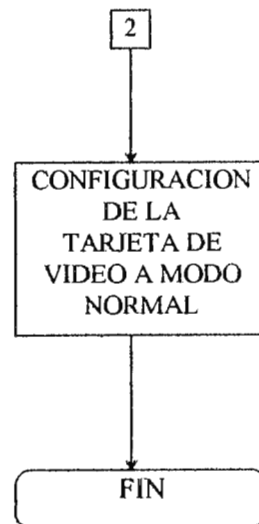
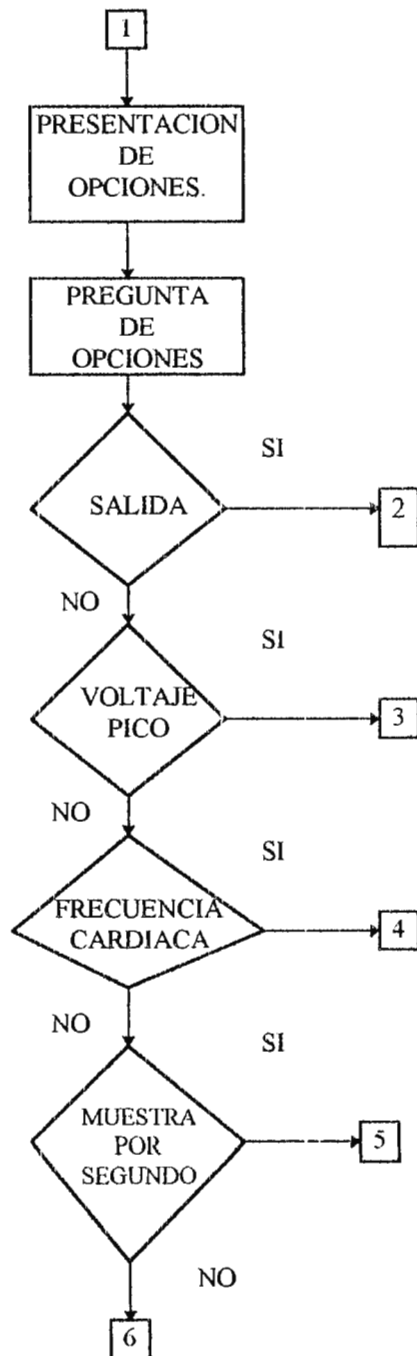
TOP = 0x3sec = Selecci3n del puerto A.

Estas variables fueron seleccionadas con tipo entero y con la instrucción `outp (CON, 0x90)` se selecciona el puerto de control introduciendosele el dato 90 en hexadecimal para configurar la targeta I/O , el puerto A como entrada y el puerto B como salida. Despues procegimos al despliege de la cuadrícula de presentación, esto se logra fijando un punto en la pantalla para la colocación de los temas y el color en la misma por medio de un lazo FOR y las instrucciones `settextstyle` y `outtextxy`, con `locual` se le formula las coordenadas x y , para colocar el punto en la pantalla.

Llamada de rutina adquisitora de datos, aca se utiliza una serie de instrucciones como la `setviewtort` para estar barriendo el grafico de reticula en la pantalla, ya que cada vez que se plotea la grafica se borra cierta parte de la reticula, a su vez se utiliza la instrucción `asn` que es una rutina de ensamblador para posicionar el cursor desplazando filas y columnas, con la instrucción `int 10h` se logra posicionar el cursor en este caso para dar el valor numerico de la media aritmetica de la frecuencia con la instrucción `printf (" %4g", med)` donde `%4g`, indica que es una variable punto flotante de 4 cifras decimales y `med` es el valor de la media aritmetica de la frecuencia en base a 10 muestras, luego en el programa que se muestra en las siguientes paginas, se utiliza la instrucción `set color (1)`, `moveto` y `lineto` para pocicionar el pixer y dibujar las lineas para borrar lo anterior, a continuación en el progrtama siguen la serie de instrucciones para la rutina adquisitora de datos, delay y calculo de la frecuencia cardiaca que resulta más facil identificarlos en la serie de instrucciones.

FLUJOGRAMA.





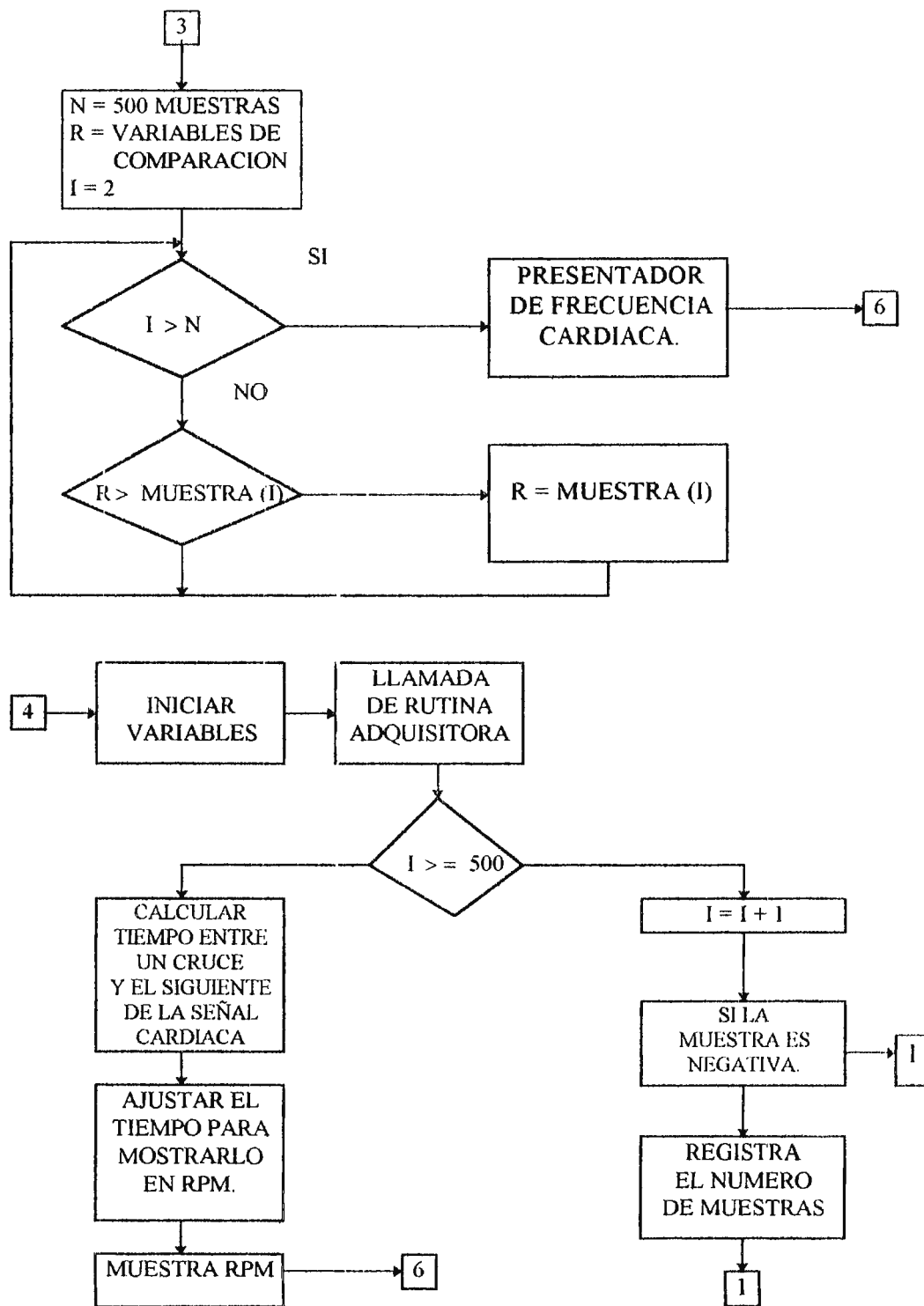


Figura 2.23

PROGRAMA DE PRESENTACION DE SEÑAL ELECTROCARDIOGRAFICA

Y

CALCULO DE FRECUENCIA CARDIACA

```
Ptpragma inline                                     Definicion de variables, constantes
Ptinclude <stdio.h>                                   y librerias.
Ptinclude    graphics,h
Ptinclude    stdlib.h
Ptinclude    conio.h
Ptinclude    math.h
Ptinclude    dos.h
Ptinclude    ctype.h
Ptdefine     EE 500
Ptdefine     Y 840
div_t reta;
int dif, cross j EEi, ee, v, r, tus, me;
int a,ret,freq,des,con,pe,mue,b,c,h,gdriver,gmode,f,left,top,rigth,bottom,tu,z,s,i,p,m;
unsigned char d, lista jEEi, lisj EEi,g,com,j;
char w,we,bufferj80i;
float x,y,n,projEEi,med,fre;
.. main ()
```



```
ret = 6;
```

Se le asigna el valor de 6 a RET (retardo).

```
ini;
```

```
r = 0;
```

```
int gdriver = DETECT, gmode;
```

Configuración de la tarjeta y

```
initgraph (&gdriver, &gmode, " ");
```

el tipo de video.

```
setcolor (7);
```

```
setbkcolor (1);
```

```
g = 1;
```

Configuración de la interface desde el software

```
con = 0x3ef;
```

con la dirección con se puede elegir el puerto de

```
des = 0x3ed;
```

control de el PPI.

```
top = 0x3ec;
```

```
outp (con, 0x90);
```

Con esta instrucción se coloca el dato 90, en el

```
setcolor (15);
```

registro de control de el PPI, de esta forma el

```
settextstyle (4,0,4);
```

puerto A, actua como entrada y el puerto B como

salida, en modo 0.

```
outtextxy (150,0,"Electrocardiograma");
```

Despligue de la cuadrícula de presentación, así

```
setfillstyle (1,15);
```

como el menu de pantalla, formandose los

```
bar (500,0,640,425);
```

rectangulos de color azul y blanco.

```
for (f=0;f<=200;f=f+25)
```

Aca se produce el despligue de las letras o

palabras que conforman el menu.

```
setfillstyle (1,7);
```

```
bar3d (500, (g*f)-25,633,f*g,5,1);
```

```
g = 2;
```

```
settexstyle (4,0,1);
```

```
outtextxy (510, (25*2)-25, "1-Congelar");
```

```
outtextxy (510, (50*2)-25, "2-Promedio");
```

```
outtextxy (510, (75*2)-25, "3-Voltaje Pico");
```

```
outtextxy (510, (100*2)-25, "4-Muestra/seg");
```

```
outtextxy (510, (125*2)-25, "5-Graficador");
```

```
outtextxy (510, (150*2)-25, "6-Salir");
```

```
outtextxy (510, (175*2)-25, "Prueba");
```

```
tu=0; tus=0;
```

```
i =0;
```

```
pe =0;
```

```
y =0;
```

```
d =15;
```

```
laz;
```

```
laz1;
```

```
w=0;
```

```
setcolor (9) ;
```

```
setttextstyle (1,0,1);
```

```
outtextxy (0, 330, "Frecuencia: ");
```

```
outtextxy (165, 330, "Promedio: ");
```

```
setttextstyle (1, 0, 1);
```

```
outtextxy (315, 330, "Valor Pico : ");
```

Palabras de el menu. Con esta

instrucción se coloca texto en pantalla

según las coordenadas especificadas.

do

```
setviewport (0, 10, 500, 475, 1);
```

```
asm{
```

```
mov dh, 24;
```

```
mov dl, 13;
```

```
mov al, 10;
```

```
mov bh, 0;
```

```
mov ah, 2;
```

```
int 10h;
```

```
}
```

```
printf ("%4g", fre);
```

```
asm {
```

```
mov dh, 24;
```

```
mov dl, 32;
```

```
mov al, 10;
```

```
mov bh, 0;
```

```
mov ah, 2;
```

```
int 10h;
```

```
}
```

```
printf ("%4g", med );
```

```
setcolor (1);
```

```
setviewport (0, 10, 500, 325, 1);
```

```
setfillstyle (1,15);
```

Sub rutina que llama a lenguaje ensamblador

Aca se trata de guiar o llevar al cursor a un punto especifico en pantalla para poder insertar un valor numerico.

Se imprime en pantalla el dato de frecuencia con valores decimales (punto flotante).

Se imprime el dato de la media aritmetica de la frecuencia de 10 muestras anteriores, con valores decimales (punto flotante).

```
bar (0, 30, 500, 425);
```

```
setcolor (3);
```

```
pe = 0;
```

```
tu = 0;
```

```
setcolor (1);
```

```
setviewport (0, 20, 500, 325, 1);
```

```
moveto (110, 0); lineto (110, 400);
```

```
moveto (0, 185); lineto (500, 185);
```

```
moveto (400, 0); lineto (400,400);
```

Rutina que se ocupa para volver a redibujar la cuadrícula de presentación, la cual puede ser afectada al plotear la señal de ECG.

```
setcolor (1);
```

```
z = 0;
```

```
asm mov bx, 0;
```

```
asm mov bx, 0;
```

```
g = 1;
```

```
s++;
```

```
if (s <= 51)
```

```
g = 15;
```

```
tu = 0;
```

```
moveto (0,475); lineto (0,181);
```

```
setcolor (15);
```

```
for (i=0; i<= 500; i++)
```

Sub rutina adquisitoria de datos y generación

```

lineto (i, 280-(lis[i]));

setcolor (1);

moveto (0,475); lineto(0,181);

for (i=0; i<= 500; i++)

```

```

outp (des, 0);

outp (des, 255);

d=inp (top);

delay (ret);

lista [i] = d;

if (d<=90)

sound (10) ;

Else

nosound ();

```

```

list [i] = lista [i];

lineto (i, 280 - (lista [i]));

}

setcolor (1);

;

righth = 0;

left = 0;

ee = 0;

```

de la señal de conversión, al ADC por medio de el puerto B de el PPI, seleccionando la dirección des desde el software.

Se genera una transición de 0 a 1 en el puerto B de el PPI, indicando la conversión de el ADC. Al generarse dicha transición se introduce por el puerto A de el PPI el dato con vertido. Y es la instrucción RET genera el retardo para la toma de la muestra (frecuencia de conversión) En lista se almacena el dato d (de el ADC). Con la instrucción if d menor que 90, se logra emitir un sonido cuando la señal esta abajo de un nivel X de lo contrario no lo emite.

Aca se iguala lis a lista, con el fin de borrar o plotear de blanco, la señal ECG, antes ploteada.

```

h = 0;

freq = 0;

me = 0;

for ( i=0; i<= 500; i++)

if (lista [freq] <= 135)

if (lista [freq - 1] > 135)

cross [ee] = freq;

ee++;

}

}

freq++;

}

p = float ( cross [1] - cross [0]);

n = float ((p)*. 004633);

if (n <= 1e - 8)

goto cero ;

fre = (1/n)*60;

pro [r] = fre;

cero:

r++;

if (r == 10)

for (w=0; w<= 10; w++)

y = y + pro [w];

med = y/10;

```

```

r = 0;

}

y = 0;

if (z == 500)

z = 0;

i = 0;

}

y++;

asm mov ah, 01;

asm int 16h;

asm mov j, al;

}

while ( !kbhit());

if ( j == 49)

getch ( );

getch ( );

goto laz;

}

if (j == 51)

for ( i=0; i<= 500; i++)

left = lista[i];

if (left >= lista[i+1])

right = left;

}

```

asm

mov dh, 24;

mov dl, 53;

mov al, 10;

mov bh, 0;

mov ah, 2;

int 10h;

}

printf ("%d", right);

j = 0;

i = 0;

getch ();

getch ();

goto laz;

if (j == 52)

setviewport (0,0,640,500,1);

setfillstyle (1, 8);

bar (0,0,640,450);

setcolor (11);

settextstyle (1,0,1);


```
outtextxy (0, 330, "Muestra/seg : (maxima 8m/s)");
```

```
asm
```

```
mov dh, 24;
```

```
mov dl, 25;
```

```
mov al, 10;
```

```
mov bh, 0;
```

```
mov ah, 2;
```

```
int 10h;
```

```
}
```

```
printf ( "valor: ");
```

```
scanf ("%d", &mue);
```

```
printf ("%dÑh ", mue);
```

```
reta = div (840, mue);
```

```
ret = reta.quot;
```

```
goto ini;
```

```
closegraph ( );
```

```
laz06: printf ("Saida de el programa !%c",w);
```

```
nosound ( );
```

```
getch ( );
```

```
}
```

LISTADO DE COMPONENTES.

CANTIDAD	DESCRIPCION	PRECIO UNITARIO	TOTAL
1	ICHA3-4741-5	26.00	26.00
5	IC NTE 937M	37.16	185.8
2	IC NTE LX995	30.13	60.25
1	IC NTE 994M	17.5	17.5
2	IC NTE 832	21	42
2	IC LM 565	33.9	67.8
2	LF 356	19.23	38.45
1	IC 8255	140.00	140.00
1	IC 74 245	20.	20
1	IC 74 32	7	7
1	DF 04	12.9	12.9
1	1N4148	3.4	3.4
17	CAPACITORES	89.9	89.9

los cuales se encuentran
listados en el documento.

38	RESISTORES	50	50
----	------------	----	----

GLOSARIO DE TERMINOS.

Arborización : Ramificación terminal de ciertas expansiones de la celula.

Auriculo : Cavidad o conducto anatomico, camara esencial de el corazón.

Auriculoventricular : Situado entre un auriculo y un ventriculo de el corazón.

A / D Convertidor : Convertidor de Analogo a Digital. (circuito integrado)

Bidireccional : Sentido de transmision en ambas direcciones.

Bit : Digito binario.

Cation : Elemento que pasa al catodo en la electrolisis; elemento electropositivo.

Catodo : Polo o electrodo negativo galvanico.

Coronario : Que rodea a modo de una corona.

Cardiaco : Hace referencia a el corazón.

Contractil : Que posee la facultad de contraerse por estimulos.

Cardiovascular : Relativo a el corazón y vasos sanguineos.

CPU : Unidad de procesamiento central (computadora).

Dirección : Localización de un sistema computador.

Endocardio : Membrana endoteidal que tapiza el interior de las cavidades cardiacas.

ECG : Abreviatura de Electrocardiograma.

Electrocardiograma : Trazado grafico de los impulsos electricos de el corazón.

Electrocardiografo : Instrumento utilizado para medir la actividad electrica de el corazón.

Embrionario : Relativo pertinente a el Embrion.

Electrodo : Interface entre la piel y equipo

Ensamblador : Programa que convierte codigos simbolicos en forma de programa.

Hard ware : Elemento fisico referente a una computadora.

Has de Hiz : Has de fibras musculares cardiacas que transmiten las ondas de depolarización.

Interauricular : Situado entre ambas aurículas.

Idenme : Libre o exento de daños.

Ion : Atomo o grupo de atomos que lleva una carga electrica.

Isoelectrico : Completamente uniforme electricamente.

I / O : Proceso que envuelve la transferencia de información hacia adentro o afuera de una unidad central de proceso.

Interface : Dispositivo de comunicación o adaptación entre 2 mundos.

Mitral : Valvula de orificio auriculo ventricular.

Miocardio : Paredes de la camara de el corazón.

Mutación : Cambio, muda o variación.

Nodulo : Nodo pequeño

Pericardio : Saco de membranas que rodea a el corazón.

Pc : Abreviatura de computadora personal.

Periferico : Dispositivos externos a el CPU.

Paralelo : Muchos bits viajando sobre trayectoras separadas simultaneamente.

Programa: Set de instrucciones que poseen un solo o varios objetivos.

Registro de direcciones: Registro que mantiene una localización de memoria.

Slot : Significado de la capacidad de expansión de un microcomputador.

Software : Programas, rutinas y manuales para facilitar el uso de las PC's.

Serie : Bit tras otro en la misma trayectoria.

Transmición. : Envio de datos desde una localización a otra.

Unidireccional : Sentido de transmisión en una sola dirección.

BIBLIOGRAFIA.

APARATO CIRCULATORIO.

PEDRO COSSIO.

QUINTA EDICION, EDITORIAL "EL ATENEO", BUENOS AIRES, ARGENTINA, 1954.

BASES FISIOLÓGICAS DE LA PRÁCTICA MÉDICA.

TRATADO DE FISIOLÓGIA APLICADA, TOMO I.

CHARLES HERBERT BEST & NORMAN BURKE TYLOR.

QUINTA EDICION, EDITORIAL HISPANOAMERICA, 1950.

CIRCUITOS INTEGRADOS LINEALES Y AMPLIFICADORES OPERACIONALES.

ROBERT F CAUGHLIN/FREDERICK F. DRISCOLL.

SEGUNDA EDICION, PRENTICE HALL, MEXICO, 1987.

DICCIONARIO TERMINOLÓGICO DE CIENCIAS MÉDICAS.

E. CAPDEVILA CASAS.

CUARTA EDICION, SALVAT EDITORES S. A., BARCELONA, 1952.

DISEÑO ELECTRONICO

CIRCUITOS Y SISTEMAS

SAVANT / RODEN / CARPENTER.

SEGUNDA EDICION, 1992

DESIGN WITH OPERATIONAL AMPLIFIERS ANALOG INTEGRATED CIRCUITS

SERGIO FRANCO

1988

INTERPRETACION ELECTROCARDIOGRAFICA

A NADAL SAUQUET

BARCELONA 1962.

ANEXOS



BI-FET II™ Technology

General Description

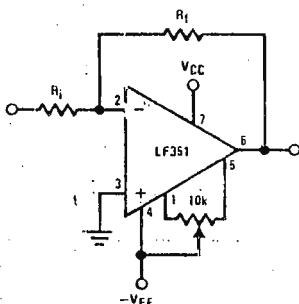
tions where these requirements are critical, the LF356 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

Features

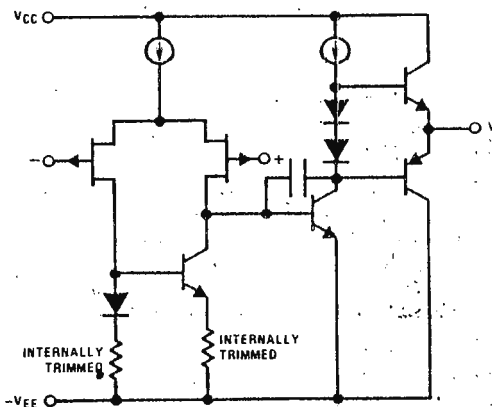
- Internally trimmed offset voltage 10 mV
- Low input bias current 50 pA
- Low input noise voltage 16 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 1.8 mA
- High input impedance 10¹² Ω
- Low total harmonic distortion $A_V = 10$, $R_L = 10\text{ k}\Omega$, $V_O = 20\text{ V}_{pp}$, BW = 20 Hz–20 kHz < 0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applica-

Typical Connection

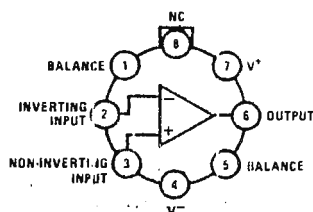


Simplified Schematic



Connection Diagrams (Top Views)

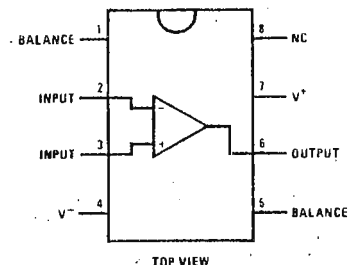
Metal Can Package



Note. Pin 4 connected to case.

Order Number LF351H
See NS Package H08C

Dual-In-Line Package



Order Number LF351N
See NS Package N08A

Absolute Maximum Ratings

Supply Voltage	$\pm 18V$
Power Dissipation (Note 1)	500mW
Operating Temperature Range	$0^{\circ}C$ to $+70^{\circ}C$
T_J (MAX)	$115^{\circ}C$
Differential Input Voltage	$\pm 30V$
Input Voltage Range (Note 2)	$\pm 15V$
Output Short Circuit Duration	Continuous
Storage Temperature Range	$-65^{\circ}C$ to $+150^{\circ}C$
Lead Temperature (Soldering, 10 seconds)	$300^{\circ}C$

DC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351			UNITS
			MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	$R_S = 10k\Omega$, $T_A = 25^{\circ}C$ Over Temperature		5	10 13	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10k\Omega$		10		$\mu V/^{\circ}C$
I_{OS}	Input Offset Current	$T_J = 25^{\circ}C$, (Notes 3, 4) $T_J \leq 70^{\circ}C$		25	100 4	pA nA
I_B	Input Bias Current	$T_J = 25^{\circ}C$, (Notes 3, 4) $T_J \leq 70^{\circ}C$		50	200 8	pA pA
R_{IN}	Input Resistance	$T_J = 25^{\circ}C$		10 ¹²		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V$, $T_A = 25^{\circ}C$ $V_O = \pm 10V$, $R_L = 2k\Omega$ Over Temperature	25	100		V/mV V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V$, $R_L = 10k\Omega$	± 12	± 13.5		V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	± 11	± 15 ± 12		V V
CMRR	Common-Mode Rejection Ratio	$R_S \leq 10k\Omega$	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I_S	Supply Current			1.8	3.4	mA

AC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF351			UNITS
			MIN	TYP	MAX	
SR	Slew Rate	$V_S = \pm 15V$, $T_A = 25^{\circ}C$	0.1	0.13	0.3	V/ μs
GBW	Gain Bandwidth Product	$V_S = \pm 15V$, $T_A = 25^{\circ}C$	0.1	0.4	1	MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25^{\circ}C$, $R_S = 100\Omega$, $f = 1000Hz$		16		nV/\sqrt{Hz}
i_n	Equivalent Input Noise Current	$T_J = 25^{\circ}C$, $f = 1000Hz$		0.01		pA/\sqrt{Hz}

Note 1: For operating at elevated temperature, the device must be derated based on a thermal resistance of $150^{\circ}C/W$ junction to ambient or $45^{\circ}C/W$ junction to case.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

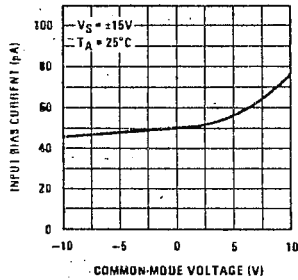
Note 3: These specifications apply for $V_S = \pm 15V$ and $0^{\circ}C \leq T_A \leq +70^{\circ}C$. V_{OS} , I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 4: The input bias currents are junction leakage currents which approximately double for every $10^{\circ}C$ increase in the junction temperature, T_J . Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D . $T_J = T_A + \theta_{JA} P_D$ where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

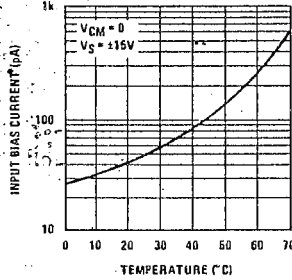
Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice.

Typical Performance Characteristics

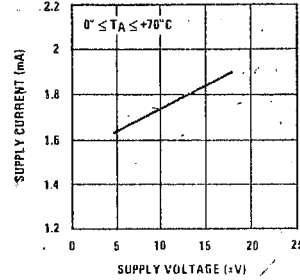
Input Bias Current



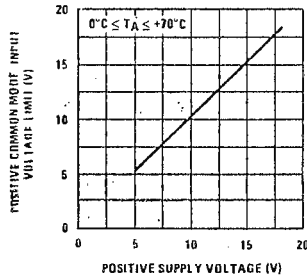
Input Bias Current



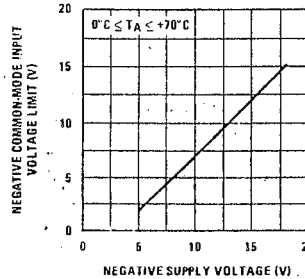
Supply Current



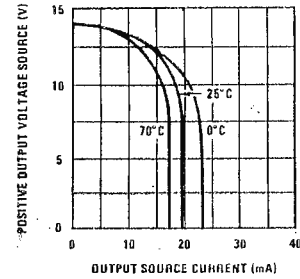
Positive Common-Mode Input Voltage Limit



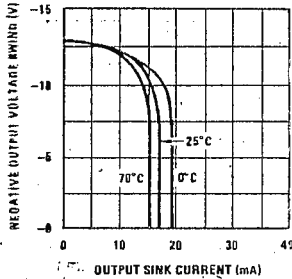
Negative Common-Mode Input Voltage Limit



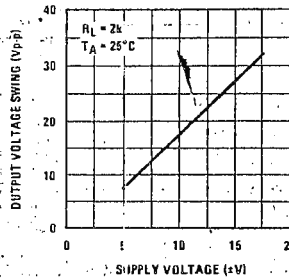
Positive Current Limit



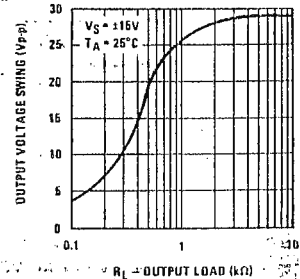
Negative Current Limit



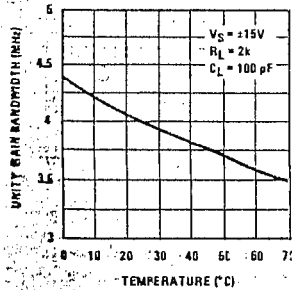
Voltage Swing



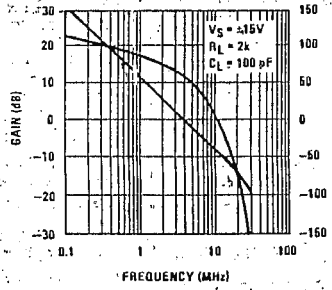
Output Voltage Swing



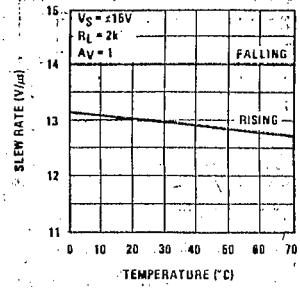
Gain Bandwidth



Bode Plot

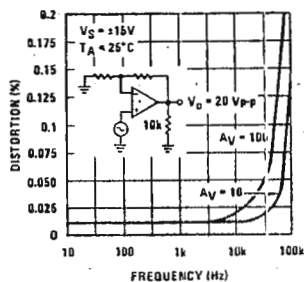


Slew Rate

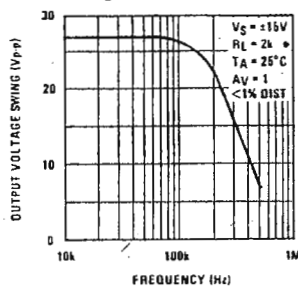


Typical Performance Characteristics (Continued)

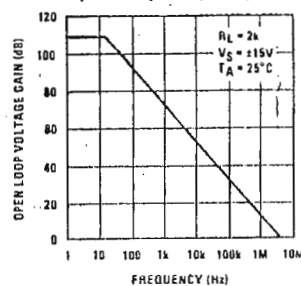
Distortion vs Frequency



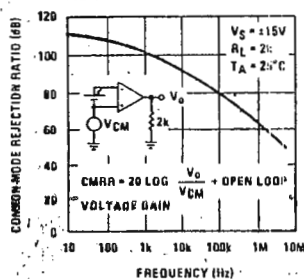
Undistorted Output Voltage Swing



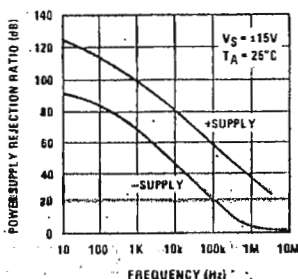
Open Loop Frequency Response



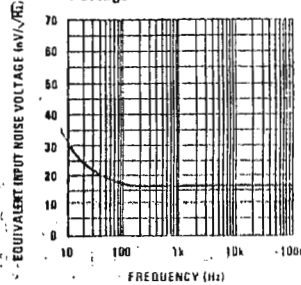
Common-Mode Rejection Ratio



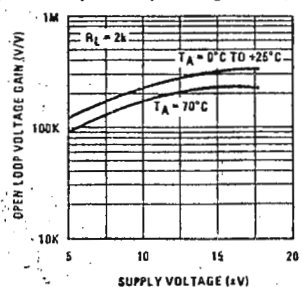
Power Supply Rejection Ratio



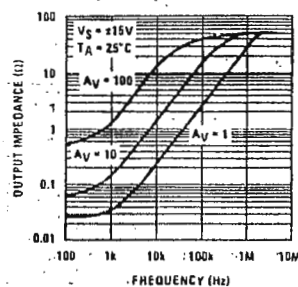
Equivalent Input Noise Voltage



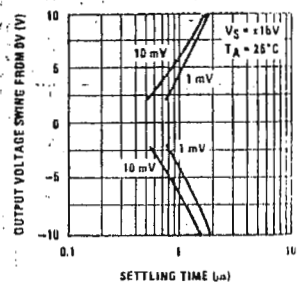
Open Loop Voltage Gain (V/V)



Output Impedance

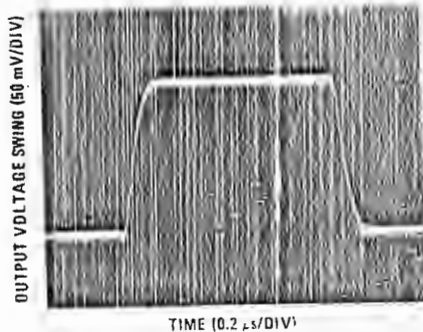


Inverter Settling Time

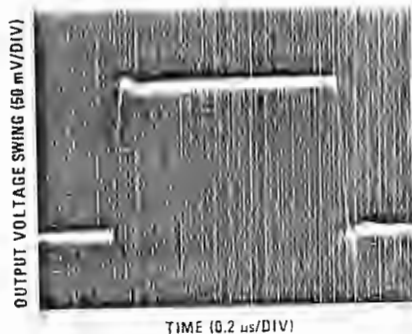


Pulse Response

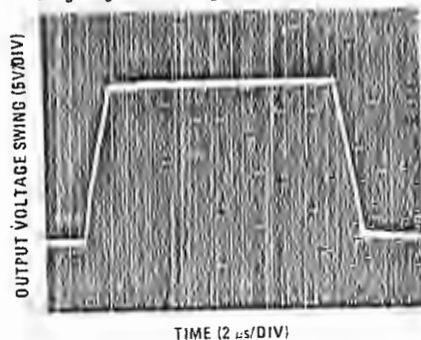
Small Signal Inverting



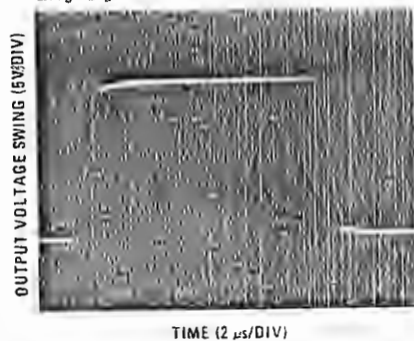
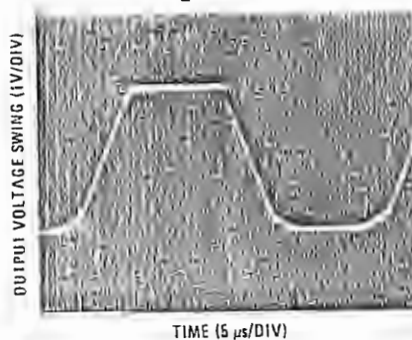
Small Signal Non-Inverting



Large Signal Inverting



Large Signal Non-Inverting

Current Limit ($R_L = 100\Omega$)

Application Hints

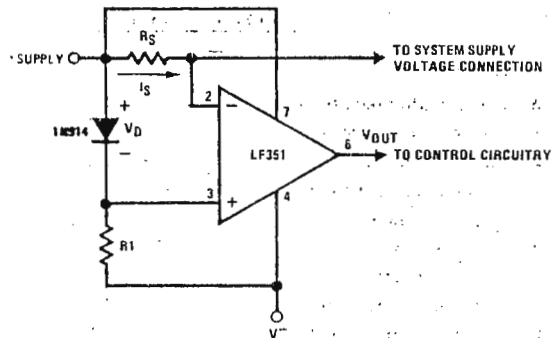
The LF351 is an op amp with an internally trimmed input offset voltage and JFET input devices (BJ FET II™). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be

allowed to exceed the negative supply as this will cause large current to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will cause a reversal of the phase to the output and force the amplifier output to the corresponding high or low state. Exceeding the negative common-mode limit on both inputs will force the amplifier output to a

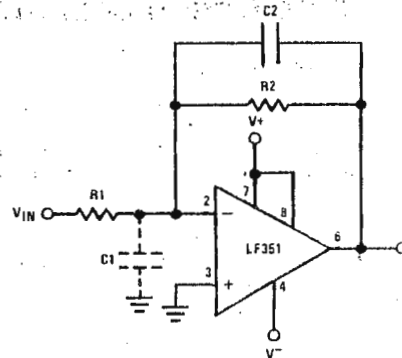
Typical Applications: LF351

Supply Current Indicator/Limiter



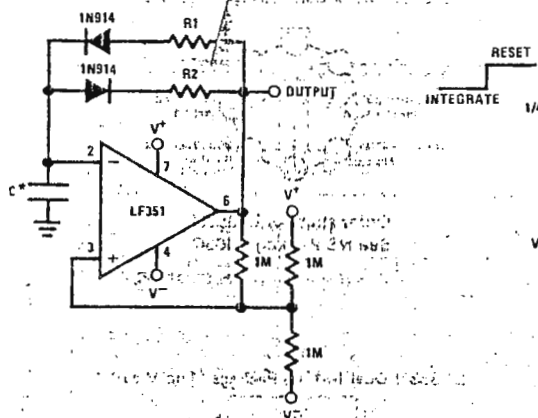
- V_{OUT} switches high when $R_S I_S > V_D$

Hi-Z_{IN} Inverting Amplifier



Parasitic input capacitance $C_1 \approx 3$ pF for LF351 plus any additional layout capacitance) interacts with feedback elements and creates undesirable high frequency pole. To compensate, add C_2 such that: $R_2 C_2 \approx R_1 C_1$.

Ultra-Low (or High) Duty Cycle Pulse Generator

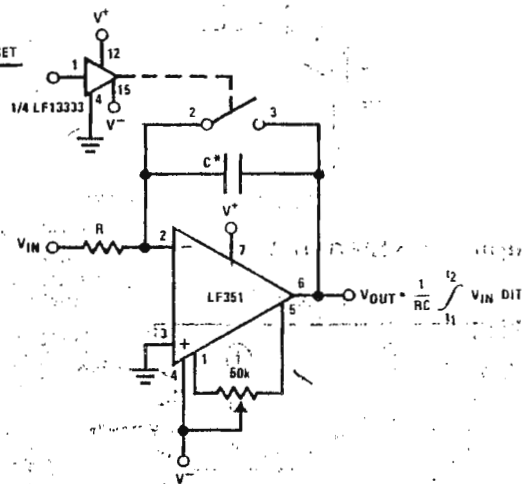


- $t_{OUTPUT\ HIGH} \approx R_1 C_1 \ln \frac{4.8 - 2V_S}{4.8 - V_S}$
- $t_{OUTPUT\ LOW} \approx R_2 C_1 \ln \frac{2V_S - 7.8}{V_S - 7.8}$

where $V_S = V^+ + |V^-|$

* Low leakage capacitor

Long Time Integrator



- * Low leakage capacitor
- 50k pot used for less sensitive V_{OS} adjust

Application Hints (Continued)

high state. In neither case does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifier will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

The LF351 is biased by a zener reference which allows normal circuit operation on $\pm 4V$ power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The LF351 will drive a $2\text{ k}\Omega$ load resistance to $\pm 10V$ over the full temperature range of 0°C to $+70^\circ\text{C}$. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed

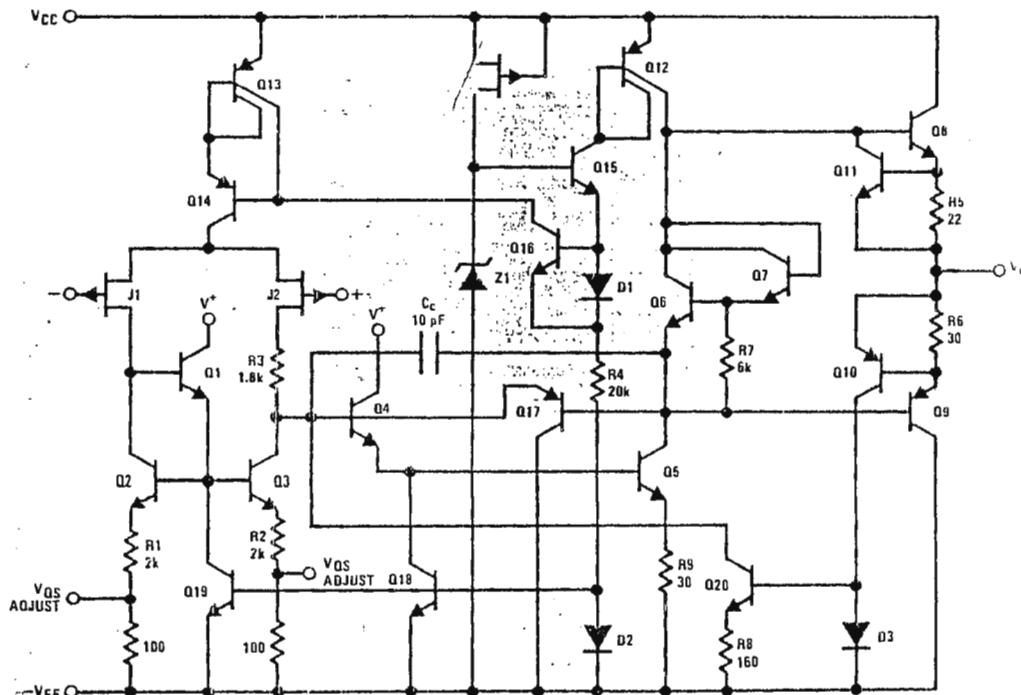
backwards in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

Detailed Schematic



LM2907, LM2917 Frequency to Voltage Converter

General Description

The LM2907, LM2917 series are monolithic frequency to voltage converters with a high gain op amp/comparator designed to operate a relay, lamp, or other load when the input frequency reaches or exceeds a selected rate. The tachometer uses a charge pump technique and offers frequency doubling for low ripple, full input protection in two versions (LM2907-8, LM2917-8) and its output swings to ground for a zero frequency input.

Advantages

- Output swings to ground for zero frequency input
- Easy to use; $V_{OUT} = f_{IN} \times V_{CC} \times R1 \times C1$
- Only one RC network provides frequency doubling
- Zener regulator on chip allows accurate and stable frequency to voltage or current conversion. (LM2917)

Features

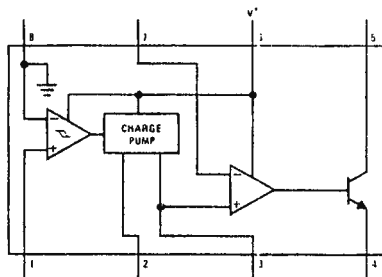
- Ground referenced tachometer input interfaces directly with variable reluctance magnetic pickups
- Op amp/comparator has floating transistor output
- 50 mA sink or source to operate relays, solenoids, meters, or LEDs

- Frequency doubling for low ripple
- Tachometer has built-in hysteresis with either differential input or ground referenced input
- Built-in zener on LM2917
- $\pm 0.3\%$ linearity typical
- Ground referenced tachometer is fully protected from damage due to swings above V_{CC} and below ground

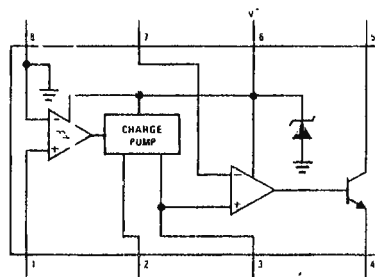
Applications

- Over/under speed sensing
- Frequency to voltage conversion (tachometer)
- Speedometers
- Breaker point dwell meters
- Hand-held tachometer
- Speed governors
- Cruise control
- Automotive door lock control
- Clutch control
- Horn control
- Touch or sound switches

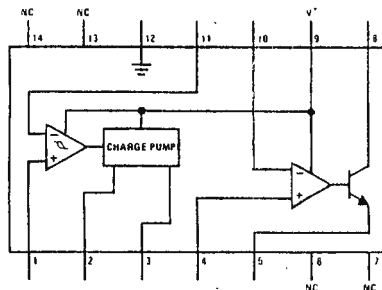
Block and Connection Diagrams Dual-In-Line Package; Top Views



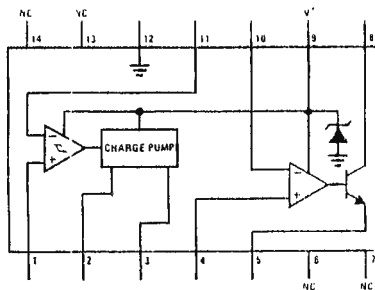
Order Number LM2907N-8
See NS Package NO8B



Order Number LM2917N-8
See NS Package NO8B



Order Number LM2907J
See NS Package J14A
Order Number LM2907N
See NS Package N14A



Order Number LM2917J
See NS Package J14A
Order Number LM2917N
See NS Package N14A

Absolute Maximum Ratings (Note 1)

Supply Voltage	28V	Input Voltage Range	
Supply Current (Zener Options)	25 mA	Tachometer LM2907-8, LM2917-8	±28V
Collector Voltage	28V	LM2907, LM2917	0.0V to +28V
Differential Input Voltage		Op Amp/Comparator	0.0V to +28V
Tachometer	28V	Power Dissipation	500 mW
Op Amp/Comparator	28V	Operating Temperature Range	-40°C to +85°C
		Storage Temperature Range	-65°C to +150°C
		Lead Temperature (Soldering, 10 seconds)	300°C

Electrical Characteristics $V_{CC} = 12 V_{DC}$, $T_A = 25^\circ C$, see test circuit

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
TACHOMETER					
Input Thresholds	$V_{IN} = 250 \text{ mVp-p} @ 1 \text{ kHz (Note 2)}$	±10	±15	±40	mV
Hysteresis	$V_{IN} = 250 \text{ mVp-p} @ 1 \text{ kHz (Note 2)}$		30		mV
Offset Voltage	$V_{IN} = 250 \text{ mVp-p} @ 1 \text{ kHz (Note 2)}$				mV
LM2907/LM2917			3.5	10	mV
LM2907-8/LM2917-8			5	15	mV
Input Bias Current	$V_{IN} = \pm 50 \text{ mV}_{DC}$		0.1	1	μA
V_{OH}	$V_{IN} = +125 \text{ mV}_{DC}$ (Note 3)		8.3		V
V_{OL}	$V_{IN} = -125 \text{ mV}_{DC}$ (Note 3)		2.3		V
Output Current; I_2, I_3	$V_2 = V_3 = 6.0 \text{ V (Note 4)}$	140	180	240	mA
Leakage Current; I_2	$I_2 = 0, V_3 = 0$			0.1	μA
Gain Constant, K	(Note 3)	0.9	1.0	1.1	
Linearity	$f_{IN} = 1 \text{ kHz}, 5 \text{ kHz}, 10 \text{ kHz, (Note 5)}$	-1.0	0.3	+1.0	%
OP/AMP COMPARATOR					
V_{DS}	$V_{IN} = 6.0 \text{ V}$		3	10	mV
I_{BIAS}	$V_{IN} = 6.0 \text{ V}$		50	500	nA
Input Common-Mode Voltage		0		$V_{CC} - 1.5 \text{ V}$	V
Voltage Gain			200		V/mV
Output Sink Current	$V_C = 1.0$	40	50		mA
Output Source Current	$V_E = V_{CC} - 2.0$		10		mA
Saturation Voltage	$I_{SINK} = 5 \text{ mA}$		0.1	0.5	V
	$I_{SINK} = 20 \text{ mA}$			1.0	V
	$I_{SINK} = 50 \text{ mA}$		1.0	1.5	V
ZENER REGULATOR					
Regulator Voltage	$R_{DROP} = 470 \Omega$		7.56		V
Series Resistance			10.5	15	Ω
Temperature Stability			+1		mV/°C
TOTAL SUPPLY CURRENT					
			3.8	6	mA

Note 1: For operation in ambient temperatures above $25^\circ C$, the device must be derated based on a $150^\circ C$ maximum junction temperature and a thermal resistance of $175^\circ C/W$ junction to ambient for package 22 and 16 or a thermal resistance of $187^\circ C/W$ junction to ambient for package 20.

Note 2: Hysteresis is the sum $+V_{TH} - (-V_{TH})$, offset voltage is their difference. See test circuit.

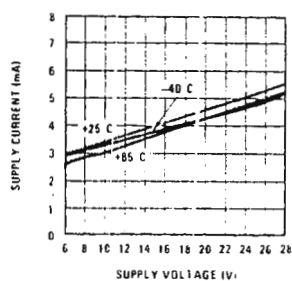
Note 3: V_{OH} is equal to $3/4 \times V_{CC} - 1 V_{BE}$, V_{OL} is equal to $1/4 \times V_{CC} - 1 V_{BE}$ therefore $V_{OH} - V_{OL} = V_{CC}/2$. The difference, $V_{OH} - V_{OL}$, and the mirror gain, I_2/I_3 , are the two factors that cause the tachometer gain constant to vary from 1.0.

Note 4: Be sure when choosing the time constant $R1 \times C1$ that $R1$ is such that the maximum anticipated output voltage at pin 3 can be reached with $I_3 \times R1$. The maximum value for $R1$ is limited by the output resistance of pin 3 which is greater than $10 M\Omega$ typically.

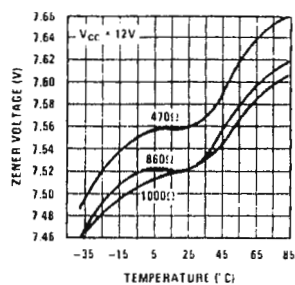
Note 5: Nonlinearity is defined as the deviation of V_{OUT} (@ pin 3) for $f_{IN} = 5 \text{ kHz}$ from a straight line defined by the V_{OUT} @ 1 kHz and V_{OUT} @ 10 kHz . $C1 = 1000 \text{ pF}$, $R1 = 68k$ and $I_2 = 0.22 \text{ mAd}$.

Typical Performance Characteristics

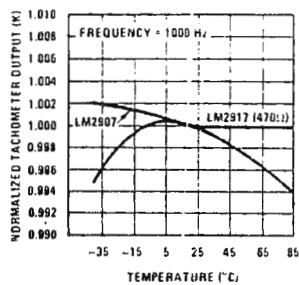
Total Supply Current



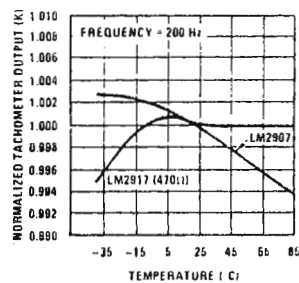
Zener Voltage vs Temperature



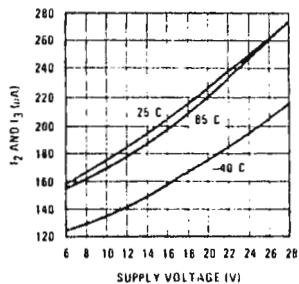
Normalized Tachometer Output vs Temperature



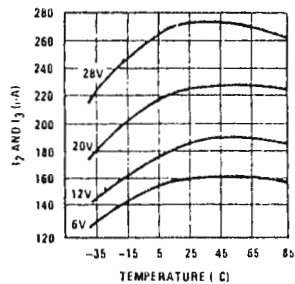
Normalized Tachometer Output vs Temperature



Tachometer Currents I_2 and I_3 vs Supply Voltage

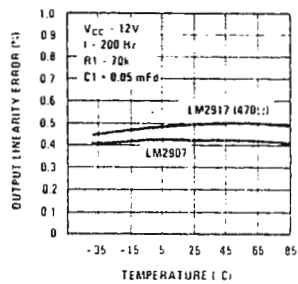


Tachometer Currents I_2 and I_3 vs Temperature

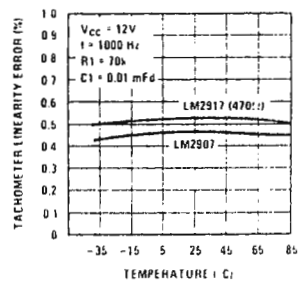


Typical Performance Characteristics (Continued)

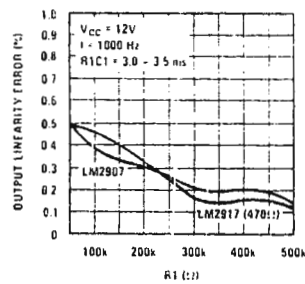
Tachometer Linearity
vs Temperature



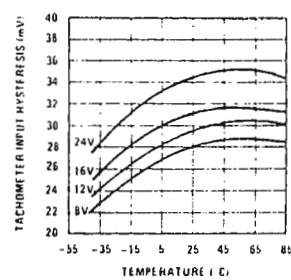
Tachometer Linearity
vs Temperature



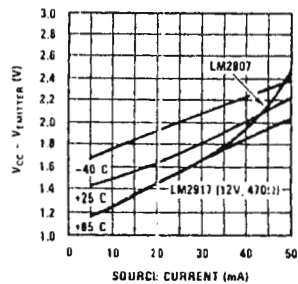
Tachometer Linearity vs R1



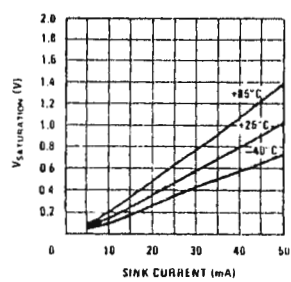
Tachometer Input Hysteresis
vs Temperature



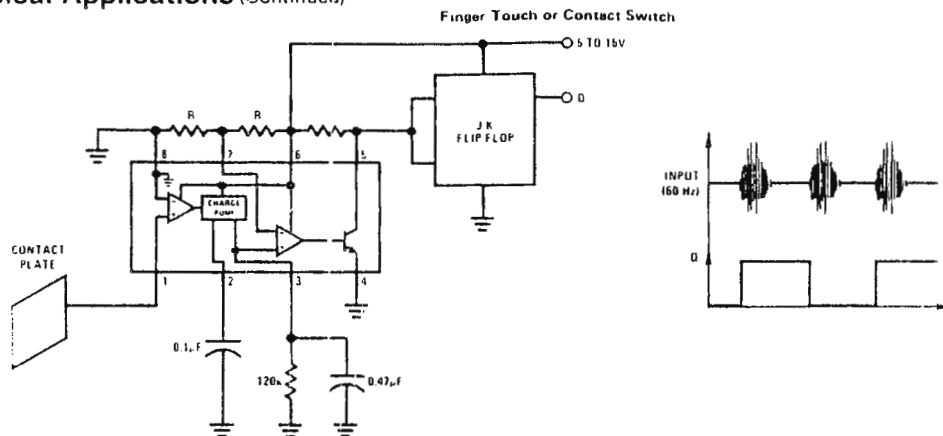
Op Amp Output Transistor
Characteristics



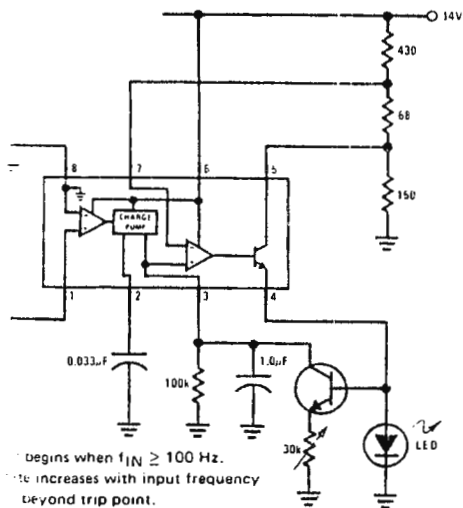
Op Amp Output Transistor
Characteristics



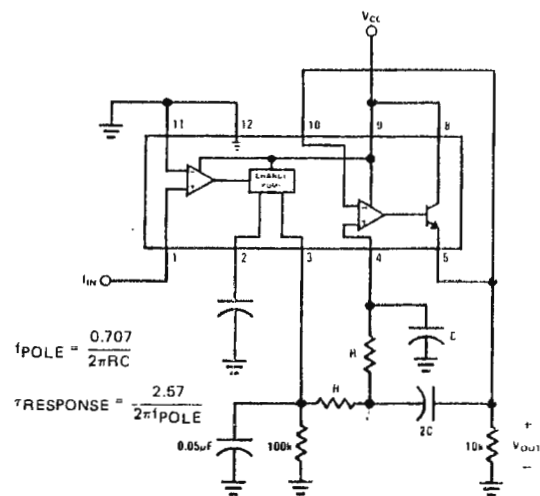
Digital Applications (Continued)



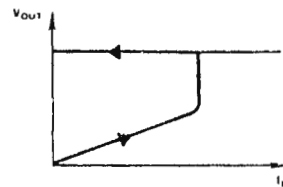
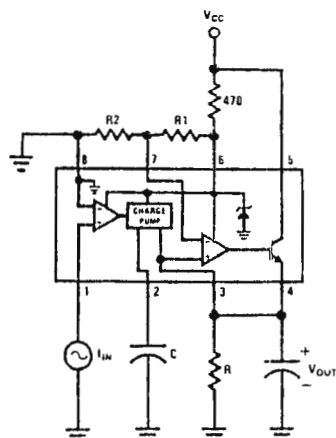
Flashing LED Indicates Overspeed



Frequency to Voltage Converter with 2 Pole Butterworth Filter to Reduce Ripple



Overspeed Latch



Output latches when

$$f_{IN} = \frac{R2}{R1 + R2} \frac{1}{RC}$$

Reset by removing VCC.

Oscilador controlado de voltaje LM566/LM566C

Descripción general

El LM566/LM566C son osciladores controlados de voltaje los cuales pueden utilizarse para generar ondas cuadradas y triangulares, la frecuencia de las cuales es una función muy lineal de un voltaje de control. La frecuencia también es función de un resistor y de un condensador externos.

El LM566 se especifica para operación sobre el rango militar de temperatura de -55°C a $+125^{\circ}\text{C}$. El LM566C se especifica para operación sobre el rango de temperatura de 0°C a $+70^{\circ}\text{C}$.

Características

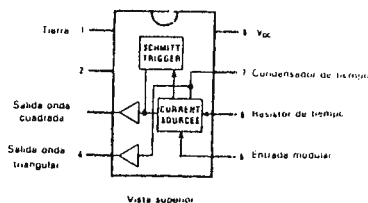
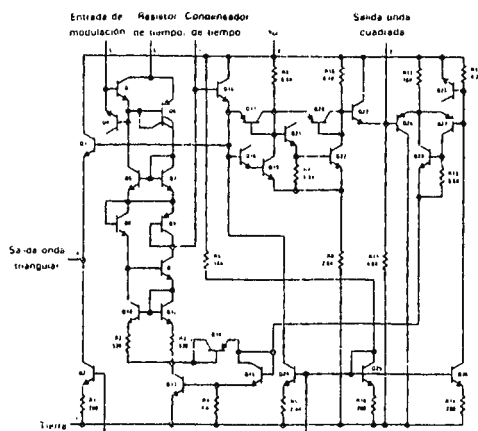
- Amplio rango de voltaje de alimentación: 10 a 24 volts

- Características de modulación muy lineales
- Estabilidad a alta temperatura
- Excelente rechazo al voltaje de alimentación
- Rango de frecuencia de 10 a 1 con condensador fijo
- Frecuencia programable por medio de corriente, voltaje resistor o condensador.

Aplicaciones

- Modulación de FM
- Generación de señales
- Generación de funciones
- Manipulación por desplazamiento de frecuencia
- Generación de tono

Diagramas esquemático y de conexión



Número de orden LM566CN. Véase encapsulado N508B

Información de aplicaciones

El LM566 puede operarse con una u otra fuente de alimentación sola, como se muestra en este circuito de prueba, o con una fuente de alimentación doble (\pm). Cuando se opera con una fuente de alimentación doble, la salida de onda cuadrada es compatible con LTT (2 mA de consumo de corriente) agregando un resistor de $4.7\text{ k}\Omega$ de la terminal 3 a tierra.

Se conecta un condensador de $.001\text{ }\mu\text{F}$ entre las terminales 5 y 6 para prevenir oscilaciones parásitas que pueden ocurrir durante la conmutación del VCO

$$f_o = \frac{2(V^+ - V_5)}{R_1 C_1 V^+}$$

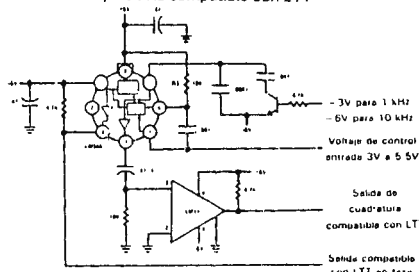
en donde

$$2\text{K} < R_1 < 20\text{K}$$

y V_5 es el voltaje entre la terminal 5 y la terminal 1

Aplicación típica

Oscilador controlado de voltaje de 1 kHz y 10 kHz compatible con LTT



Capacidades máximas absolutas

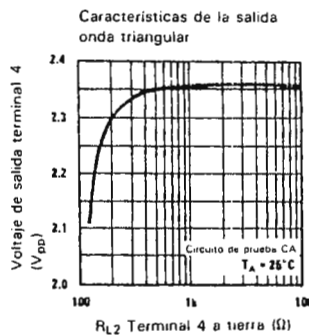
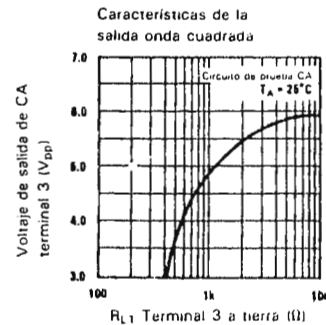
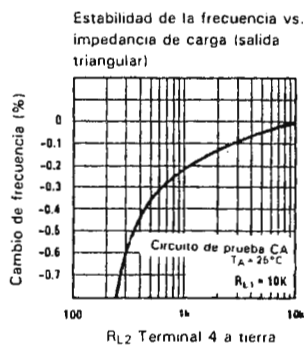
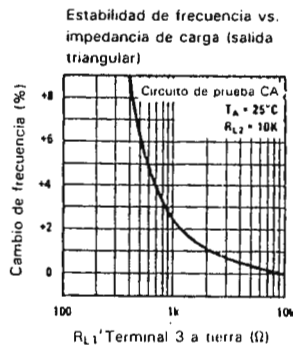
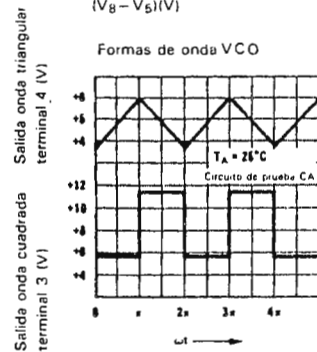
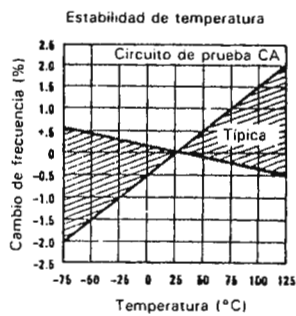
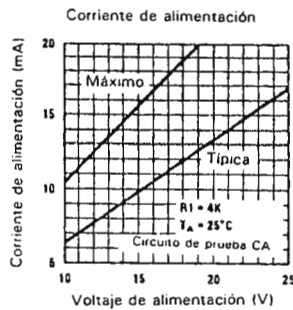
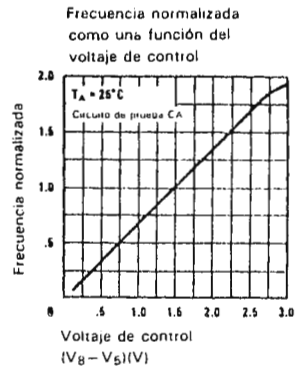
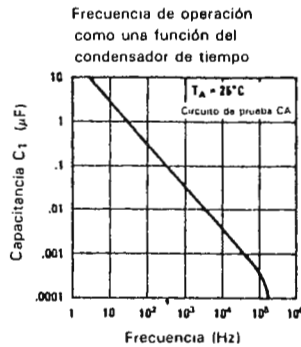
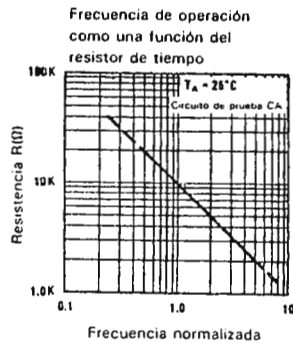
Voltaje de alimentación	26V
Disipación de potencia (Nota 1)	300 mW
Rango de temperatura de operación LM566	-55°C a +125°C
LM566C	0°C a 70°C
Temperatura de terminal (soldando 10 seg.)	300°C

Características eléctricas $V_{CC} = 12\text{ V}$, $T_A = -25^\circ\text{C}$, circuito de prueba AC

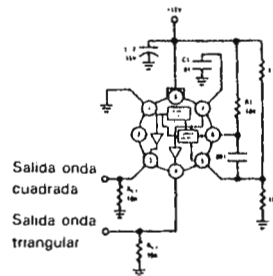
PARÁMETRO	CONDICIONES	LM566			LM566C			UNIDADES
		MÍN	TYP	MÁX	MÍN	TYP	MÁX	
Máxima frecuencia de operación	$R_O = 2\text{ k}$		1			1		MHz
Rango del voltaje de entrada terminal 5	$C_O = 2.7\text{ pF}$	$3/4 V_{CC}$		V_{CC}	$3/4 V_{CC}$		V_{CC}	
Coefficiente promedio de temperatura de la frecuencia de operación			100			200		ppm/°C
Rechazo al voltaje de alimentación	10–20V		0.1	1		0.1	2	%/V
Impedancia de entrada terminal 5		0.5	1		0.5	1		MΩ
Sensitividad VCO	Para la terminal, 5 desde 8–10V, $f_O = 10\text{ kHz}$	6.4	6.6	6.8	6.0	6.6	7.2	kHz/V
Distorsión de FM	Desviación $\pm 10\%$		0.2	0.75		0.2	1.5	%
Velocidad máxima de barrido		800	1		500	1		MHz
Rango de barrido			10:1			10:1		
Impedancia de salida Terminal 3			50			50		Ω
Terminal 4			50			50		Ω
Nivel de la salida de onda cuadrada	$R_{C1} = 10\text{ k}$	5.0	5.4		5.0	5.4		Vp p
Nivel de la salida de onda triangular	$R_{C2} = 10\text{ k}$	2.0	2.4		2.0	2.4		Vp p
Ciclo de trabajo onda cuadrada		45	50	55	40	50	60	%
Tiempo de subida onda cuadrada			20			20		ns
Tiempo de bajada onda cuadrada			50			50		ns
Linealidad onda triangular	Segmento de $+1V_{CC}$		0.2	0.75		0.5	1	%

Nota 1: La máxima temperatura de unión del LM566 es 150°C, mientras que la del LM566C es 100°C. Para operar a temperaturas de unión mayores a los dispositivos en el encapsulado TO-5 deberá considerarse una pérdida de disipación sobre la base de una resistencia térmica de 150°C/W. La resistencia térmica del encapsulado doble paralelo es de 100°C/W.

Características de funcionamiento típicas



Circuito de prueba CA





A to D, D to A

ADC0801, ADC0802, ADC0803, ADC0804, ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804, and ADC0805 are CMOS 8-bit successive approximation A/D converters which use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus, and TRI-STATE® output latches directly drive the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

A new differential analog voltage input allows increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- Operates ratiometrically or with 5 V_{DC}, 2.5 V_{DC}, or analog span adjusted voltage reference

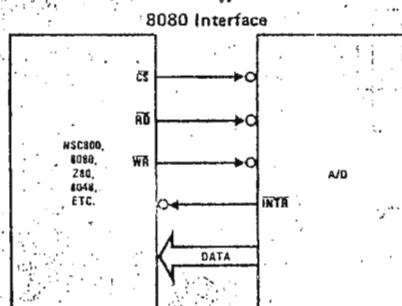
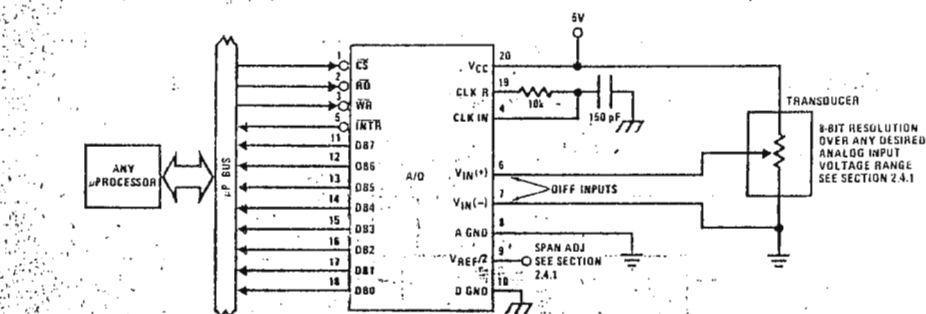
Key Specifications

Features

- Compatible with 8080 μ P derivatives—no interfacing logic needed—access time—135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Typical Applications



ERROR SPECIFICATION (INCLUDES FULL SCALE, ZERO ERROR, AND NON LINEARITY)			
PART NUMBER	FULL-SCALE ADJUSTED	V _{REF/2} = 2.500 V _{DC} (NO ADJUSTMENTS)	V _{REF/2} = NO CONNECTION (NO ADJUSTMENTS)
ADC0801	$\pm 1/4$ LSB		
ADC0802		$\pm 1/2$ LSB	
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

TRI-STATE® is a registered trademark of National Semiconductor Corp.

Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage	
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to ($V_{CC} + 0.3V$)
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A = 25^\circ\text{C}$	875 mW
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Ratings (Notes 1 and 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0801/02LD	$-65^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$
ADC0801/02/03/04LCD	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0801/02/03/05LCN	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0804LCN	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$
Range of V_{CC}	4.5 VDC to 6.3 VDC

Electrical Characteristics

The following specifications apply for $V_{CC} = 5\text{ VDC}$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK} = 640\text{ kHz}$ unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/4$	LSB
ADC0802: Total Unadjusted Error (Note 8)	$V_{REF}/2 = 2.500\text{ VDC}$			$\pm 1/2$	LSB, V
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/2$	LSB
ADC0804: Total Unadjusted Error (Note 8)	$V_{REF}/2 = 2.500\text{ VDC}$			± 1	LSB
ADC0805: Total Unadjusted Error (Note 8)	$V_{REF}/2$ —No Connection			± 1	LSB
$V_{REF}/2$ Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 1.0	8.0 1.3		k Ω k Ω
Analog Input Voltage Range	(Note 4) $V(+) \text{ or } V(-)$	$GND-0.05$		$V_{CC}+0.05$	VDC
DC Common-Mode Error	Over Analog Input Voltage Range		$\pm 1/16$	$\pm 1/8$	LSB
Power Supply Sensitivity	$V_{CC} = 5\text{ VDC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4)		$\pm 1/16$	$\pm 1/8$	LSB

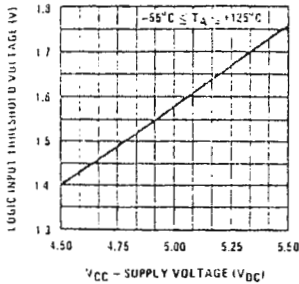
AC Electrical Characteristics

The following specifications apply for $V_{CC} = 5\text{ VDC}$ and $T_A = 25^\circ\text{C}$ unless otherwise specified.

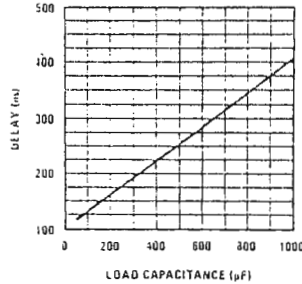
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
T_c	Conversion Time	$f_{CLK} = 640\text{ kHz}$ (Note 6)	103	114	μs
T_c	Conversion Time	(Note 5, 6)	66	73	1/ f_{CLK}
f_{CLK}	Clock Frequency	$V_{CC} = 5V$, (Note 5)	100	640	kHz
	Clock Duty Cycle	(Note 5)	40	60	%
CA	Conversion Rate In Free-Running Mode	\overline{INTR} tied to \overline{WR} with $\overline{CS} = 0\text{ VDC}$, $f_{CLK} = 640\text{ kHz}$		8770	conv/s
t_{WTRIL}	Width of \overline{WR} Input (Start Pulse Width)	$\overline{CS} = 0\text{ VDC}$ (Note 7)	100		ns
t_{ACC}	Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid)	$C_L = 100\text{ pF}$	135	200	ns
$t_{H,LOH}$	TRI-STATE Control (Delay from Rising Edge of \overline{RD} to Hi-Z State)	$C_L = 10\text{ pF}$, $R_L = 10k$ (See TRI-STATE Test Circuits)	125	200	ns
$t_{W,TRI}$	Delay from Falling Edge of \overline{WR} or \overline{RD} to Reset of \overline{INTR}		300	450	ns
C_{IN}	Input Capacitance of Logic Control Inputs		5	7.5	pF
C_{OUT}	TRI-STATE Output Capacitance (Data Buffers)		5	7.5	pF

Typical Performance Characteristics

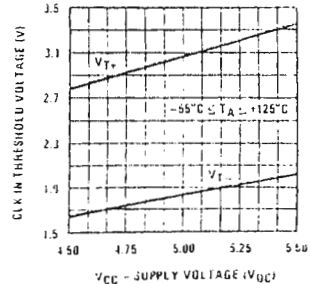
Logic Input Threshold Voltage vs. Supply Voltage



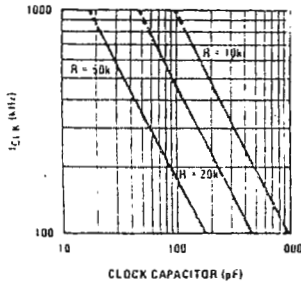
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



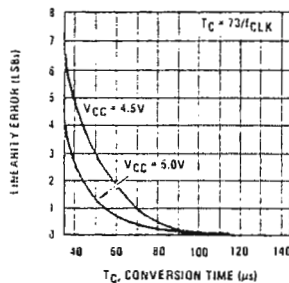
CLK IN Schmitt Trip Levels vs. Supply Voltage



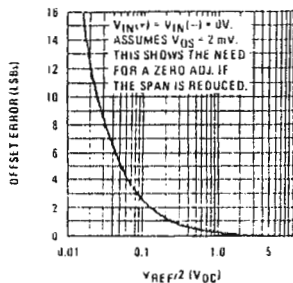
fCLK vs. Clock Capacitor



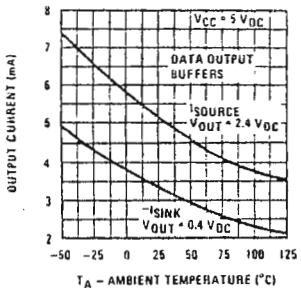
Full-Scale Error vs Conversion Time



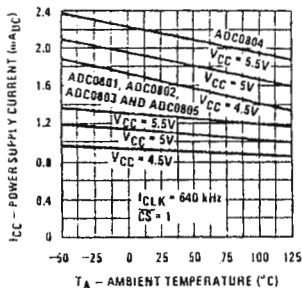
Effect of Unadjusted Offset Error vs. VREF/2 Voltage



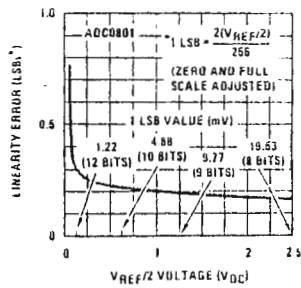
Output Current vs Temperature



Power Supply Current vs Temperature (Note 9)



Linearity Error at Low VREF/2 Voltages



Electrical Characteristics

The following specifications apply for $V_{CC} = 5 \text{ VDC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$, unless otherwise specified.

PARAMETER		CONDITIONS	MIN	TYP	MAX	UNITS
CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]						
$V_{IN(1)}$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 5.25 \text{ VDC}$	2.0		15	VDC
$V_{IN(0)}$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 4.75 \text{ VDC}$			0.8	VDC
$I_{IN(1)}$	Logical "1" Input Current (All Inputs)	$V_{IN} = 5 \text{ VDC}$		0.005	1	μADC
$I_{IN(0)}$	Logical "0" Input Current (All Inputs)	$V_{IN} = 0 \text{ VDC}$	-1	-0.005		μADC
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	VDC
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	VDC
V_H	CLK IN (Pin 4) Hysteresis ($V_{T+} - V_{T-}$)		0.6	1.3	2.0	VDC
$V_{OUT(0)}$	Logical "0" CLK R Output Voltage	$I_O = 360 \mu\text{A}$ $V_{CC} = 4.75 \text{ VDC}$			0.4	VDC
$V_{OUT(1)}$	Logical "1" CLK R Output Voltage	$I_O = -360 \mu\text{A}$ $V_{CC} = 4.75 \text{ VDC}$	2.4			VDC
DATA OUTPUTS AND $\overline{\text{INTR}}$						
$V_{OUT(0)}$	Logical "0" Output Voltage Data Outputs	$I_{OUT} = 1.6 \text{ mA}$, $V_{CC} = 4.75 \text{ VDC}$			0.4	VDC
	$\overline{\text{INTR}}$ Output	$I_{OUT} = 1.0 \text{ mA}$, $V_{CC} = 4.75 \text{ VDC}$			0.4	VDC
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu\text{A}$, $V_{CC} = 4.75 \text{ VDC}$	2.4			VDC
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -10 \mu\text{A}$, $V_{CC} = 4.75 \text{ VDC}$	4.5			VDC
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT} = 0 \text{ VDC}$ $V_{OUT} = 5 \text{ VDC}$	-3			μADC μADC
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A = 25^\circ\text{C}$	4.5	6		mADC
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A = 25^\circ\text{C}$	9.0	16		mADC
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current)	$f_{CLK} = 640 \text{ kHz}$, $V_{REF/2} = \text{NC}$, $T_A = 25^\circ\text{C}$ and $\overline{\text{CS}} = "1"$ ADC0801/02/03/05 ADC0804 (Note 9)		1.1 1.9	1.8 2.5	mA mA

Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.

Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the 0 Gnd.

Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of 7 VDC.

Note 4: For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 VDC to 5 VDC input voltage range will therefore require a minimum supply voltage of 4.950 VDC over temperature variations, initial tolerance and loading.

Note 5: Accuracy is guaranteed at $f_{CLK} = 640 \text{ kHz}$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.

Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 2 and section 2.0.

Note 7: The $\overline{\text{CS}}$ input is assumed to bracket the $\overline{\text{WR}}$ strobe input and therefore timing is dependent on the $\overline{\text{WR}}$ pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the $\overline{\text{WR}}$ pulse (see timing diagrams).

Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 5.

Note 9: For ADC0804LCD typical value of $V_{REF/2}$ input resistance is 8 k Ω and of I_{CC} is 1.1 mA.