

UNIVERSIDAD DON BOSCO
FACULTAD DE INGENIERIA



Unidad Didáctica de Conmutación Digital

TRABAJO DE GRADUACION PARA OPTAR AL GRADO DE
INGENIERO EN ELECTRONICA

PRESENTADO POR

Graciela C. Rodríguez de Flores

SOYAPANGO,

NOVIEMBRE DE 1994.

UNIVERSIDAD DON BOSCO

Pbro. Salvador Cafarelli, sdb

PRESIDENTE

Ing. Federico Miguel Huguet

RECTOR

Ing. José Miguel Hernández

DECANO DE LA FACULTAD DE INGENIERÍA

Ing. José Roberto Guzmán

VICE-DECANO DE LA FACULTAD DE INGENIERÍA

Pbro. y Lic. Pierre Muyschondt, sdb

SECRETARIO GENERAL

UNIVERSIDAD DON BOSCO
FACULTAD DE INGENIERÍA

TRABAJO DE GRADUACIÓN

**UNIDAD DIDÁCTICA
DE CONMUTACIÓN DIGITAL**

COMITÉ EVALUADOR



ING. JOSÉ MAURICIO JUÁREZ
ASESOR



ING. MARIO MARTÍNEZ ULLOA
JURADO



ING. EDUARDO ORELLANA RIVAS
JURADO

SOYAPANGO, NOVIEMBRE DE 1994.

DEDICATORIA

A mi esposo:

Por permitirme este nuevo triunfo mediante su hermosa familia, su apoyo, amor, paciencia, constancia y su país El SALVADOR QUE TANTO AMO.

A mi madre:

Por su amor, sus oraciones y renuncia a mí para que pudiera cumplir con mi destino en este corto viaje que es la vida.

Graciela.

AGRADECIMIENTOS

Mi eterna gratitud y reconocimiento a todos los que me apoyaron y ayudaron para la realización de este trabajo y especialmente a mi amigo y hermano salvadoreño Giovanni.

A mi país Paraguay por mi vida y la formación que me brindo através de mi familia, amigos y profesores.

Graciela.

ÍNDICE

<u>CONTENIDOS</u>	<u>PÁGINAS</u>
INTRODUCCIÓN	i
1. NOCIONES DE CONMUTACIÓN DIGITAL Y SITUACIÓN ACTUAL EN EL PAÍS	1
1.1 Generalidades	1
1.2 Funciones básicas de los sistemas	5
1.2.1 Interconexión	5
1.2.2 Control	6
1.2.3 Señalización para terminales de abonado	6
1.2.4 Señalización con otras centrales	6
1.2.5 Explotación	7
1.2.6 Sincronización	7
1.2.7 Temporización	7
1.2.8 Conmutación de paquetes	7
1.3 Diagrama de bloque de un sistema de conmutación digital	8
1.3.1 Interfaces	8
1.3.2 Órganos internos	9
1.3.3 Red de conexión digital	9
1.3.4 Control	10
1.4 Conmutación digital en El Salvador	10
2. PRINCIPALES CENTRALES DIGITALES EN LA RED PÚBLICA NACIONAL	17
2.1 Sistema electrónico de conmutación digital EWSD	17
2.1.1 Hardware del EWSD	18
2.1.2 Software del EWSD	36
2.1.3 Operación y mantenimiento	42
2.1.4 Facilidades del EWSD	44
2.1.5 Aplicaciones	46
2.2 Sistema de conmutación digital AXE	49
2.2.1 Niveles del AXE	50
2.2.2 Software	60
2.2.3 Mantenimiento del APZ	61
2.1.4 Supervisión de APT	62
2.1.5 Facilidades del AXE	62

3. DESCRIPCIÓN POR BLOQUES DE UNA UNIDAD DE CONMUTACIÓN DIGITAL	69
3.1 Red de conexión	69
3.1.1 Conmutador temporal	70
3.1.2 Conmutador espacial	72
3.1.3 Estructura TS	74
3.2 Interfaces de los sistemas de conmutación digital	76
3.3 Unidad de control	80
3.4 Órganos internos	82
4. DISEÑO DE BLOQUES FUNCIONALES DE LA UNIDAD DIDÁCTICA	84
4.1 Aparato telefónico	85
4.2 Circuito de línea	86
4.2.1 Funciones del circuito de línea	86
4.3 Generadores de tonos	89
4.3.1 Tono de marcar	90
4.3.2 Tono de ocupado	91
4.3.3 Corriente de llamada	94
4.3.4 Tono de control de llamada	96
4.4 Circuito receptor de dígitos	99
4.5 Circuito híbrido	106
4.6 Red de conexión	108
4.7 Puertos	114
5. PRINCIPIO DE OPERACIÓN DE LA UNIDAD DIDÁCTICA	119
5.1 Restricciones y requisitos	119
5.2 Fases en la operación del sistema	120
5.3 Programa	123

GLOSARIO

ANEXOS

BIBLIOGRAFÍA

INTRODUCCIÓN

Las telecomunicaciones se han transformado en un factor principal y esencial en la vida moderna. En todo el mundo se están instalando sistemas de conmutación y transmisión que requieren de personal técnico apropiadamente capacitado para la operación y mantenimiento de éstos.

Actualmente El Salvador se encuentra en un proceso de digitalización de sus centrales telefónicas; un 67% de las centrales que ya se encuentran operando son digitales y se prevé para 1995 ya solo se cuente con un 18% de equipo analógico en operación.

Es una opinión generalizada dentro de las personas que laboran en el campo de las telecomunicaciones, que es importante que se cuente con cursos a nivel universitario de conmutación digital en los que se brinde a los estudiantes una amplia preparación tanto teórica como práctica, a fin de que estos puedan desempeñarse con más eficiencia.

Tomando en cuenta lo expuesto en los párrafos anteriores, con el presente trabajo se proporciona una Unidad Didáctica de Conmutación Digital a la Universidad Don Bosco con el fin de contribuir al adiestramiento práctico de futuros profesionales en dicha área. El documento esta formado de cinco capítulos y sus correspondientes anexos. El primero de ellos está dedicado a la descripción de los fundamentos de la Conmutación Digital y a una pequeña semblanza de su estado actual en El Salvador mientras que el segundo capítulo tiene por finalidad presentar las características y las facilidades más relevantes de las centrales más representativas en la red pública nacional.

El tercer capítulo está dedicado a la descripción por bloques de la Unidad Didáctica de Conmutación Digital y en el cuarto capítulo se presenta el diseño de los bloques funcionales de la Unidad Didáctica.

En el quinto capítulo se describen las restricciones, requisitos y fases en la operación del sistema, así como las características en que se fundamenta el programa que controla su funcionamiento, apoyándose en el flujograma del mismo.

Con la finalidad de no extenderse exageradamente en el desarrollo de los diferentes capítulos se ha decidido remitir a los anexos del documento todo aquel material referente a datos técnicos de los dispositivos a utilizar así como el programa y las guías de laboratorio que acompañan al equipo diseñado.

CAPÍTULO I

NOCIONES DE CONMUTACIÓN DIGITAL Y SITUACIÓN ACTUAL EN EL PAÍS

1.1 GENERALIDADES

El servicio de telecomunicación más extendido es el telefónico, ya que permite a los abonados establecer y mantener conversaciones entre ellos de una forma directa, mediante recursos apropiados. El objetivo principal de las administraciones de telecomunicaciones es la prestación y optimización del servicio telefónico, por ello actualmente los sistemas digitales de conmutación proporcionan nuevas facilidades que enriquecen y complementan al servicio telefónico básico.

La incorporación de los sistemas digitales a la red telefónica conlleva a un aumento significativo de posibilidades que, junto con las aportadas por los futuros teléfonos digitales multifuncionales, permitirán ofrecer una amplia gama de prestaciones a los usuarios de la red. Los sistemas de conmutación digital constituirán en un futuro ya muy próximos los nodos de la Red Digital de Servicios Integrados.

Un sistema de conmutación digital esta sujeto a dos presiones cambiantes constantemente que son: las necesidades de nuevos servicios en telecomunicación y las tecnologías disponibles. En los últimos años tanto las tecnologías como las necesidades han experimentado un ritmo acelerado de cambios que han originado una actividad vertiginosa en cuanto a investigación, especificación, desarrollo e implantación de los sistemas de conmutación digital.

Las necesidades de las redes de telecomunicaciones son exigencias para los elementos que constituyen esas redes. Entre las necesidades de las redes se encuentran las siguientes:

- ✓ Demanda de nuevos servicios
- ✓ Incremento de tráfico

- ✓ Mejores características de los parámetros técnicos y de calidad
- ✓ Mayor capacidad en central
- ✓ Mayores facilidades para la explotación
- ✓ Mayor potencia de señalización
- ✓ Reducción de espacio ocupado
- ✓ Mayor flexibilidad para adaptarse a diversas funciones y aplicaciones
- ✓ Menor consumo de energía.

La red telefónica pública se utiliza para conectar durante el tiempo necesario las conversaciones telefónicas de los abonados. La red de telecomunicación, de acuerdo al área que cubre se compone de los siguientes tipos de redes:

- ✓ Red local
- ✓ Red regional
- ✓ Red interurbana de larga distancia
- ✓ Red internacional.

Dentro de la red local se encuentran las áreas monocéntricas y las áreas policéntricas. Entendiéndose por área monocéntrica aquella que es atendida por una sola central (ver fig. 1.1).

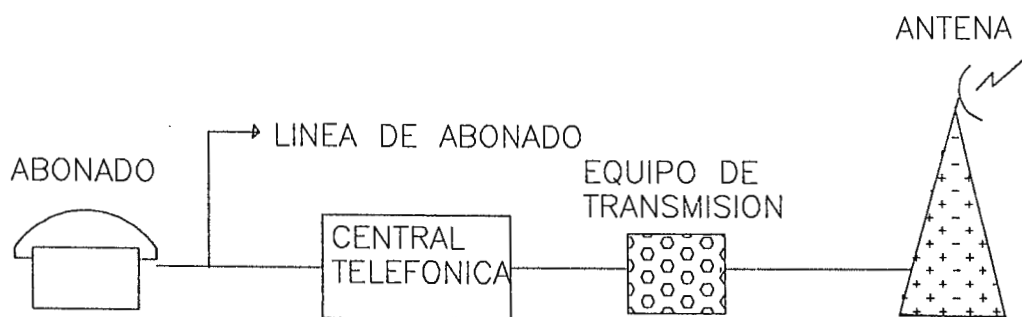


FIG. 1.1

Cuando crece demasiado la demanda telefónica, se presentan problemas para atenderla por completo con una sola central, para solventar esta situación se tendrá que crear en el área otras centrales, formando así un área multicentral. Se deberá dotar a las centrales de un medio de intercomunicación entre ellas, para que los abonados conectados a distintas centrales puedan comunicarse.

Además de las centrales pertenecientes a una misma área y los enlaces entre estas, es necesario contar con una parte de transmisión para poder establecer comunicación con otras áreas multicentral.

En general una red local está formada por nodos de conmutación y nodos de transmisión. Un nodo de conmutación puede estar constituido por una o varias centrales, colocadas en un mismo edificio. Los nodos de transmisión están formados por los equipos multiplex PCM, terminales ópticos, etc., los cuales están conectados entre sí por los medios de transmisión.

La fig. 1.2 muestra un área multicentral formada por nodos de conmutación. Se puede observar que existe un nodo que no tiene conectado ningún abonado, a estas centrales se les denomina centrales de tránsito y se utilizan cuando el número de centrales en un área es grande.

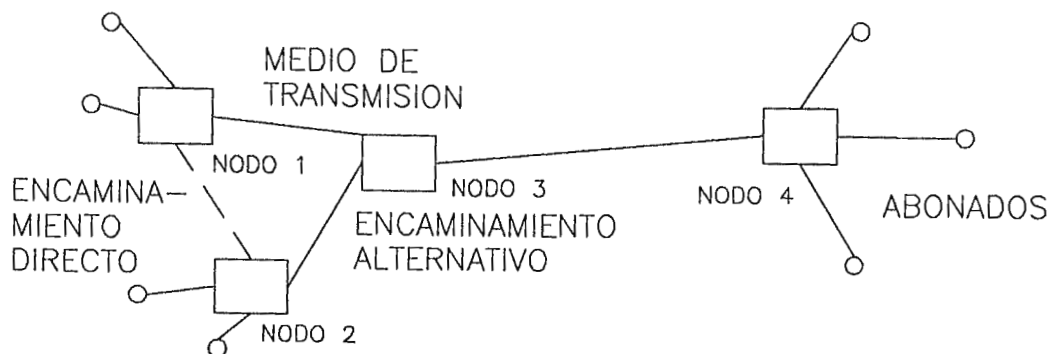


FIG. 1.2

La central de tránsito concentra el tráfico telefónico de las centrales locales, a la vez que los nodos se pueden conectar directamente entre sí, de esta forma se evita ocupar equipo de conmutación en las centrales de tránsito, operando así más eficientemente. También puede observarse que esta red permite la utilización de rutas alternativas, pudiendo hacerse un primer intento en el enlace directo, y si esta ocupado existe la posibilidad de dirigirse a la central de tránsito y desde allí alcanzar la central deseada.

La conmutación en un sistema de telecomunicaciones es considerada como la parte intermedia en el proceso de una comunicación, ya que se encarga de conectar los abonados, sean estos de una misma central o de dos centrales diferentes ubicadas en un mismo país o diferentes países, como se muestra en la fig. 1.3.

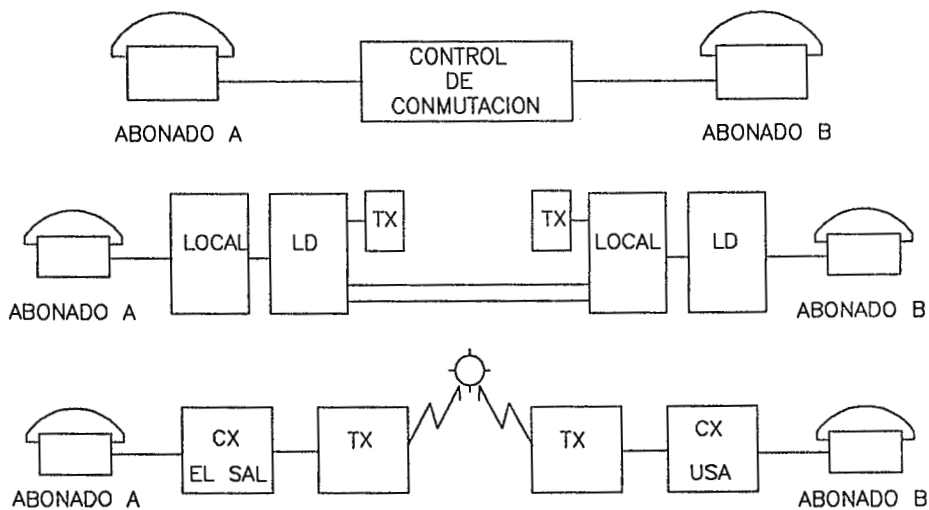


FIG. 1.3

Cada tipo de red consta de las siguientes partes:

- ✓ Distribución (planta externa)
- ✓ Conmutación (abonados y circuitos)
- ✓ Transmisión (local, nacional o internacional)

Planta externa son los medios físicos que conectan los abonados con la central a que corresponden, así como el medio que conectan dos centrales locales.

Conmutación es el medio de interconexión de dos etapas de un sistema de telecomunicaciones, tiene la función de conectar los abonados de las centrales en forma particular.

Transmisión es el medio que sirve de interconexión de dos centrales de conmutación. Dicho medio puede ser radio, fibra óptica, cable coaxial, etc.

Toda red de conmutación posee los medios de transmisión y los nodos de conmutación para poder realizar su función.

Los medios de transmisión conectan los nodos entre si a través de los terminales de línea, los nodos conectan los enlaces, es decir las establecen y las reponen, de forma que los mismos elementos son utilizados por todos los terminales de línea, consiguiéndose así realizar la función de las telecomunicaciones en forma económica, rápida y fiable.

Los nodos de la red o centrales están equipadas con sistemas de conmutación y para realizar su función de conmutar conexiones, se puede utilizar dos técnicas diferentes, que son la conmutación de circuitos o la conmutación de paquetes.

1.2 FUNCIONES BÁSICAS DE LOS SISTEMAS DE CONMUTACIÓN DIGITAL

Para poder satisfacer las funciones de las centrales de conmutación en la red de telecomunicaciones es preciso que los sistemas de conmutación con que están realizadas soporten un conjunto de funciones que no tienen que ser necesariamente utilizadas en todo tipo de aplicaciones. A continuación se describen las principales funciones.

1.2.1 INTERCONEXIÓN

Un sistema de conmutación debe ser capaz de suministrar vías de comunicación entre todos los abonados de una central dada y también entre estos abonados y cada uno de los enlaces que la unan con otras centrales.

En general no es práctico ni económico un suministro permanente de vías individuales entre abonados, ya que en tal caso, si P enlaces individuales tienen que realizar la interconexión de N abonados se verifica que:

$$P = \frac{N(N-1)}{2} \quad (1)$$

La práctica aconseja suministrar un número menor de vías de comunicación, que a su vez pueden ser combinadas entre sí de distinta forma.

1.2.2 CONTROL

Es la más compleja de las funciones. Consta de memoria y elementos de procesamiento que reaccionan ante la información recibida desde distintas fuentes y coordinan el estado del resto de etapas del sistema.

1.2.3 SEÑALIZACIÓN PARA TERMINALES DE ABONADO

En las centrales con abonados es preciso que el sistema de conmutación intercambie un conjunto de señales con el fin de establecer un diálogo con el terminal del abonado que permita acciones tales como detectar que un abonado desea establecer una llamada, avisar al terminal de abonado que hay una llamada destinada a él, recibir información de selección para establecer una conexión, indicar al terminal que puede comenzar a enviar señales, indicar al terminal que hay congestión y no puede establecerse la conexión solicitada, informar al terminal llamado sobre la identidad del llamante, etc.

1.2.4 SEÑALIZACIÓN CON OTRAS CENTRALES

Dado que una red de telecomunicación está constituida por un conjunto de centrales de conmutación, es preciso que dos o más centrales cooperen en el establecimiento de una comunicación entre dos terminales conectados a centrales diferentes.

1.2.5 EXPLORACIÓN

Para manejar las centrales desde el punto de vista de su explotación es preciso que los sistemas de conmutación soporten un conjunto de operación, conservación, administración y tasación que permitan una explotación racional y económica de la red.

1.2.6 SINCRONIZACIÓN

Esta función consiste en conseguir que todas las centrales digitales de la red trabajen con una señal de reloj básica, idéntica o lo más parecida posible en frecuencia y fase. Cuando se instalan centrales digitales interconectadas entre sí con medios de transmisión digitales, a fin de constituir una Red Digital Integrada (RDI) como base fundamental para la Red Digital de Servicios Integrados (RDSI), se requiere de forma ineludible la sincronización entre los diferentes sistemas de conmutación equipados en las centrales de la red.

1.2.7 TEMPORIZACIÓN

Una vez que mediante la función de sincronización el sistema de conmutación posee una señal de reloj, han de generarse una gran variedad de señales de tiempo de referencia derivadas de la señal de reloj básica que permitirán el funcionamiento armonizado de todo el sistema de conmutación.

1.2.8 CONMUTACIÓN DE PAQUETES

Cuando se desea realizar una RDSI es preciso que la central de conmutación admita la conexión de terminales de datos que requerirán, en determinados servicios, que el sistema digital sea capaz de soportar funciones de conmutación de paquetes y no solo funciones de conmutación de circuitos requeridas en otros servicios. Por ello las centrales de conmutación digital deben incorporar órganos capaces de manejar los protocolos y las informaciones características de las redes de conmutación de paquetes.

1.3 DIAGRAMA DE BLOQUE DE UN SISTEMA DE CONMUTACIÓN DIGITAL

Existen diferentes estructuras de los sistemas de conmutación, no obstante operan bajo unos principios básicos de los que se puede obtener una estructura generalizada (fig. 1.4) con los siguientes bloques componentes:

- ✓ Interfaces
- ✓ Órganos internos
- ✓ Red de conexión digital
- ✓ Control

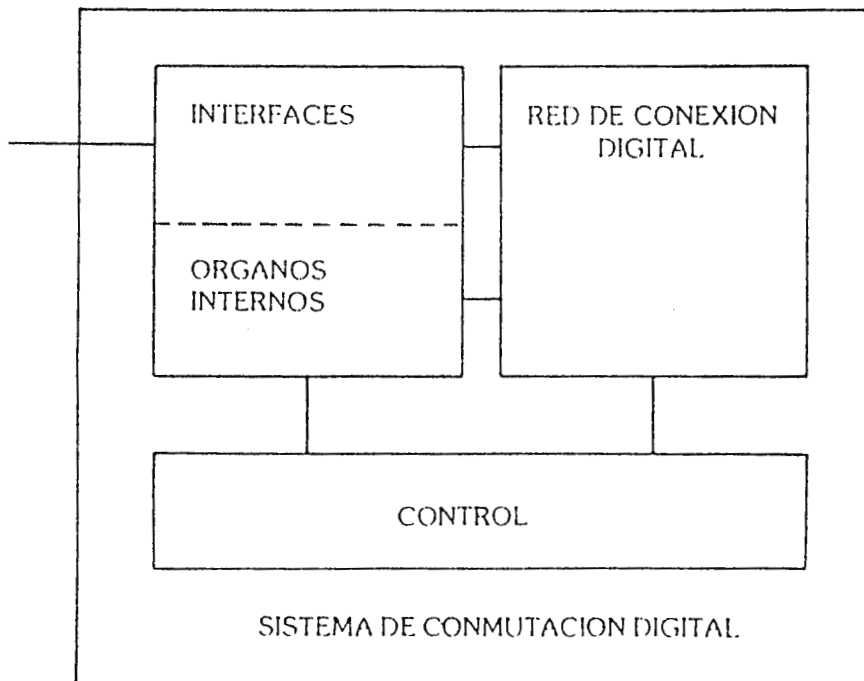


FIG. 1.4

1.3.1 INTERFACES

Sirven para conectar al sistema de conmutación con el mundo exterior, que básicamente son: líneas de abonado analógicas y digitales, enlaces analógicos y digitales con otros sistemas de conmutación de la red de telecomunicaciones, conexión de datos con sistemas de explotación centralizados remotos, conexión de datos con nodos de la red de conmutación de paquetes, conexión con posiciones de operadoras.

Las funciones fundamentales del interfaz son:

- ✓ Adaptar los formatos de las señales eléctricas en los elementos externos a los utilizados en la central.
- ✓ Proporcionar un procedimiento de entendimiento entre el elemento externo y el control de la central.

1.3.2 ÓRGANOS INTERNOS

Sirve para soportar un conjunto de funciones diversas que se precisan para el establecimiento de conexiones y para la explotación del sistema de conmutación digital. En algunos sistemas algunas funciones de los órganos internos se integran en las interfaces.

Ejemplos de órganos internos son: emisores y receptores de tono y señales para las interfaces, circuitos de conferencias para poner en comunicación a varios interfaces simultáneamente, órganos de conmutación de paquetes para almacenar y transmitir paquetes de datos recibidos por los interfaces, órganos de prueba de los interfaces (líneas, enlaces y conexiones de datos).

1.3.3 RED DE CONEXION DIGITAL

Es uno de los bloques más característicos de un sistema de conmutación digital y desempeña la función de establecer las conexiones (no metálicas, sino a través de circuitos lógicos) entre los demás bloques del sistema. Establece conexiones de diferentes tipos, pero siempre basadas en canales de 64 kbit/s:

- ✓ Conexiones conmutadas a 64 kbit/s,
- ✓ Conexiones conmutadas a $n \times 64$ kbit/s,
- ✓ Conexiones semipermanentes a 64 kbit/s,
- ✓ Conexiones semipermanentes a $n \times 64$ kbit/s.

Cuando se requieren servicios con velocidades binarias superiores a los posibles en la red de conexión básica es preciso añadir otra red de conexión de *banda ancha* que se superpone a la básica y a la que se conectan las interfaces y órganos que trabajan en banda ancha.

1.3.4 CONTROL

Es el cerebro del sistema y participa prácticamente en todas las funciones del sistema de conmutación. Está constituido por un conjunto de procesadores trabajando según diferentes métodos de redundancia, de reparto de tráfico.

El control de los sistemas digitales de conmutación se realiza por programa almacenado (SPC). Este tipo de control se basa en la utilización de procesadores programados con instrucciones almacenadas en memoria, organizadas para dirigir la realización de determinadas funciones como respuesta a estímulos derivados de la lectura de la información correspondiente a eventos que se producen en la periferia de los órganos de control.

1.4 CONMUTACIÓN DIGITAL EN EL SALVADOR

La tendencia a nivel mundial es a digitalizar las redes por las ventajas que presentan y porque actualmente las compañías suministrantes de equipo de telefonía solo fabrican equipo digital. Como consecuencia de estos cambios, desde 1981 se ha venido dando el proceso de digitalización de la red telefónica nacional ya que pretender conservar una red pública completamente analógica implicaría aislar al país del resto del mundo.

La fig. 1.5 muestra diferentes alternativas de integración de la digitalización de la red con las redes analógicas existentes. Ella permite visualizar diferentes fases:

- a) La fase inicial es una red analógica con dos centrales y una de tándem.
- b) La ampliación de los circuitos de transmisión se realiza con PCM. Las señales digitales se convierten en analógicas antes de pasar a la combinación.

- c) Las ampliaciones ulteriores de los circuitos de transmisión se hacen con enlaces PCM. El ambiente digital incrementado posibilita introducir dos centros de conmutación digital, una central local en una nueva zona y una central tándem como ampliación de la existente, esto da origen al primer enlace digital sin la realización de la conversión A/D entre dos centrales.
- d) Una de las centrales analógicas es reemplazada por una central digital. Para ello se introduce un concentrador.

La Administración Nacional de Telecomunicaciones (ANTEL) cuenta con varios tipos de centrales de conmutación digital que deben ser aprovechados al máximo de su capacidad a nivel nacional con el fin de satisfacer las necesidades de los usuarios y dar respuesta a la demanda del servicio existente: AXE, EWSD, NEAX, Northern Telecom y Alcatel.

Actualmente la red telefónica del país es mixta; dos tercios de ésta son ya digitales y para 1995 se espera que ya solo un dieciocho por ciento de dicha red sea analógica.

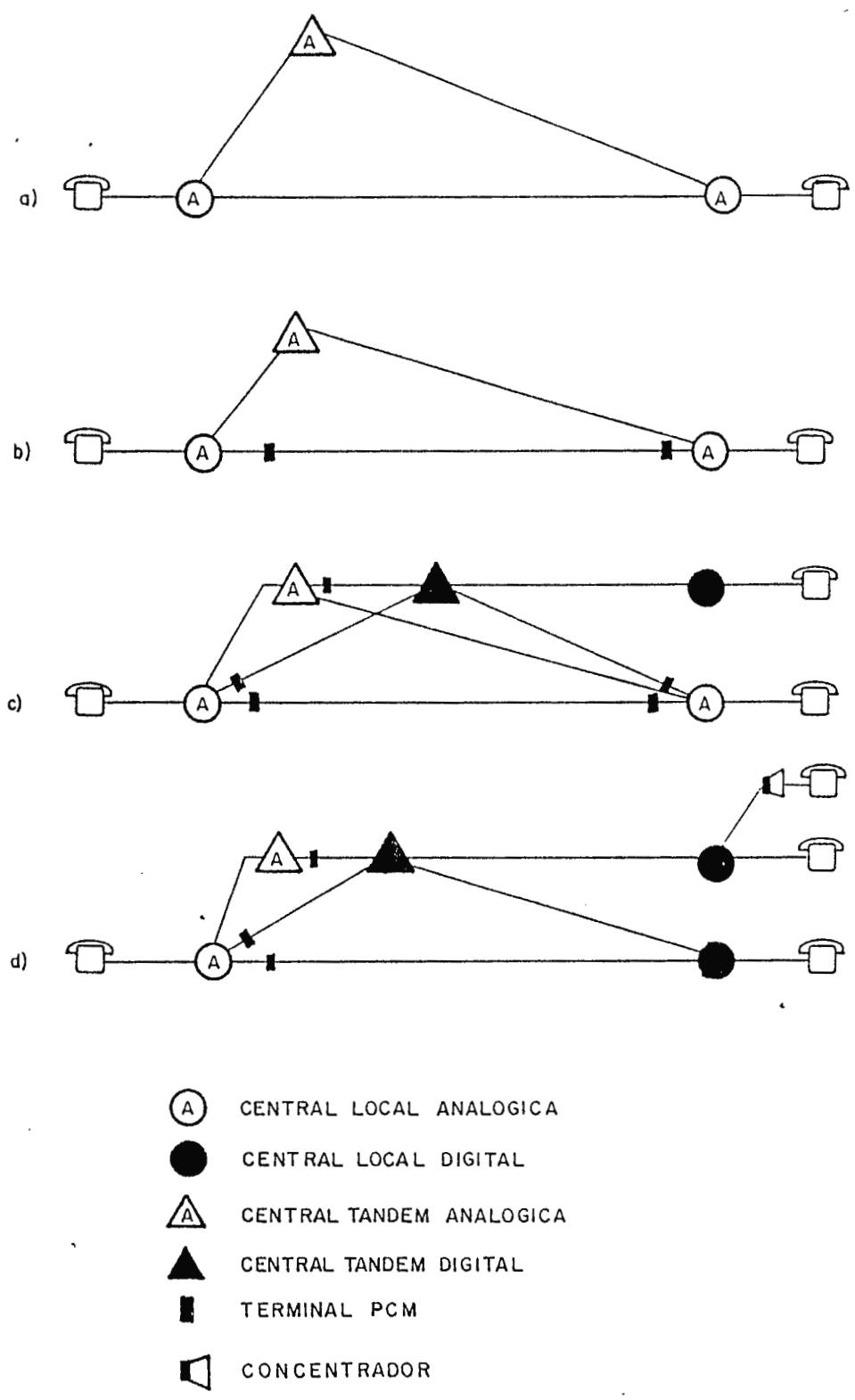


FIG. 1.5

En la Tabla 1.1 se enumeran las centrales con que cuenta el país hasta diciembre de 1993:

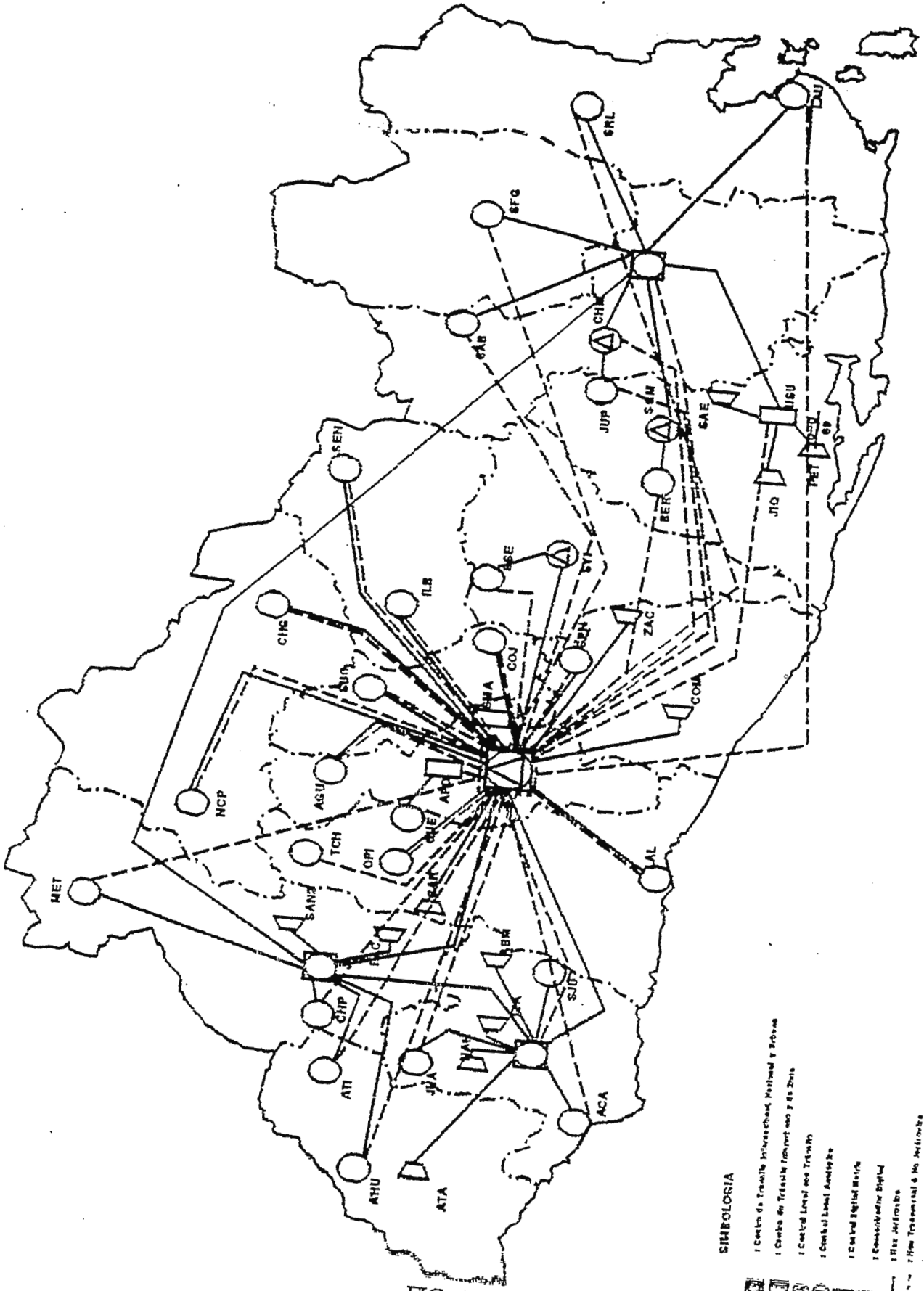
<u>CENTRAL</u>	<u>TIPO</u>	<u>Nº DE LÍNEAS</u>
SAN MARCOS	EWSD	4,726
SANTIAGO TEXACUANGOS	EWSD	342
SANTO TOMAS	EWSD	644
CENTRO 1	AXE	9,216
CENTRO 2	ARF	10,000
ROMA 1	ARF	10,000
ROMA 2	ARF	7,000
SAN MIGUELITO 1	ARF	10,000
SAN MIGUELITO 2	ARF	10,000
SOYAPANGO 1	ARF	5,000
SANTA TECLA 2	EWSD	15,752
SANTA TECLA 1	ARF	5,000
SAN RAFAEL OBRAJUELO	EWSD	288
SAN JUAN NONUALCO	EWSD	402
SAN PEDRO MASAHUAT	EWSD	286
ROSARIO DE LA PAZ	EWSD	288
SANTIAGO NONUALCO	EWSD	388
SAN JUAN TALPA	EWSD	168
OLOCUILTA	EWSD	300
CUYULITTAN	EWSD	154
SAN LUIS TALPA	EWSD	326
CIUDAD ARCE	AXE	384
QUEZALTEPEQUE	ARF	600
SAN JUAN OPICO	ARF	300
AGUILARES	ARF	400
TACACHICO	CPR	200
COJUTEPEQUE	ARF	1,000
ILOBASCO	ARF	500
SENSUNTEPEQUE	ARF	400
SAN VICENTE	ARF	1,000
SAN SEBASTIAN	ARF	200
ZACATECOLUCA	AXE	2,048
EL PEDREGAL	EWSD	504
SAN PEDRO NONUALCO	ARF	200
SUCHITOTO	ARF	200
CHALATENANGO	ARF	600
LA LIBERTAD	ARF	600

NUEVA CONCEPCION	ARF	200
LA PALMA	DMS-10	500
APOPA	AXE	3,072
SAN MARTIN	DMS-10	1,000
LOURDES	DMS-10	2,500
COMALAPA	AXE	640
EL PALMAR	AXE	6,144
SANTA ANA 2	AXE	2,048
SANTA ANA 1	ARF	4,000
METAPAN	ARF	600
COATEPEQUE	ARF	0
AHUACHAPAN	ARF	1,600
CHALCHUAPA	ARF	1,000
ATIQUIZAYA	ARF	800
EL CONGO	AXE	512
ATACO	AXE	384
SONSONATE	AXE	4,096
IZALCO	AXE	384
NAHUIZALCO	AXE	256
SAN JULIAN	ARF	200
ARMENIA	AXE	512
JUAYUA	ARF	600
ACAJUTLA	ARF	1,400
SAN MIGUEL 1	ARF	3,000
SAN MIGUEL 2	AXE	4,096
USULUTAN	AXE	2,048
SANTIAGO DE MARIA	ARF	600
BERLIN	ARF	400
SANTA ELENA	AXE	384
PUERTO EL TRIUNFO	AXE	256
JIQUILISCO	AXE	512
SAN FRANCISCO GOTERA	ARF	600
SANTA ROSA DE LIMA	ARF	600
LA UNION	ARF	1,000
CHINAMECA	ARF	400
JUCUAPA	ARF	400
CIUDAD BARRIOS	ARF	200
AMERICA	EWSID	14,820
CENTRO 3	AXE	6,144
ZACAMIL	DMS-10	5,000
ALTAMIRA	AXE	10,752

MONTE BELLO	AXE	12,288
ATLACATL	AXE	10,240
SOYAPANGO 2	AXE	9,216
MERLIOT	AXE	12,928
MOVIL ICE	HITACHI	0
ROMA-CAMPESTRE	DMS-10	5,000
PLANES DE RENDEROS	EWSD	932
SAN BARTOLO	DMS-10	5,000
ROMA 3	AXE	6,144
L.D.1	ARM	2,000
SANTA ANA LD	ARM	280
SONSONATE LD	ARM	200
L.D.2	AXE	13,312
INTERNACIONAL 1	ARM	1,400
TOTAL DE LÍNEAS		244,824
TOTAL DE CIRCUITOS		17,552

TABLA 1.1

Finalmente la fig. 1.6 muestra un mapa de El Salvador con la ubicación de las diferentes centrales.



CAPÍTULO II

PRINCIPALES CENTRALES DIGITALES DE LA RED PÚBLICA NACIONAL

2.1 SISTEMA ELECTRÓNICO DE CONMUTACIÓN DIGITAL "EWSD"

El sistema electrónico de conmutación digital EWSD de Siemens es un sistema potente y flexible para redes de comunicaciones públicas; a principios de los 80's reemplazó a los equipos de conmutación electromecánicos.

Este sistema tiene una gran aceptación, ya que es un sistema apropiado para todas las aplicaciones, desde una pequeña central rural hasta en la más grande central urbana o de tránsito, por ejemplo en áreas urbanas densamente pobladas.

Desde su inicio el sistema adoptó un principio que permite satisfacer las exigencias futuras, como por ejemplo incluir la red telefónica en una red digital de servicios integrados (RDSI). Su modularidad y la estructura transparente de su hardware y software permiten su adaptación a cualquier entorno de red.

El EWSD cumple las normalizaciones y recomendaciones internacionales establecidas por el CCITT y CEPT. También permite la incorporación de nuevas tecnologías sin cambiar la estructura del sistema.

Las ventajas que caracterizan a este sistema son las siguientes:

- ✓ Es un sistema totalmente digital
- ✓ Cada central EWSD es un centro potencial de conmutación RDSI
- ✓ Tiene una estructura totalmente modular
- ✓ Su hardware constituyen subsistemas autónomos con control distribuido
- ✓ Su software esta subdividido en capas, subsistemas y en módulos para las distintas funciones

- ✓ Su construcción permite ahorrar espacio y en cuanto al montaje utiliza en gran parte elementos enchufables
- ✓ Cuenta con amplias medidas de protección a fin de asegurar una operación sin perturbaciones
- ✓ Tiene una operación sencilla tanto para las compañías de explotación como para los abonados
- ✓ Utiliza interfaces internos y externos estandarizados
- ✓ Se puede adaptar fácilmente para diferentes aplicaciones, a las tecnologías futuras y a la demanda de la comunicación del futuro
- ✓ Proporciona facilidades técnicas, operacionales y comerciales adicionales para RDSI
- ✓ Cumple con los estándares internacionales CCITT, CEPT y LSSGR

2.1.1 HARDWARE DEL EWSD

Es de estructura modular fiable y de alta calidad. Tiene una operación económica debido a que la arquitectura de su hardware permite muchas combinaciones flexibles de subsistemas, sus interfaces están claramente definidas.

Cuenta con cinco subsistemas:

- ✓ Unidad de línea digital (DLU)
- ✓ Grupos de conexión (LTG)
- ✓ Red de conmutación (SN)
- ✓ Procesador de coordinación (CP)
- ✓ Control de la red de señalización por canal común (CCNC)

A continuación se procede a describir las características principales de cada una de éstos subsistemas.

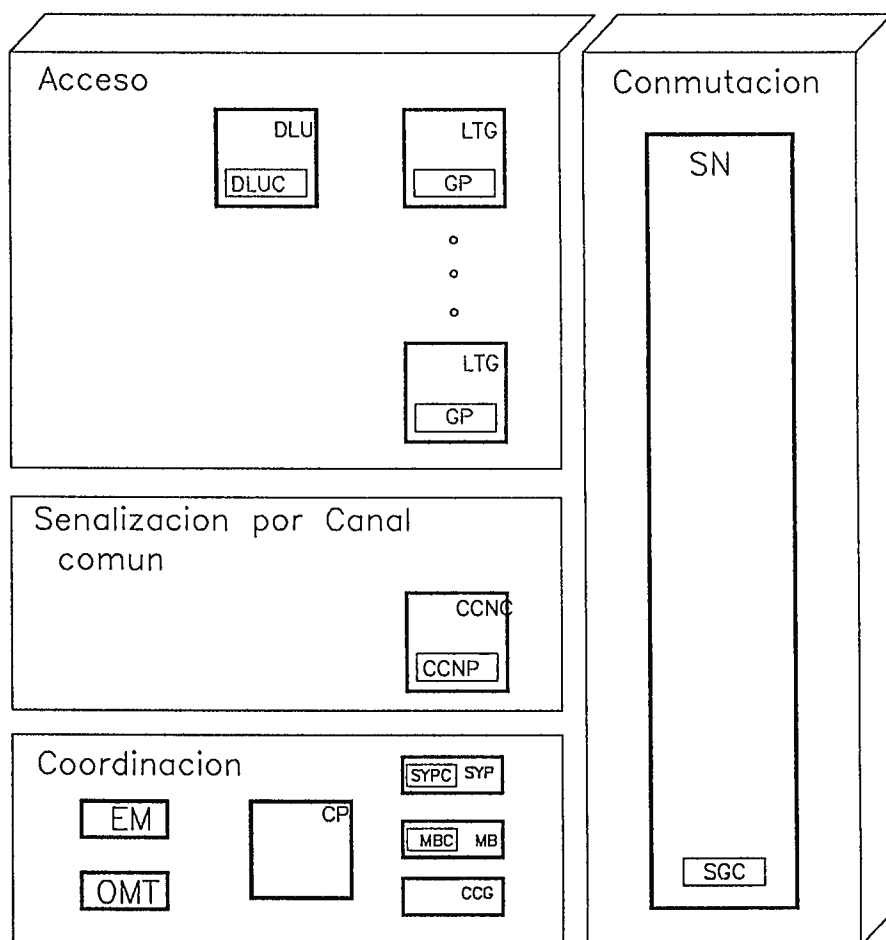


FIG. 2.1

2.1.1.1 UNIDAD DE LÍNEA DIGITAL (DLU)

En el sistema EWSD las líneas de abonado son conducidas a unidades de línea digital. Las DLU pueden operarse localmente dentro de la central o a distancia (unidad de conmutación remota, (fig. 2.2) en la proximidad de grupos de abonados. Concentran el tráfico entre abonados, pueden adaptarse a distintos volúmenes de tráfico mediante asignación flexible de líneas de abonado y de circuitos multiplex primarios y permiten la aplicación extensa de la tecnología digital (RDSI).

Las unidades de línea digital (DLU) sirven a las:

- ✓ Líneas de abonado analógicas,
- ✓ Líneas de abonado RDSI,
- ✓ Centrales privadas analógicas,
- ✓ Centrales privadas RDSI.

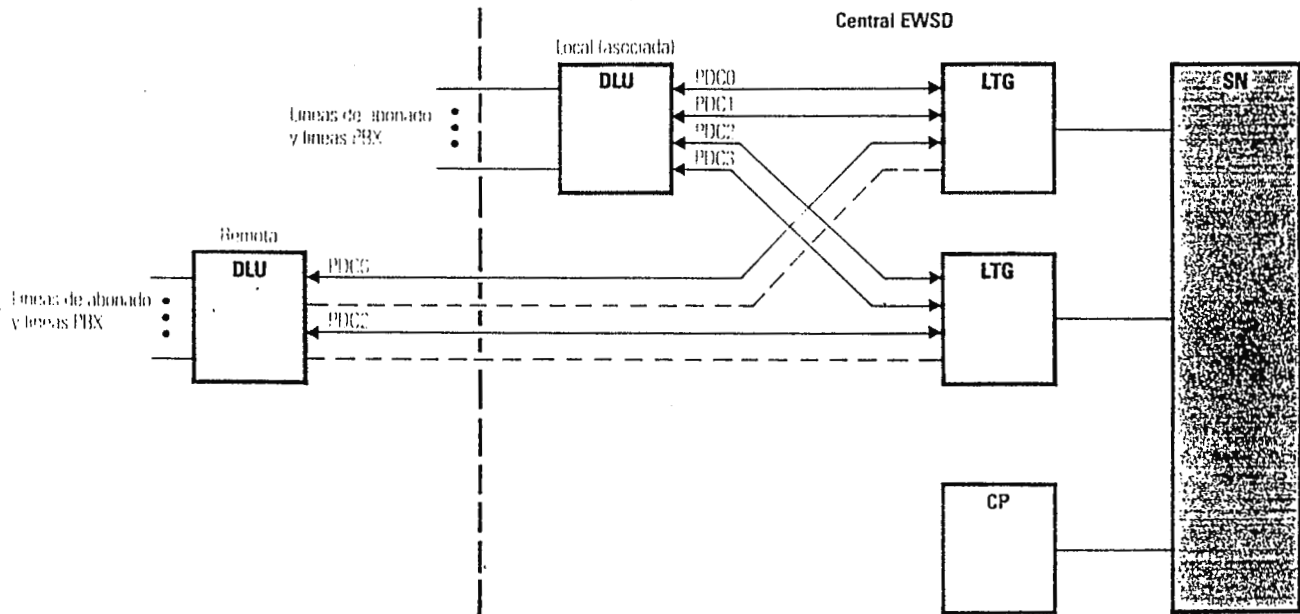


FIG. 2.2

2.1.1.1.1 Características de la DLU

Capacidad de ocupación de una DLU individual: Tiene una capacidad de hasta 936 líneas de abonados analógicas o bien de hasta 384 líneas de abonado digitales (accesos básicos RDSI). Capacidad de tráfico: Tiene una capacidad de tráfico de hasta de 100 Erlangs.

Por razones de seguridad cada DLU está conectada a dos LTG diferentes. Sus unidades con funciones centrales por ejemplo los controles están duplicadas. Las DLU están enlazadas con los LTG a través de dos de cuatro circuitos multiplex primarios (PDC 2,048 Kbit/s).

Tiene señalización por canal común (CCS) para transmisión de información de control entre las DLU y los grupos troncales B (LTGB). En el caso extremadamente improbable de que fallen todos los PDC de una DLU a la vez, queda asegurado que puedan telefonar todos los abonados de la DLU entre sí, lo que constituye el servicio de emergencia de la DLU.

Se puede realizar conexión de líneas de abonado para abonados analógicos con selección con disco marcador, selección por teclado e indicador de tasas con 16 KHz; así como líneas de conexión para teléfonos monederos y centrales privadas sin marcación directa, así como líneas de conexión para centrales privadas digitales pequeñas y medianas. Tiene la posibilidad de ampliación en pequeñas etapas modulares de hasta ocho circuitos de abonado (SLC) por módulo.

Cuenta con unidad de pruebas integradas TU, para pruebas automáticas y manuales de las líneas de abonado a de los teléfonos analógicos.

2.1.1.1.2 Diagrama de bloque de la DLU

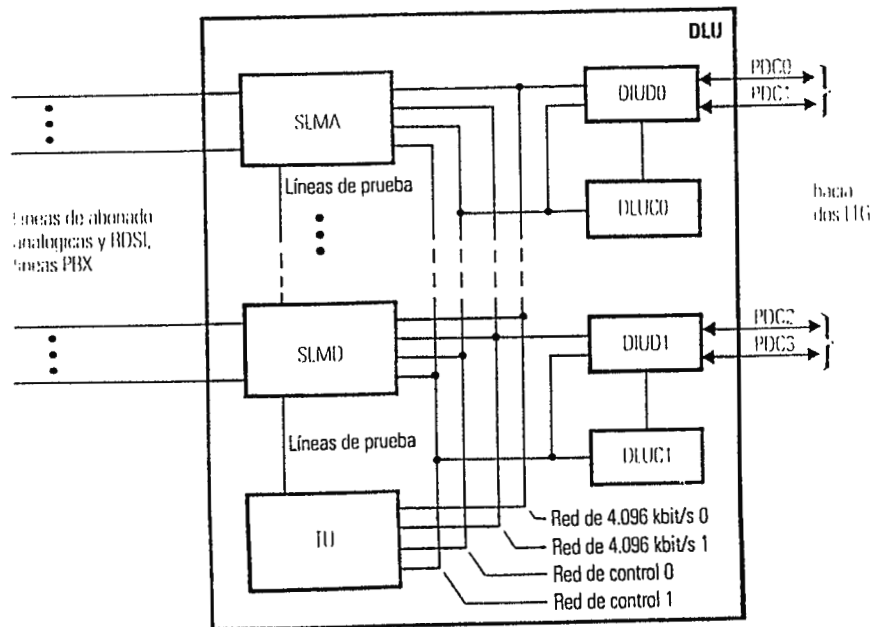


FIG. 2.3

Los componentes principales son:

- ✓ Los módulos de línea de abonado (SLM): SLMA para la conexión de líneas de abonado analógicas y/o SLMD para la conexión de línea de abonado RDSI;
- ✓ Dos unidades de interfaz digital (DIUD) para la conexión de los PDC;
- ✓ Dos unidades de control (DLUC);
- ✓ Dos redes de 4,096 Kbit/s para la transmisión de información de usuario entre los SLM y las unidades de interfaz digital;
- ✓ Dos redes de control para la transmisión de información de control entre los SLM y las unidades de control;
- ✓ Una unidad de prueba TU para comprobar los teléfonos, las líneas y los circuitos de abonado, también a distancia desde un centro de operación y mantenimiento.

2.1.1.1.3 Sistema de la DLU

La ejecución de las funciones de la DLU es controlada por el control de la unidad digital (DLUC).

La unidad interfaz digital para la unidad de línea digital (DIUD) se encarga del intercambio de información con el LTGB y recaba las informaciones locales procedentes de la periferia o bien distribuye las informaciones vocales que van hacia la periferia.

Así las unidades DIUD y DLUC junto con las unidades funcionales de distribuidores de bus (BD) constituyen el sistema DLU. En la fig. 2.3 puede observarse que el sistema DLU constituye una unidad en caso de falla y está presente por duplicado.

2.1.1.1.4 Unidades centrales

Las unidades funcionales DLUC, DIUD (BD)CG y RGMG se conocen también como unidades centrales, las cuales están instaladas también por duplicado.

Todo sistema DLU tiene asociado un generador de impulsos de reloj para la unidad de línea digital (BD)CG y un generador de tensión de llamada y tensión de cómputo (RGMG).

2.1.1.1.5 Periferia

La DLU concentra el tráfico que recibe a través de las líneas de abonado y lo conduce a los grupos de conexión B (LTGB). Por consiguiente la DLU tiene interfaces externas hacia los abonados y la central.

A través del interfaz, hacia los abonados, se conducen a la DLU las líneas de conexión bifilares simétricas entrantes procedentes de la periferia y del abonado.

El interfaz hacia los abonados lo constituyen los grupos de conexión de abonados (SLM). Para conectar abonados analógicos se utiliza el módulo de conexión de abonados analógicos SLMA y para conectar abonados digitales se utiliza el módulo de conexión de abonados digitales (SLMD). Para ambos tipos de módulos SLM pueden conectarse ocho abonados respectivamente.

2.1.1.1.6 Distribución de señales

Los módulos pertenecientes a la DLU están colocados en marcos portamódulos para dos hileras de módulos. En la DLU el lugar para una hilera de módulos se denomina bastidor.

La comunicación entre las unidades centrales y la periferia se efectúa a través de un sistema doble de bus. En cada bastidor el flujo de información de cada uno de los sistemas de bus es conducido a través de un módulo de distribución de bus (BD..) hacia todos los lugares de montaje para módulos de conexión de abonados (SLM).

De cada unidad funcional RGMG sale un sistema de distribución para tensión de llamada y de cómputo, así a través del sistema de línea anular y de las unidades BD.. respectivamente y el RGMG.. asociado al sistema DLU.. suministra la tensión de llamada y de

cómputo a todos los lugares de montaje para los módulos de conexión de abonados en los subbastidores.

En un caso de perturbación toda la DLU puede recibir tensión de llamada y de cómputo del RGMG que este funcionando bien mediante la conmutación en BDB0 o en BDB al RGMG.

Mediante módulos para unidad de prueba (TU) colocados en lugares de montaje para módulos de conexión de abonados pueden efectuarse pruebas y mediciones de las líneas de abonados y de los módulos de conexión de abonados.

En cuanto a la alimentación de energía cada subbastidor del marco portamódulos dispone de un convertidor de tensión insertable propio.

2.1.1.2 GRUPOS DE CONEXION (LTG)

Los grupos de conexión LTG constituyen el interfaz entre el entorno (analógico y digital) de la central y la red de conmutación digital. Las líneas se conectan a los LTG de la siguiente manera:

- ✓ Las líneas de abonado a través de unidades de DLU;
- ✓ Las troncales digitales y las líneas de acceso a velocidad primaria RDSI directamente;
- ✓ Las troncales analógicas a través de un convertidor- multiplexor de señales (SC-MUX).

Los LTG pueden funcionar con todos los sistemas de señalización normalizados. Para conectar circuitos de larga distancia, por ejemplo satélite, pueden incorporarse en los LTG supresores de eco.

Aunque por las líneas de abonado y las troncales se emplean sistemas de señalización distintos, los LTG disponen de un interfaz hacia la red de conmutación independiente de la señalización. Por esta razón es posible:

- ✓ Introducción flexible de procedimientos de señalización adicionales modificados;
- ✓ Independencia del sistema de software en el CP de la señalización para todas las aplicaciones.

La velocidad binaria en todas las líneas multiplex que enlazan los grupos de conexión con la red de conmutación es de 8,162 Kbit/s (8 Mbit/s). Cada línea multiplex de 8 Mbit/s incluye 128 canales de 64 Kbit/s cada uno. Cada LTG está conectado a ambos niveles de la red de conmutación duplicada.

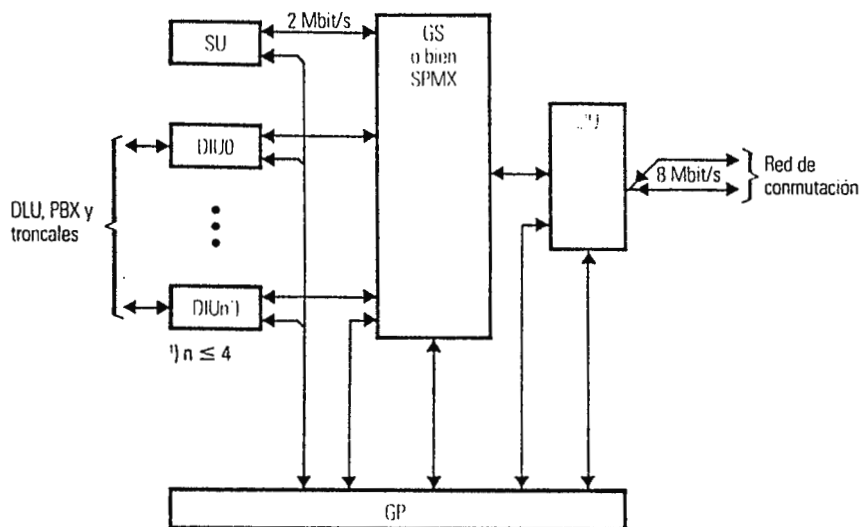


FIG. 2.4

2.1.1.2.1 Diagrama de bloque del LTG

En la fig. 2.4 puede observarse las unidades funcionales que componen un LTG y que se detallan a continuación:

- ✓ Procesador de grupo (GP)
- ✓ Conmutador de grupo (GS) o multiplexor vocal (SPMX)
- ✓ Unidad de interfaz de enlace (LIU)

- ✓ Unidad de señalización (SU) para tonos audibles, tensiones alternas, señalización MFC, marcación por teclado y acceso de prueba
- ✓ Unidad de interfaz digital (DIU) o para puestos de conmutación digitales, hasta ocho módulos digitales de línea de operador (OLMD).

2.1.1.2.2 Tipos de grupos de conexión

En la fig. 2.5 pueden observarse varios grupos de conexión cuyo fin es posibilitar en una forma óptima los diversos procedimientos de señalización y tipos de líneas.

El grupo de conexión B(LTGB) se utiliza para la conexión de unidades de línea digital DLU, a través de dos o cuatro líneas multiplex primarias PDC hacia dos LTGB, así como para la conexión de centrales primarias RDSI a través del acceso multiplex primario (PA).

El grupo de conexión C(LTGC) se utiliza para la conexión de troncales digitales con diversos procedimientos de señalización a través de enlaces DSV2.

El grupo de conexión D(LTGD) se utiliza para la conexión de troncales internacionales con sistema de señalización No. 5, a las cuales se asigna compensadores de eco.

El grupo de conexión A(LTGA) se utiliza para la conexión de líneas de abonados para abonados analógicos, la interconexión de líneas para teléfonos monederos y teléfonos de socorro 80, conexión de equipos de selección en forma de estrella y conexión de centrales privadas con selección directa.

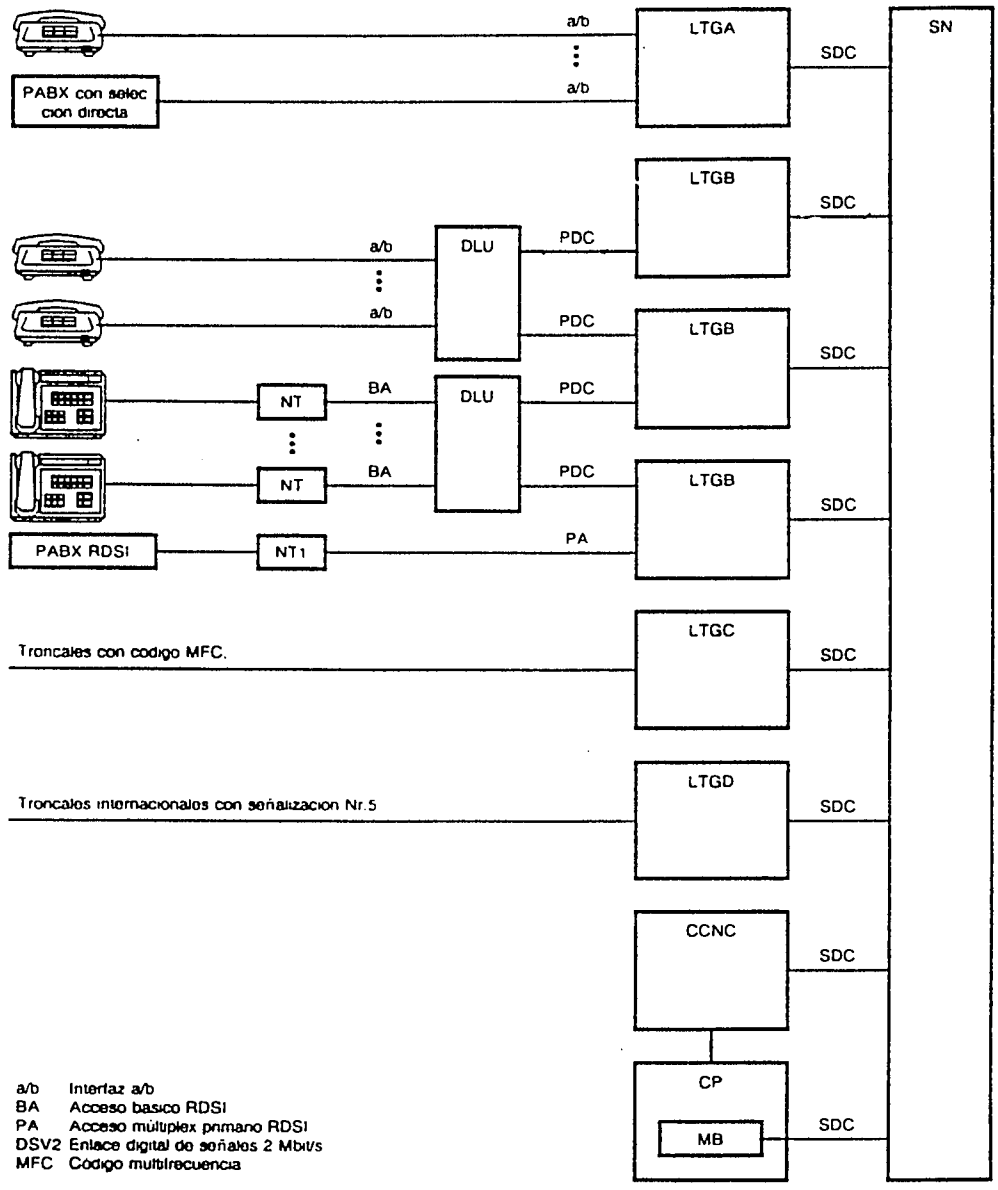


FIG. 2.5

2.1.1.2.3 Funciones de los grupos de conexión

Todos los grupos de conexión LTG ejecutan tareas de conmutación, salvaguardia y operación.

Son tareas de conmutación las que se citan a continuación:

- ✓ Recibir y evaluar señales de línea y de registro
- ✓ Transmitir mensajes de conmutación al procesador de coordinación
- ✓ Recibir comandos de conmutación del procesador de coordinación
- ✓ Intercambiar reportes con otros grupos de conexión
- ✓ Transmitir señales de línea y de registro
- ✓ Alimentar tonos audibles
- ✓ Interconectar canales útiles desde y hacia la red de conmutación
- ✓ Adaptar las condiciones de línea al interfaz estándar de 8 Mbit/s
- ✓ Encargarse de capa 3 del protocolo de canal D.

Son tareas de salvaguardia las siguientes:

- ✓ Detectar fallas en el grupo de conexión
- ✓ Detectar fallas en las rutas de enlace dentro del grupo de conexión y de la red de conmutación mediante la prueba de continuidad a través de la central (COC) y el cómputo de la proporción de errores de bits (BERC)
- ✓ Transmitir notificaciones de fallo al procesador de coordinación
- ✓ Evaluar el margen de propagación de las fallas y tomar medidas correctivas, tales como el bloqueo de canales y líneas.

Las tareas de operación son las que se mencionan a continuación:

- ✓ Registrar datos de tráfico
- ✓ Efectuar mediciones de la calidad del servicio
- ✓ Administrar datos semipermanentes
- ✓ Conectar enlaces de prueba

- ✓ Efectuar pruebas automáticas en circuitos y líneas de abonados.

2.1.1.3 RED DE CONMUTACIÓN (SN)

La red de conmutación (SN) del EWSD consta de conmutadores de tiempo y de espacio. En los conmutadores de tiempo, los octetos a conmutar cambian su intervalo y su línea multiplex de acuerdo con su destino, mientras en los conmutadores de espacio cambian su línea multiplex sin cambiar el intervalo. En la fig. 2.6 puede observarse que los parámetros de los conmutadores de tiempo y de espacio (4 | 4, 16 | 16, 8 | 15, 15 | 8) representan siempre el número de líneas multiplex de 8 Mbit/s con 128 canales cada una.

Las vías de conexión a través de los conmutadores de tiempo y de espacio las establecen controles de grupo de conmutación (SGC) de acuerdo con la información de conmutación y los comandos recibidos del procesador de coordinación (CP). También los SGC generan independientemente los datos de activación y establecen los canales de mensaje para el intercambio de datos entre los controles distribuidos.

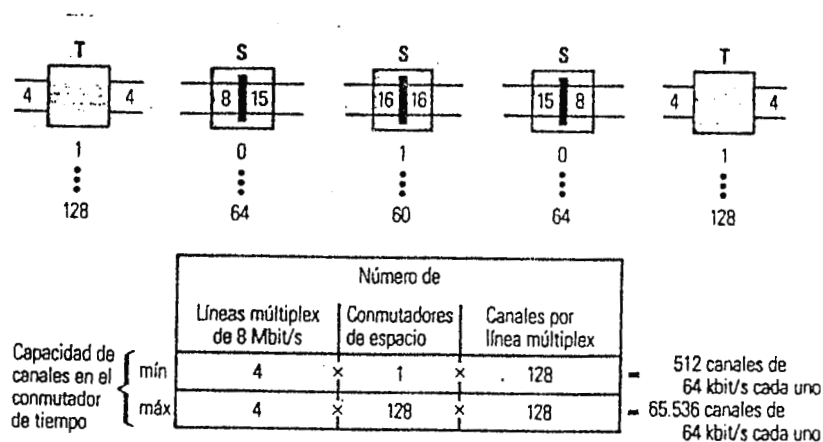


FIG. 2.6

2.1.1.3.1 Interfaces externos del SN

La fig. 2.7 ilustra la red de conmutación EWSD con los diferentes interfaces externos que le constituyen, los cuales se describen a continuación.

SDC:LTG

Es el interfaz entre la SN y un grupo de conexión (LTG):

Canal de tiempo 0 para intercambio de mensajes entre los LTG y el procesador de coordinación (CP), así como entre un LTG y otros LTG. Canales de tiempo 1 al 127 para conexiones de abonados.

SDC:CCNC

Es el interfaz entre la SN y el control de la red de señalización por canal común (CCNC): para señalización por canal común.

SDC:TSG

Es el interfaz entre la SN y una unidad de distribuidor de mensajes signada al CP (MBU:LTG): para intercambio de mensajes tanto entre el CP y los LTG como entre los LTG

SDC:SGC

Es el interfaz entre la SN y una MBU:SGC del CP: para establecimiento y liberación de comunicaciones.

La red de conmutación del EWSD en su capacidad máxima tiene conectados 504 grupos LTG y cuenta con una capacidad de tráfico de 25,200 Erlangs con tan solo siete tipos de módulos diferentes, así la red de conmutación puede ampliarse en pequeñas etapas incorporando módulos enchufables y cables y si fuera necesario agregando bastidores adicionales.

A través de un módulo de conmutación en el espacio puede haber hasta 1024 comunicaciones simultáneas.

Cada comunicación se interconecta simultáneamente a través de los niveles 0 y 1 del sistema EWSD, de modo que siempre hay disponible una conexión *standby* en caso de falla.

En las redes de conmutación digitales, los octetos a transmitir en ambas direcciones entre el abonado que llama y el abonado llamado se transmiten por separado. Equivalente a la conexión tetrafilar en sistemas analógicos.

Pese a la duplicación los requerimientos de espacio son mínimos. Los componentes electrónicos de alta integración y la tecnología de multiplexado permiten alcanzar velocidades binarias de conmutación muy altas: 8,192 Kbit/s y en parte hasta 32,768 Kbit/s.

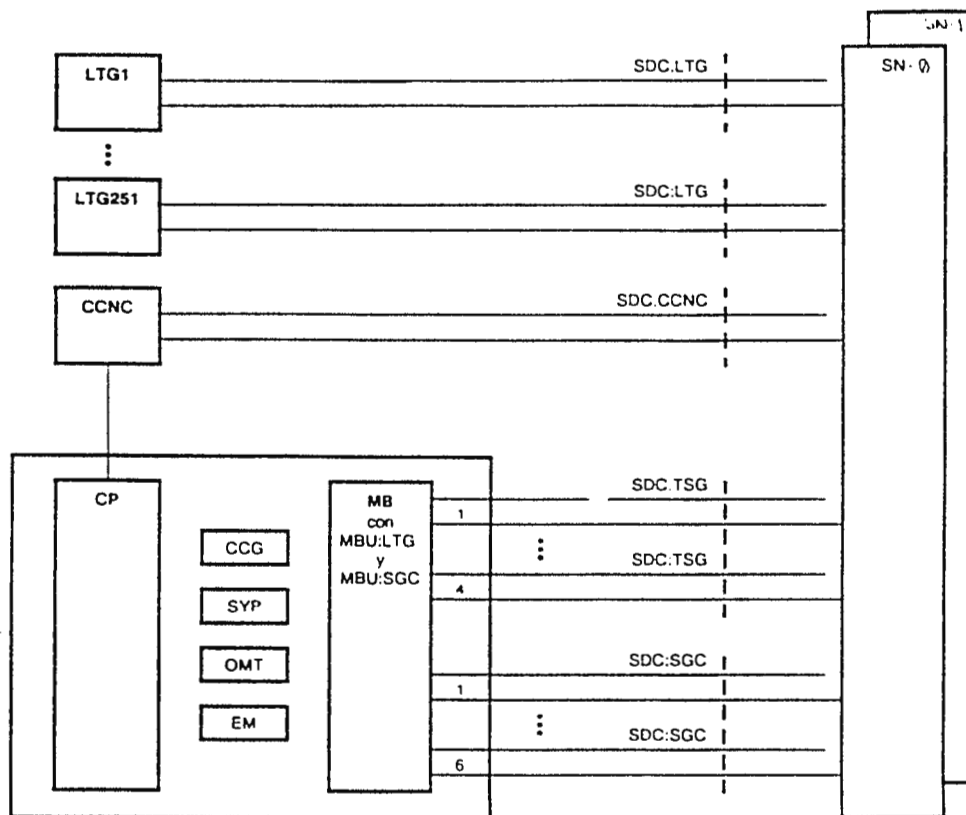


FIG. 2.7

2.1.1.4 PROCESADOR DE COORDINACIÓN (CP)

Es el encargado de la coordinación de los controles de microprocesadores y de la transferencia de datos entre éstos.

El sistema cuenta con varios tipos de procesadores de coordinación, con diversas capacidades de conmutación. Las interfaces del CP hacia el resto de los equipos EWSD están normalizado.

El CP desempeña, dentro de las tareas de coordinación, funciones de conmutación, salvaguardia y operación.

Son funciones de conmutación:

- ✓ Conversión de cifras
- ✓ Zonificación
- ✓ Encaminamiento
- ✓ Búsqueda de vías en la red de conmutación
- ✓ Registro para tasación y
- ✓ Administración de datos de tráfico.

Son tareas de salvaguardia:

- ✓ Autosupervisión
- ✓ Detección de fallas y
- ✓ Tratamiento de fallas.

Son tareas de operación:

- ✓ Comunicación con el terminal de operación y mantenimiento (OMT), y
- ✓ Comunicación con el procesador de comunicación de datos (DCP).

El CP112 y el CP103/ CP113 cubren todo el espectro de aplicaciones del EWSD. El CP112 (fig. 2.8) tiene una capacidad de conmutación de 60,000 BHCA y se emplea en centrales pequeñas, medianas y rurales.

Sus principales unidades funcionales (todas duplicadas) son:

- ✓ Unidad de procesamiento (PU)
- ✓ Unidad de memoria (MU)
- ✓ Asignador de bus (BA)
- ✓ Unidad de ampliación de bus (BEU)
- ✓ Procesadores de entrada/salida (IOP)

El CP103 o el CP113 se emplean en centrales medianas a muy grandes.

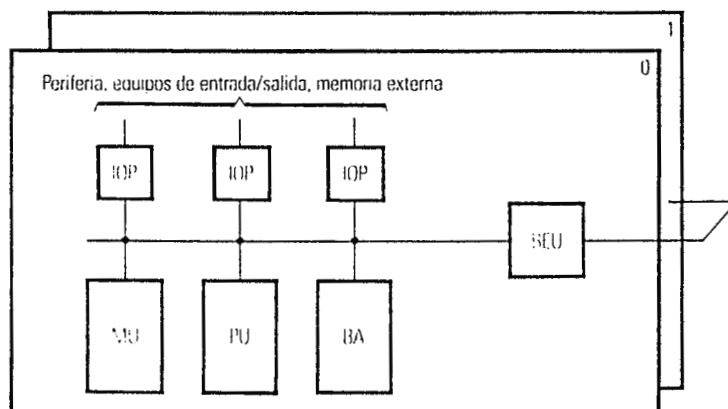


FIG. 2.8

El CP113 (fig. 2.9) es un multiprocesador que puede ampliarse en etapas. Su capacidad de conmutación máxima es de más de 1,000,000 de BHCA. En el CP113 trabajan en paralelo dos o más procesadores idénticos con compartición de carga. La carga de n procesadores se distribuye entre $n+1$ procesadores, lo cual garantiza la operación al fallar un procesador.

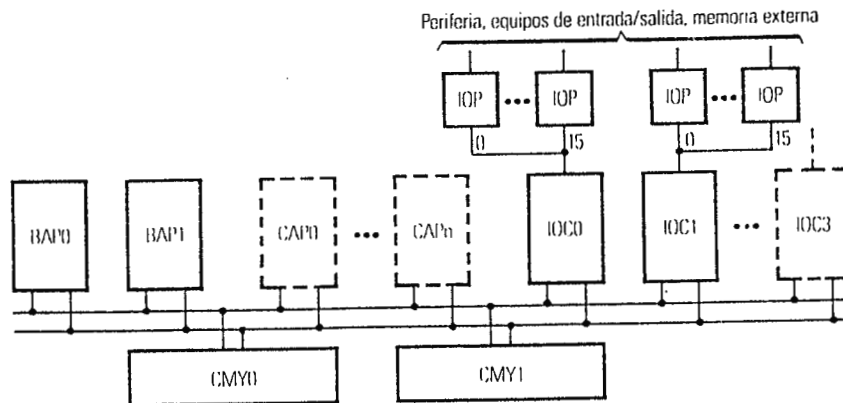


FIG. 2.9

Las unidades funcionales principales del multiprocesador son:

- ✓ El procesador básico (BAP) para operación y mantenimiento y funcionamiento de conmutación,
- ✓ El procesador de llamada (CAP) para funciones de conmutación exclusivamente,
- ✓ La memoria común (CMY),
- ✓ El control de entrada/salida (IOC) y
- ✓ Los procesadores de entrada/salida (IOP).

2.1.1.5 CONTROL DE LA RED DE SEÑALIZACIÓN POR CANAL COMÚN

El sistema EWSD para el intercambio de información de señalización entre centrales utiliza entre otros el sistema de señalización por canal común No.7 (SCC7).

Consta de dos partes que son:

- ✓ Transferencia de mensaje (MTP) y
- ✓ Parte de usuario (UP).

Las funciones MTP comunes en una central EWSD las ejecuta el control de señalización por canal común (CCNC).

La UP va incorporada en el software del LTG correspondiente. Las partes de usuario varían según la aplicación específica.

Al CCNC pueden conectarse como máximo 254 canales comunes de señalización a través de enlaces digitales o analógicos. Los enlaces digitales son interconectados desde los LTG al CCNC a través de ambos niveles de la red de conmutación duplicada.

El CCNC está conectado a la red de conmutación a través de líneas multiplex primarias de 8 Mbit/s. Entre el CCNC y cada nivel de la red de conmutación hay disponibles 254 canales para cada dirección de transmisión (254 pares de canales). Por estos canales se transportan los datos de señalización de los LTG y hacia los mismos, a través de los dos niveles de la red de conmutación, a una velocidad de 64 Kbit/s mientras que los enlaces de señalización analógicos se conectan al CCNC a través de modems.

La fig. 2.10 muestra las partes componentes del CCNC que son:

- ✓ 32 grupos SILT con 8 terminales de enlace de señalización cada uno y
- ✓ Un procesador de red de señalización por canal común duplicado (CCNP).

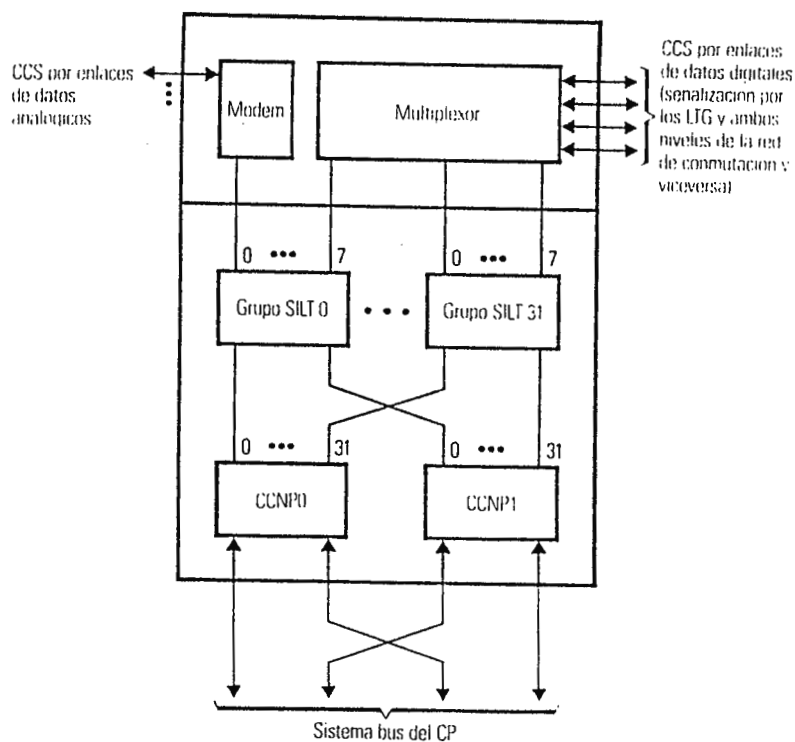


FIG. 2.10

Las funciones del CCNC dependen de su posición en un enlace de señalización. En la central de origen o de destino y en las centrales de tránsito opera con señalización asociada al canal como punto de señalización (SP), mientras que en las centrales de tránsito funciona con señalización cuasi-asociada como punto de transferencia de señalización (STP).

2.1.2 SOFTWARE DEL EWSD

Con el tiempo el hardware está sujeto a una rápida evolución tecnológica, es por ello que el software está diseñado de modo que sólo una pequeña parte del sistema sea dependiente del hardware. La gran flexibilidad del EWSD se debe al empleo generalizado de software cargable; sólo unos cuantos procesadores de funciones reducidas e independientes de la operación como por ejemplo, los controles de la red de conmutación y los

distribuidores de mensajes contienen programas que están almacenados en memorias de valores fijos.

El software cargable de una central constituye junto con los datos de conmutación específicos el sistema de programas de la central (APS). Por seguridad toda central EWDS cuenta con una imagen actualizada del APS en la memoria externa duplicada.

El EWSD cuenta con un control distribuido por lo que cada procesador necesita su propio software.

El software está subdividido en una parte independiente y una parte dependiente de la aplicación.

La parte independiente de la aplicación contiene siempre el sistema operativo adaptado a las funciones de un subsistema de hardware particular. El software específico de aplicación (software del usuario), incluye las funciones para las distintas aplicaciones.

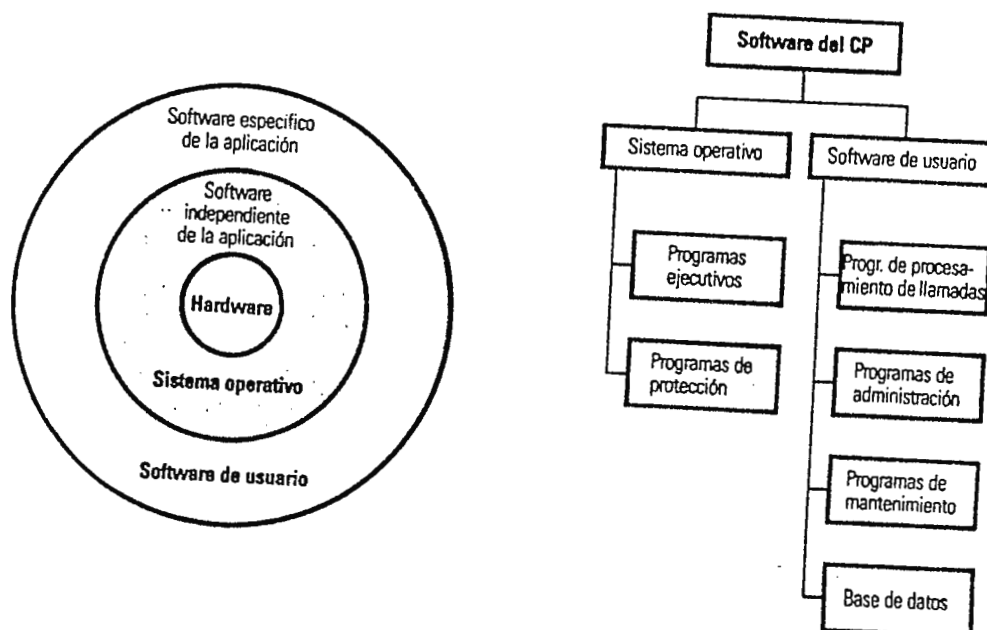


FIG. 2.11

2.1.2.1 SISTEMAS OPERATIVOS

En el sistema EWSD cada procesador tiene su propio sistema operativo con facilidades que dependen de las tareas a ejecutar por el procesador y de los recursos que éste gestiona.

Todos los sistemas operativos son controlados por interrupciones y trabajan de acuerdo a prioridades.

El sistema operativo del procesador (CP) consta de programas ejecutivos y programas de protección.

2.1.2.2 SOFTWARE DE USUARIO

El software de aplicación abarca las funciones para el caso específico de aplicación como las funciones de conmutación, administración y mantenimiento, así como la base de datos correspondiente. Tiene otras facilidades adicionales como un sistema de señalización especial para troncales y paquetes complejos de facilidades, como RSDI, CCS No.7 o radiotelefonía móvil que pueden realizarse en el EWSD simplemente agregando las variantes correspondientes del sistema o con subsistemas adicionales.

2.1.2.3 BASE DE DATOS

La base de datos contiene tanto datos transientes como datos semipermanentes. Los datos transientes están relacionados en su mayoría con las llamadas y son modificados continuamente por los programas de procesamiento de llamadas durante la operación. En cambio los datos semipermanentes describen condiciones y características que cambian con relativa poca frecuencia con la operación, por ejemplo la configuración del sistema o las características de las líneas. Estos datos están protegidos contra escritura, permaneciendo almacenada una copia de los mismos en la memoria externa. Los cambios de datos permanentes se hacen introduciendo los comandos LHM correspondientes o mediante la instrucción de información por el propio abonado.

Las definiciones de las estructuras de los datos, las declaraciones de datos y procedimientos de acceso están contenidos en varios módulos de la base de datos. Los usuarios sólo pueden tener acceso a los datos a través de dichos procedimientos. Al principio, los campos de datos ocupan un lugar mínimo, mientras que su tamaño final depende de la capacidad de la respectiva central y de la asignación de puertas a la misma. Para ampliar los campos de datos con el fin de cumplir con los requerimientos previstos se emplea un programa utilitario. La base de datos puede ampliarse durante la operación del sistema.

2.1.3.4 PROGRAMAS DE CONMUTACIÓN

Los programas de conmutación del CP se encargan sólo de las funciones de conmutación que requieren acceso a datos sólo disponibles para dicho subsistema. Los programas de conmutación en los procesadores de grupo (GP) realizan la mayoría de sus tareas de conmutación sin la participación del CP. Se ponen en marcha con activaciones de conmutación procedentes de la periferia de LTG, mensajes del CP, de la LDU, de otros GP y del CCNC.

2.1.2.5 PROGRAMAS DE ADMINISTRACIÓN

Los programas de administración procesan los comandos LHM administrativos. También salvaguardan en memorias externas datos de tasación, de estadísticas y de medición de tráfico. Una función adicional es el rechazo de sobrecargas (una sobrecarga se presenta cuando el tráfico no puede ser procesado con la velocidad necesaria). La detección de sobrecarga y el control del rechazo se realizan en el CP, mientras que las medidas de rechazo propiamente dichas se llevan a cabo en el GP.

2.1.2.6 PROGRAMAS DE MANTENIMIENTO

Los programas de mantenimiento del CP procesan los comandos LHM necesarios para garantizar un funcionamiento sin fallas.

Por otra parte, procesan mensajes con resultados de mediciones, pruebas y diagnósticos de LTG (GP). Otra tarea consiste en indicar fallas en el panel indicador de operación y provocar alarmas acústicas en caso necesario.

2.1.2.7 LENGUAJE DE PROGRAMACIÓN CHILL

Es el lenguaje de programación utilizado principalmente en el procesador de coordinación.

2.1.2.7.1 Procedimientos

Son subprogramas que deben ser declarados. La declaración consta del nombre, el encabezamiento y el final del procedimiento. Los procedimientos pueden activar a su vez otros procedimientos y regresar al sitio de activación. El suministro del procedimiento se realiza mediante parámetros formales.

2.1.2.7.2 Procesos

Un programa se ejecuta independientemente del programa de arranque y no regresa al sitio de activación. La declaración y suministro de parámetros se efectúan como en el procedimiento. Un parámetro se arranca exclusivamente con una activación START inclusive suministro de parámetros. La activación START está situada fuera de la declaración del proceso. Para una declaración de proceso puede haber al mismo tiempo varias activaciones. Los procesos no pueden arrancarse por si mismos. No es permisible la concatenación de declaraciones de procesos.

2.1.2.7.3 Datos

El modo datos define el área de valores y las operaciones permisibles de un dato.

2.1.2.7.4 Módulo

Un módulo es una unidad de traducción autónoma para el compilador CHILL. Contiene en esencia declaraciones y/o procedimientos. Además, pueden encontrarse declaraciones de datos en un módulo.

Se distingue entre módulos de origen y módulos de objeto. Los módulos de origen están escritos en CHILL. Los módulos de objeto contienen el código de máquina y son distintos para cada tipo de CP. Para todos los tipos de CP se dispone de un compilador CHILL común con distintos generadores de código.

2.1.2.8 SISTEMAS DE PROGRAMAS DE APLICACIÓN

El sistema de programa de aplicación (APS) abarca el software almacenado en la memoria de fondo de una central (memoria de disco magnético) y en las unidades de memoria del CP y el GP, y que debe ser cargado durante el arranque inicial.

Una central junto al hardware y el firmware pueden ser clasificadas de diferentes maneras:

Según el tipo en:

- ✓ Central urbana
- ✓ Central de larga distancia
- ✓ Central de tránsito internacional y
- ✓ Central de radiotelefonía.

Según las facilidades del usuario:

- ✓ Facilidades de conmutación y operación

Según el enlace y el tipo de equipos individuales:

- ✓ Tipos de líneas, haces, etc.

Según el entorno de la red:

- ✓ Administración de las rutas de tráfico
- ✓ Zonificación
- ✓ Tarifas, etc.

2.1.3 OPERACIÓN Y MANTENIMIENTO

Mediante los respectivos programas y equipos de hardware el sistema se autosupervisa constantemente. El sistema de conmutación señala las averías en los paneles indicadores del sistema (SYPD). Los equipos terminales de datos (DEE) o archivos transmiten los datos que se necesitan para la eliminación de fallas.

Como lenguaje de manejo se utiliza el lenguaje hombre-máquina (LHM), recomendado por el CCITT. Todas las tareas de operación y mantenimiento se introducen en diálogo LHM en los terminales de operación y mantenimiento. Las confirmaciones referentes a tareas informan cuando se han ejecutado con éxito las mismas. A continuación se muestran en forma resumida las funciones correspondientes a la operación y mantenimiento:

OPERACIÓN

1. Gestión de abonados

- ✓ Datos de líneas de abonado
- ✓ Terminales y datos de los abonados
- ✓ Datos de tasación
- ✓ Observación de tasas
- ✓ Observación de llamadas maliciosas

2. Gestión de encaminamiento

- ✓ Datos de troncales y de grupos de troncales
- ✓ Datos de encaminamiento

3. Gestión del tráfico

- ✓ Mediciones
- ✓ Supervisión
- ✓ Observación

4. Gestión de tarifas y tasación

- ✓ Tarifas y zonas
- ✓ Estadísticas y contabilidad

5. Operación del sistema

- ✓ Autorización de entrada
- ✓ Gestión de salidas
- ✓ Gestión de archivos
- ✓ Asignación de equipos
- ✓ Gestión de tareas
- ✓ Gestión de fecha y hora
- ✓ Gestión de la red O&M

6. Gestión de la red

- ✓ Control de gestión de red
- ✓ Datos de gestión de red

7. Gestión de servicios

- ✓ Datos del sistema de puestos de operador digitales
- ✓ Datos Centrex

8. Administración de redes especiales

- ✓ Datos de redes de radiotelefonía móvil
- ✓ Datos de redes de llamadas gratuitas

MANTENIMIENTO

1. Mantenimiento de líneas de abonado

- ✓ Prueba
- ✓ Medición

2. Mantenimiento de troncales entre centrales

- ✓ Prueba
- ✓ Medición

3. Mantenimiento del hardware

- ✓ Avisos de alarma
- ✓ Eliminación de fallas
- ✓ Eliminación especial de fallas
- ✓ Entrenamiento

4. Entrenamiento del software

- ✓ Modificación del software de la central
- ✓ Modificación del software de O&M

2.1.4 FACILIDADES DEL EWSD

Con sus amplias y versátiles facilidades, el EWSD satisface todas las exigencias planteadas a un moderno sistema telefónico. A continuación se citan las facilidades típicas del sistema.

2.1.4.1 FACILIDADES DEL SISTEMA

Las facilidades que caracterizan a éste sistema son las que se citan a continuación:

- ✓ Centrales de todos los tipos y capacidades
- ✓ Aptitud preconcebida para la RDSI

- ✓ Adaptación a todas las condiciones de la red en el área en el área atendida
- ✓ Todos los sistemas de señalización estándar
- ✓ Concepto de supervisión integrada con análisis automático de fallas
- ✓ Integración en redes existentes mediante esquemas de señalización, numeración, tasación flexible, encaminamiento y zonificación
- ✓ Protección contra sobrecargas
- ✓ Encaminamiento alternativo
- ✓ Métodos de tasación opcionales
- ✓ Conexión a sistemas comerciales de procesamiento de datos
- ✓ Amplio software de soporte
- ✓ Arquitectura progresiva del sistema
- ✓ Operación y mantenimiento centralizados
- ✓ Medición del tráfico diferenciada
- ✓ Interfaz de operador LHM confortable
- ✓ Puestos de conmutación digitales con procedimientos confortables para el procesamiento de llamadas
- ✓ Gestión de base de datos
- ✓ Gestión de red
- ✓ Radiotelefonía móvil
- ✓ Servicio Centrex.

2.1.4.2 FACILIDADES RDSI DEL SISTEMA

El sistema EWSD presenta particularmente ciertas facilidades inherentes a la RDSI, entre las que figuran:

- ✓ Posibilidad de ofrecer nuevas facilidades al abonado
- ✓ Todos los tipos de comunicación desde un solo enchufe con un solo número de llamada
- ✓ Posibilidades alternativas para voz/datos
- ✓ Velocidad de transmisión mayor para servicios no vocales

- ✓ Operación más eficiente, una sola red para todos los servicios
- ✓ Posibilidad de seguir usando sin restricción alguna la red de abonado y troncales
- ✓ Solución muy económica, incluso para servicios no vocales
- ✓ Posibilidad de asignar a las DLU una combinación de abonados digitales y analógicos.

2.1.4.3 FACILIDADES PARA ABONADOS ANALÓGICOS

Las facilidades presentadas para los abonados analógicos garantizan a la compañía de explotación una fuerte demanda no solo de ampliación de las facilidades existentes o de introducción de nuevas facilidades para las líneas existentes, sino también de nuevas líneas. Dentro de las facilidades podemos citar las siguientes: marcación abreviada, llamada en espera, transferencia inmediata de llamadas, y la categoría de prioridad durante catástrofes.

2.1.5 APLICACIONES

El EWSD presenta una amplia gama de aplicaciones que satisface todas las exigencias planteadas en un moderno sistema telefónico. A continuación se procede a describir cada una de ellas.

2.1.5.1 UNIDAD DE LÍNEA DIGITAL

La unidad de línea digital (DLU) es la unidad funcional en las que terminan las líneas de abonado. Las líneas de abonado pueden ser analógicas o digitales, o sea equipadas para la RDSI. Durante la fase de introducción de la RDSI, habrán muchos abonados que no se encuentran dentro del área de servicio de una central RDSI . A estos abonados se les puede ofrecer entonces acceso a las facilidades RDSI a través de unidades de línea digital (red superpuesta). Para poder instalar una DLU fuera de un edificio, hay disponible una versión en caseta.

2.1.5.2 CENTRAL URBANA

Las centrales urbanas atienden a los abonados dentro de un área particular, por ejemplo un distrito particular, un distrito municipal o una localidad, conmutando el tráfico entrante a los abonados conectados y el tráfico saliente procedente de los mismos. A una central EWSD pueden conectarse desde tan solo unas centenas hasta un máximo de 250,000 abonados.

2.1.5.3 CENTRAL DE TRÁNSITO

En los puntos nodales de una red telefónica se emplean centrales de tránsito para enlazar troncales hacia y procedentes de otras centrales.

2.1.5.4 CENTRAL URBANA / DE TRÁNSITO

Estas centrales tramitan tanto el tráfico de tránsito o interurbano como el tráfico urbano entrante y saliente, pudiéndose combinar cualquier número de líneas de abonado y de troncales dentro de la capacidad máxima de tráfico de la central.

2.1.5.5 CENTRAL INTERNACIONAL

En centrales internacionales, el EWSD ofrece todas las funciones específicas como por ejemplo sistemas de señalización internacionales, supresión de eco en comunicaciones intercontinentales o por satélite, así como liquidación de tasas entre administraciones y estadísticas. En caso de ser necesario éstas funciones pueden incluirse también en centrales nacionales.

2.1.5.6 CENTRAL DE RADIOTELEFONÍA MÓVIL

Las modernas redes de radiotelefonía móvil tienen una estructura celular para permitir el uso económico de las frecuencias disponibles en toda la red. Cuando un usuario de radiotelefonía se desplaza de una zona radiotelefónica a otra, se conmutan automáticamente su transmisor y su receptor. Al mismo tiempo las centrales de radiotelefonía móvil EWSD afectadas asumen automáticamente los datos del equipo de abonado (estado de servicio, número de llamada, situación, etc.). Esto significa que cualquier abonado de radiotelefonía móvil puede alcanzarse siempre bajo el mismo número de llamada, sin que el abonado que le llama tenga que conocer su paradero actual.

2.1.5.7 CENTRAL RURAL / EN CONTENEDOR

Para regiones escasamente pobladas hay disponibles centrales rurales para atender entre varias centenas y 7,500 abonados.

2.1.5.8 SISTEMA DE PUESTOS DE OPERADOR DIGITAL

Para establecer comunicaciones asistidas por operador y prestar a los abonados servicios especiales hay disponibles en el EWSD puestos de conmutación digitales. Estos puestos de conmutación digitales son puestos de trabajo con interfaz de operador controlado por menú.

2.1.5.9 OPERACIÓN Y MANTENIMIENTO CENTRALIZADOS

Las centrales EWSD pueden operarse y mantenerse tanto localmente como de forma centralizada. La operación y el mantenimiento de varias centrales desde un solo centro permite una distribución racional del personal, una adaptación flexible a la organización de la compañía de explotación y un almacenamiento central de la información.

2.1.5.10 SISTEMA DE SEÑALIZACIÓN POR CANAL COMÚN No. 7

Las centrales EWSD operadas por el potente sistema de señalización por canal común No. 7 van equipadas con un control de red de señalización por canal común (CCNC).

2.1.5.11 RED DIGITAL DE SERVICIOS INTEGRADOS (RDSI)

La RDSI permite conmutar vías de comunicación y transmitir información para varios servicios por una sola red. Ello proporciona ventajas de índole técnica, operacional y económica tanto a la compañía de explotación como a los abonados.

2.1.5.12 SERVICIOS DE VALOR AGREGADO (VAS)

Son servicios de comunicación que incluyen funciones de almacenamiento y procesamiento. Los equipos necesarios (servidores) van dispuestos en un lugar central de la red pública o en centros de servicios privados.

2.2 SISTEMA DE CONMUTACIÓN DIGITAL "AXE"

La estructura del sistema de conmutación AXE es de diseño modular, esto permite facilidad del ensamble de las centrales, modificaciones futuras, ensanches y mantenimiento de los mismos.

AXE es un sistema que puede modularmente resolver las funciones de cualquier nodo de la red telefónica.

Su capacidad depende de la versión del procesador central utilizado, por ejemplo para centrales de gran capacidad cuenta con unos 800,000 BHCA hasta un par de miles de BHCA para una centralita de tipo rural.

2.2.1 NIVELES DEL AXE

El diseño modular del sistema AXE (fig. 2.12) se divide en cuatro niveles:

- ✓ Sistema
- ✓ Subsistema
- ✓ Bloque Funcional
- ✓ Unidad Funcional.

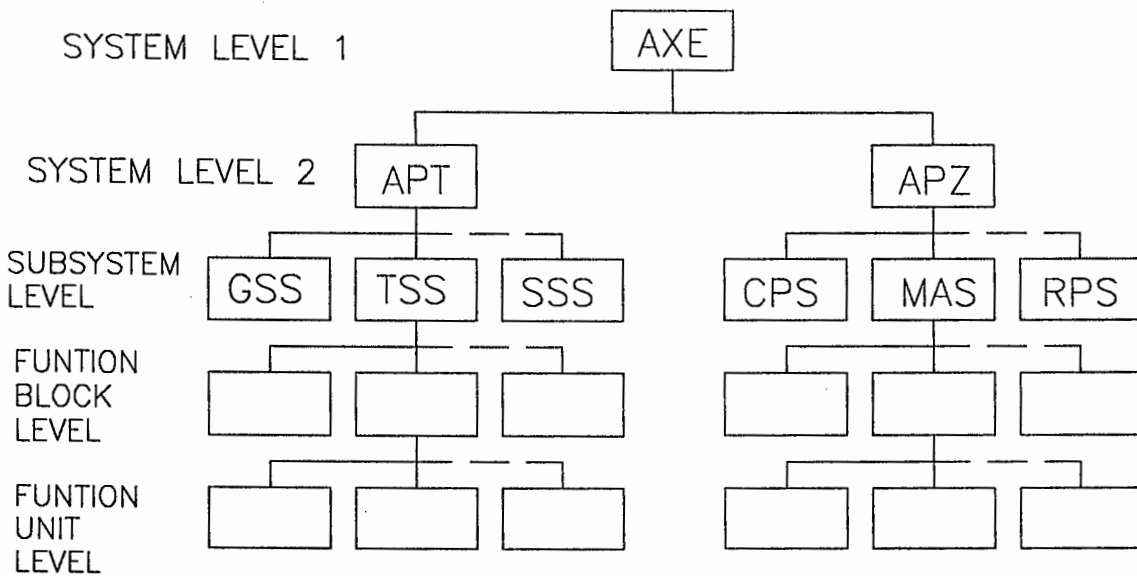


FIG. 2.12

2.2.1.1 SISTEMA

La Central AXE consta de un Sistema de Procesamiento de Datos (APT) y un Sistema de Aplicación Telefónica (APZ).

2.2.1.1.1 Sistema de Procesamiento de Datos (APT)

Incluye hardware de conmutación y programas de aplicación. No todos los sistemas APT son necesariamente telefónicos, por ejemplo existe APT para télex.

2.2.1.1.2 Sistema de Aplicación Telefónica (APZ)

APZ es el procesamiento de datos básico sobre el cual se ejecuta una aplicación. Esta formado por un conjunto de procesadores, el procesador central y los procesadores regionales. Tanto el sistema APT como El APZ están constituidos por hardware y software.

2.2.1.2 SUBSISTEMAS

En la fig. 2.13 se puede ver los subsistemas del sistema AXE, tanto los del APT como los del APZ.

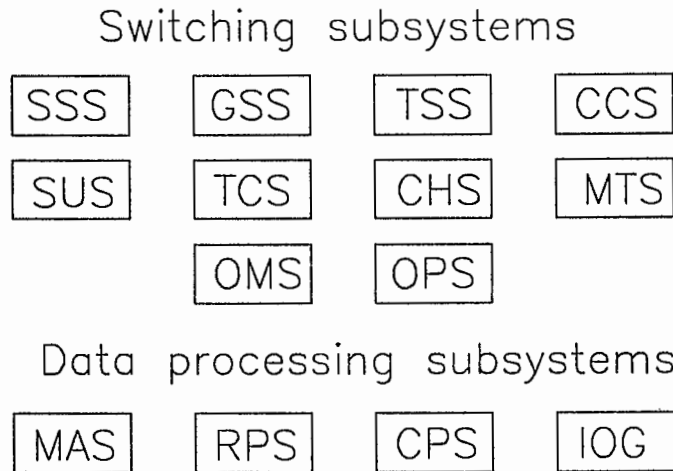


FIG. 2.13

2.2.1.2.1 Subsistema en APT

A continuación se presenta una descripción de cada uno de los subsistemas.

2.2.1.2.1.1 Subsistema de Selectores de abonados (SSS)

Los abonados están conectados al sistema SSS. La parte de abonados tiene la función de supervisar e indicar llamadas en las líneas conectadas, recibir y emitir señales de abonado, concentrar y expandir el tráfico desde y hacia los abonados. Consta de hardware y software.

2.2.1.2.1.2 Subsistema de Troncales y Señalización (TSS)

Tiene la función de conectar líneas de enlace, emitir y recibir señales de línea y de registrador. Por lo tanto las otras centrales están conectadas a este subsistema.

2.2.1.2.1.3 Subsistema de Control de Tráfico (TCS)

Consta solamente de software y tiene la función de dirigir el establecimiento de conexión, la supervisión y la desconexión de todos los enlaces telefónicos.

2.2.1.2.1.4 Subsistema de Selectores de Grupo (GSS)

Existe dos versiones una analógica (GSS-A) y una digital (GSS-D). Ambas constan de hardware y software. Tiene la función de establecer vías de habla entre órganos facultativos en SSS y TSS. La forma en que este establecimiento se ha de hacer la ordena el TCS.

2.2.1.2.1.5 Subsistema de Tasación (CHS)

Las llamadas en una central se han de tasar. El CHS contiene funciones para generar y para almacenar impulsos de tasación. El resultado de la medición de llamadas es accesible de forma que en cualquier momento se puede leer el contador de un abonado. Está constituido solamente de software.

2.2.1.2.1.6 Subsistema de Operación y Mantenimiento (OMS)

Contiene funciones para supervisar la operación en APT y para solucionar perturbaciones de operación. Se emplea también para reunir estadística del tráfico en una vía determinada, de la cantidad de llamadas en una línea especial, etc. Consta tanto de software como de hardware.

2.2.1.2.1.7 Subsistema de Servicios de Abonado (SUS)

Consta solamente de software e incluye todos los servicios de abonado, como selección por número abreviado, rastreo de llamadas, despertador automático, etc.

2.2.1.2.1.8 Subsistema de Canal Común (CCS)

Es donde se realizan las funciones de señalización especificadas por los protocolos de señalización común No. 6 y No. 7 de el CCITT.

2.2.1.2.1.9 Subsistema de Telefonía Móvil (MTS)

Son las funciones relacionadas con sistemas celulares de telefonía para abonados con aparato telefónico en sus vehículos.

2.2.1.2.1.10 Subsistema de Operadoras (OPS)

Realiza las funciones de información y servicios al público ofrecido por un sistema de operadoras.

2.2.1.2.2 Subsistemas en APZ

A continuación se presenta una descripción de cada uno de los sistemas que lo componen.

2.2.1.2.2.1 Subsistema de Procesamiento Regional (RPS)

Consta de un conjunto de procesadores regionales, el número de los cuales depende del tamaño de la central, con sus respectivos sistemas operativos.

2.2.1.2.2.2. Subsistema de Procesamiento Central (CPS)

Consta de un procesador central, duplicado por confiabilidad y su sistema operativo.

2.2.1.2.2.3 Grupo de Subsistemas de Entrada y Salida (GRUPO I/O)

Se encarga de ejecutar todas las funciones de comunicación local o remota entre la central AXE y el personal de la Administración. Esta compuesto de la red de dispositivos de entrada y salida.

2.2.1.2.2.4. Subsistema de Mantenimiento (MAS)

Es el conjunto de funciones dedicadas a mantener operando el sistema de procesamiento de datos APZ frente a las circunstancias de falla con el fin de que no se interrumpan las funciones de manejo de tráfico. También incluye las funciones de modificación, arranque y ensanchamiento del APZ.

2.2.1.3 BLOQUE FUNCIONAL

Realiza una función determinada, el intercambio de información entre bloques funcionales se encuentra sistematizado y estandarizado. Cada bloque funcional trabaja de una manera independiente de los otros bloques funcionales.

En el sistema AXE la mayor parte de la colaboración entre las funciones se efectúa por medio de señales de software. Estas señales consisten en traspasos de datos de un programa a otro.

Si el bloque funcional tiene hardware, parte de sus funciones se ejecutan en el escenario del procesador regional.

El bloque funcional se divide en unidades funcionales que son:

- ✓ LIC: Circuito Individual (opcional)
- ✓ LIR: Lógica Regional (si tiene hardware)
- ✓ LIU: Lógica Central (siempre)

2.2.1.3.1 Hardware del RP

La memoria de programas (PS) contiene los programas del sistema operativo y los programas de aplicación.

La memoria de datos (DS) contiene los datos correspondientes a los dispositivos de la región y al sistema operativo del RP.

La unidad de procesamiento de datos (CPU) consta de las partes de control que interpretan y ejecutan a las instrucciones.

Los RP trabajan casi siempre en parejas. Se reparten una región del hardware, la cual controlan. Los dispositivos controlados se presentan hacia el RP como un conjunto de puntos de prueba y puntos de operación.

En caso de falla el otro procesador gemelo toma toda la carga. Un RP ejecuta trabajos rutinarios iniciados automáticamente cada cierta cantidad de intervalos de tiempo u ordenados por el procesador central. La figura 2.14 muestra el diagrama a bloques del procesador regional.

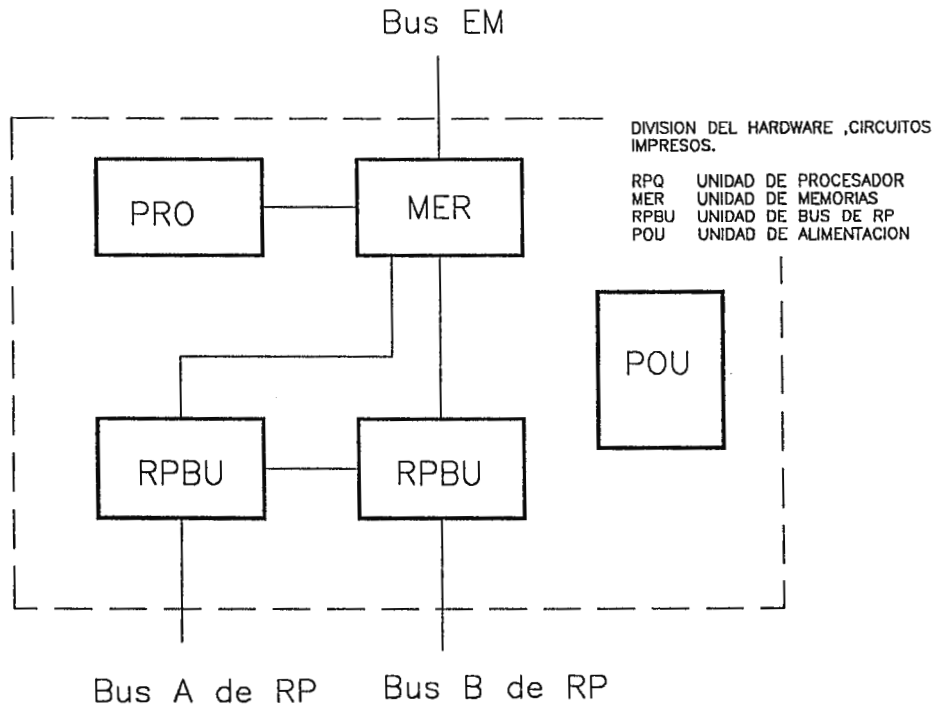


FIG. 2.14

2.2.1.3.2 Procesadores Regionales Distribuidos (EMRP)

Estos procesadores se encuentran principalmente en los concentradores digitales. Tienen una arquitectura diferente a los RP, pues en este caso la inteligencia regional se encuentra distribuida en 16 EMRP comunicados por el bus EMRP. Las funciones de EM y RP se encuentran integradas.

2.2.1.3.3 El Procesador Central

En las figs. 2.15, 2.16 y 2.17 se muestra las arquitecturas de los procesadores centrales en APZ 210, 211, y 212.

En todas la configuraciones se observa la duplicación de lados. Cada lado trabaja en sincronía y paralelamente con el otro, así en un caso de falla el otro lado puede continuar con el mismo trabajo sin interrupción de tráfico ni pérdida de tiempo.

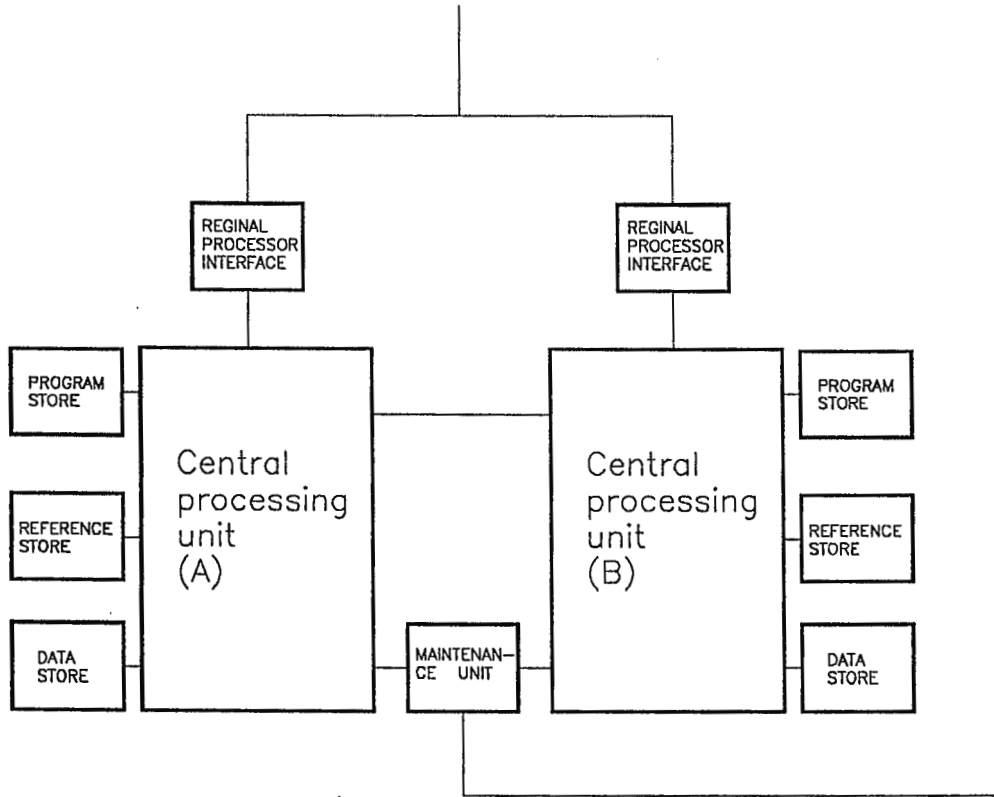


FIG. 2.15

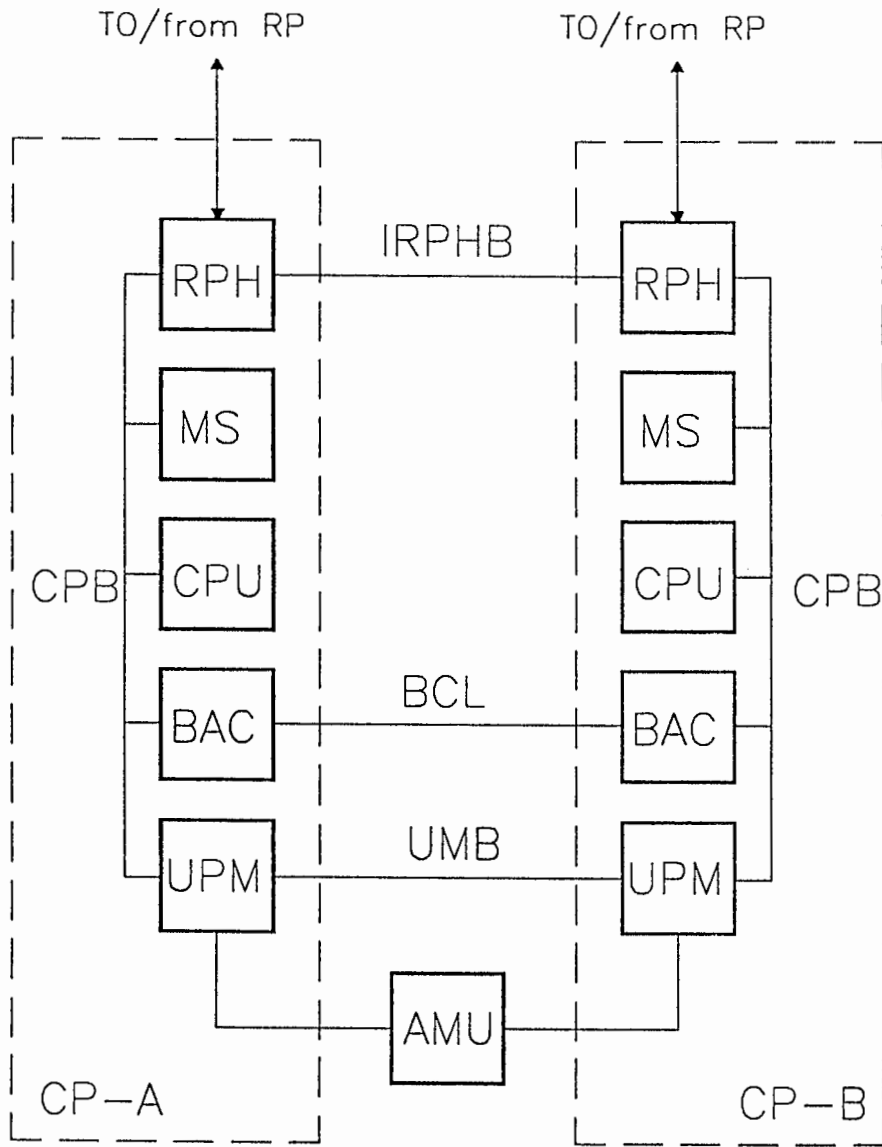


FIG. 2.16

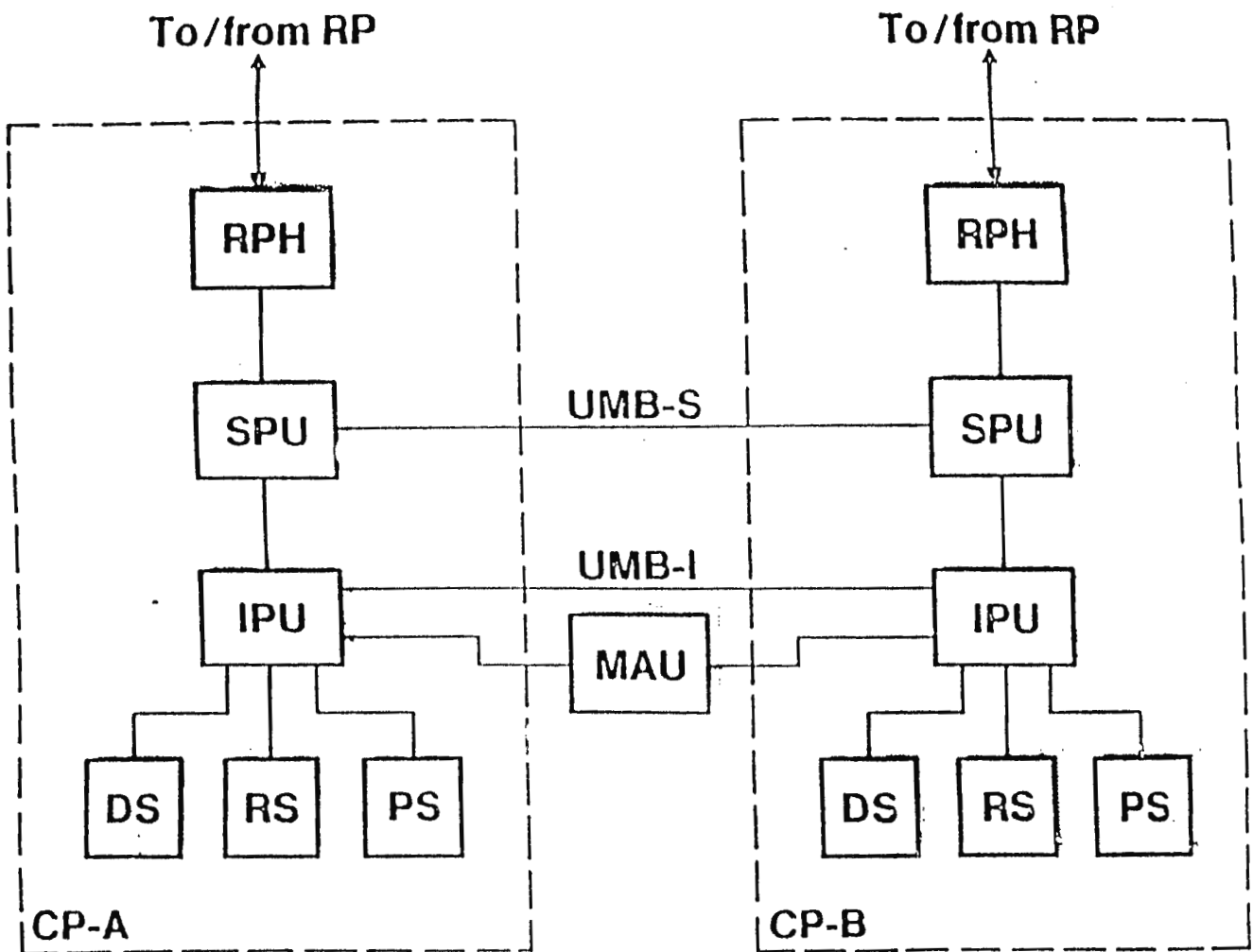


FIG. 2.17

2.2.1.3.3.1 Partes del CP

Memoria de programas (PS), que es la encargada de contener toda la lógica de la central.

Memoria de datos (DS), que contiene todas las variables necesarias para la lógica central.

Memoria de referencia (RS) es el directorio para encontrar las direcciones de todas las variables, de los programas de cada bloque funcional. Este directorio permite direccionamiento relativo.

Unidad de procesamiento central (CPU) es microprogramada por un amplio conjunto de instrucciones especiales de tiempo real de tipo telefónico. Consta de módulos de control, unidad aritmética, módulos de supervisión e interfaces.

Unidad de mantenimiento (MAU), que es el que en situaciones de falla dirige las maniobras automáticas de reconfiguración para que el CP continúe el procesamiento de tráfico sin consecuencias observables. Contiene circuitos de supervisión, estado y acceso a los lados del CP.

2.2.2. SOFTWARE

En APT muchas funciones pueden variar de central a central. Por lo tanto, el paquete de bloques funcionales depende en buena medida de las especificaciones del cliente. Para un bloque funcional siempre existe un software central. El software regional existe solamente cuando el bloque contiene dispositivos físicos.

El software de un bloque funcional consta de:

- ✓ Programas y lenguajes
- ✓ Datos
- ✓ Señales de software.

2.2.2.1 PROGRAMAS Y LENGUAJES

El lenguaje utilizado por el sistema AXE es el PLEX. Este es un lenguaje de alto nivel semiestructurado semejante al Pascal; la lectura y análisis de los programas en los bloques funcionales es sencilla, ya que es un lenguaje expresivo y conciso.

En el AXE se utilizan tres tipos de instrucciones, según el tipo de procesador: ASA C, que es el lenguaje utilizado por el procesador central; ASA R, que es el utilizado por el procesador regional y Motorola 6800/6809, que es el utilizado por los microprocesadores que se encuentran en los EMRP.

Existe un subsistema independiente del AXE residente en computadoras comerciales llamado APS, cuya función es la de ensamblar y compilar los programas elaborados en ASA o PLEX, permitiendo el diseño, la actualización, la corrección y la adaptación del software del AXE.

2.2.2.2 BASE DE DATOS

De la misma manera que un programa pertenece exclusivamente a un bloque funcional, los datos se refieren exclusivamente a objetos pertenecientes a dicho bloque. Un dato solamente puede ser localizado por un programa del mismo bloque.

Existen varios tipos de datos, entre los que figuran:

- ✓ Datos fijos
- ✓ Datos variables
- ✓ Datos individuales
- ✓ Datos comunes y
- ✓ Punteros.

2.2.2.3 SEÑALES DE SOFTWARE

Para procesar una llamada se necesita la colaboración de un buen número de bloques funcionales. Los bloques funcionales deben intercambiar información entre sí. Un bloque funcional debe informar a otro de lo que debe hacerse y debe proporcionar los datos o valores con los que el otro bloque funcional debe trabajar. Los bloques funcionales se comunican entre sí por medio del sistema de señales de software.

2.2.3 MANTENIMIENTO DEL APZ

En caso de falla de algún circuito del APZ, el subsistema MAS se encarga de detectarla rápidamente, después de lo que la unidad defectuosa ha de ser bloqueada y reparada.

Una falla de circuitos trae consigo las siguientes medidas:

- ✓ Detección de la falla
- ✓ Aislamiento de la falla
- ✓ Localización de la falla
- ✓ Reparación
- ✓ Reconfiguración.

Todas estas acciones, con excepción de la reparación, son completamente automáticas.

Una falla de hardware en APZ ha de ser reparada tan pronto como sea posible. MAS localiza y comunica al personal de mantenimiento la tarjeta o tarjetas de circuitos que deben ser cambiadas.

Los errores de programación tienen un tratamiento diferente. El procesamiento debe reiniciarse abandonándose la función en donde se detectó la falla. Este proceso recibe el nombre de rearranque.

2.2.4 SUPERVISIÓN DE APT

Estas funciones corren a cargo del subsistema OMS. Está conformado por bloques de funciones tales como:

- ✓ Supervisión de la correcta ejecución de funciones telefónicas
- ✓ Ayudas para reparar las fallas
- ✓ Pruebas de los equipos de conmutación, líneas de abonado y troncales
- ✓ Recolección de abundantes datos para estadísticas.

2.2.5 FACILIDADES DEL AXE

Las centrales digitales pueden ofrecer al usuario una gama de servicios mediante los cuales puede obtenerse mayores ventajas del servicio telefónico contratado. Todos los servicios requieren una acción adecuada por parte del usuario y por parte de la administración, así

el usuario podrá controlar desde su teléfono la conexión de alguno de estos servicios, mientras que la administración únicamente asigna a estos usuarios las categorías adecuadas al servicio.

2.2.5.1 SERVICIOS DE ABONADO

Los servicios de abonado disponibles en una central digital AXE son los siguientes:

- ✓ Restricción por llamadas salientes
- ✓ Restricción por llamadas entrantes
- ✓ Servicio de abonados ausentes
- ✓ Servicio de interceptación
- ✓ Marcación abreviada
- ✓ Línea directa
- ✓ Línea directa con supervisión de tiempo
- ✓ Servicio automático de despertador
- ✓ Llamada de consulta
- ✓ Llamada de consulta y transferencia
- ✓ Conferencia con tres participantes
- ✓ Llamada de espera
- ✓ Transferencia de llamada
- ✓ Servicio de no molestar
- ✓ Servicio de llamadas registradas
- ✓ Llamadas revertidas.

2.2.5.2 RESTRICCIÓN POR LLAMADAS SALIENTES

Con este servicio el usuario tiene la posibilidad de restringir todos o ciertos tipos de tráfico saliente desde su aparato telefónico. Existen tres variantes que son: restricción fija, restricción controlada por llave y la restricción controlada por código.

2.2.5.3 RESTRICCIÓN POR LLAMADAS ENTRANTES

Con este servicio el usuario puede tener restringido todo o parte del tráfico entrante a su aparato telefónico.

2.2.5.4 SERVICIO DE ABONADOS AUSENTES

Implica que cualquier tipo de llamada a un número de abonado durante un período especificado puede ser interceptada y reencaminada a: operadoras, grabadoras, máquina de tonos.

2.2.5.5 SERVICIO DE INTERCEPTACIÓN

Con este servicio las llamadas que por razones como: cambio de un número particular o abonado transferido, marcación de un código no asignado, rutas congestionadas o fuera de servicio, suspensión del servicio por falta de pago, no puedan alcanzar el número deseado pueden ser interceptadas y transferidas a una operación, máquina de tonos o grabadoras.

2.2.5.6 MARCACIÓN ABREVIADA

Es cuando un usuario puede establecer contacto con un número local, nacional o internacional con solo marcar uno o dos dígitos. Un abonado tiene una capacidad inicial de cinco números telefónicos.

2.2.5.7 LÍNEA DIRECTA

Este servicio permite el establecimiento automático de una llamada a un número predeterminado cuando el abonado levanta su microteléfono.

2.2.5.8 LÍNEA DIRECTA CON SUPERVISIÓN DE TIEMPO

Este servicio permite al abonado la conexión directa con otro abonado con solo levantar su microteléfono y esperar un corto período de tiempo para supervisión de tiempo.

2.2.5.9 SERVICIO LOCAL AUTOMÁTICO DE DESPERTADOR

Permite la generación automática de una llamada y de un mensaje grabado a un número de teléfono determinado y a una hora previamente especificada por el abonado.

2.2.5.10 LLAMADA DE CONSULTA

Este servicio posibilita que un abonado A en una llamada entrante o saliente, puede establecer en cualquier momento, una llamada a otro abonado C quedando el abonado B retenido. El abonado A puede conmutar a cualquiera de las dos llamadas sin que estas pueden escucharse entre sí; puede también terminar cualquiera de las llamadas y continuar con la otra.

2.2.5.11 LLAMADA DE CONSULTA Y TRANSFERENCIA

Este servicio incrementa el servicio de llamada de consulta, en que el abonado A puede interconectar a los otros abonados desconectándose inmediatamente.

2.2.5.12 CONFERENCIA CON TRES PARTICIPANTES

Esta facilidad complementa los dos servicios anteriores, añadiendo la posibilidad de que puedan comunicarse los tres abonados al mismo tiempo.

2.2.5.13 SERVICIO DE LLAMADA DE ESPERA

Es cuando un abonado ocupado en una llamada entrante o saliente recibe una indicación de que hay otro abonado que intenta conectarse a su número. El abonado puede elegir entre abandonar la conexión existente y aceptar la nueva llamada, o retener la conexión existente, mientras habla con el nuevo abonado, conmutando después entre las dos llamadas según lo que requiera.

2.2.5.14 TRANSFERENCIA DE LLAMADA

Posibilita que un abonado pueda transferir todas sus llamadas entrantes a otro número independientemente del estado de este segundo número.

2.2.5.15 SERVICIO DE NO MOLESTAR

Permite que un abonado pueda temporalmente poner su línea en condición *no molestar*, lo cual produce que todas las llamadas entrantes a su teléfono son reenrutadas a una grabadora o alternativamente también puede darse el tono de ocupado.

2.2.5.16 SERVICIO DE LLAMADAS REGISTRADAS

Permite que un abonado al realizar una llamada a otro abonado ocupado, puede registrar la llamada y producir intentos de llamada de una manera simplificada a ese número.

2.2.5.17 LLAMADAS REVERTIDAS

Este servicio permite al abonado producir una llamada sobre su propia línea para poder establecer una comunicación entre su equipo y otro equipo suplementario situado en su misma línea.

2.2.5.18 LLAMADAS MALICIOSAS

Este servicio permite la facilidad de identificar llamadas molestas o cualquier otra.

Al finalizar este capítulo se presenta dos tablas que resumen las partes componentes del APT (Tabla 2.1) y APZ (Tabla 2.2).

Partes componentes del APT:

<u>SUBSISTEMA</u>	<u>BLOQUE</u>	<u>UNIDAD</u>	<u>DESCRIPCIÓN</u>
SSS	LI	LIC	Circuito Interfaz de Línea.
		LIB	Tarjeta Interfaz de Línea (Digital).
	SS	SSN	Red de Conmutación de Etapa de Abonado.
	AJ	AJC	Juntor del Lado del Abonado A (Analógico).
	BJ	BJC	Juntor del Lado del Abonado B (Analógico).
	KR	KRD	Receptor de Dígitos en Multifrecuencia.
	TS	TSB	Bus de Conmutación Temporal.
	RT	RT	Canal Digital de Conexión con Concentrador Remoto.
GSS	JT	JT	Canal Digital de Conexión con Concentrador Local.
	GS	GSN	Red del Conmutador de Grupo.
	NS	NSC	Circuitos de Sincronización con la Red.
TSS	MJ	MJD	Dispositivo de Multijuntor.
	IT	ITC	Circuito Troncal Entrante.
	OT	OTC	Circuito Troncal Saliente.
	CR	CRD	Dispositivo Receptor de Código.
	CS	CSD	Dispositivo Emisor de Código.

AS	ASD	Máquina de Mensajes.
**	ETC	Circuito Troncal de Terminal Digital.
BT	BTC	Circuito Bidireccional Analógico.

** Según el sistema de aplicación, puede ser bloque funcional BT o NST.

TABLA 2.1

Partes componentes del APZ:

<u>SUBSISTEMA</u>	<u>BLOQUE</u>	<u>UNIDAD</u>	<u>DESCRIPCIÓN</u>
RPS		RP	Procesador Regional.
		RPB	Bus de Procesadores Regionales.
		EMRP	Módulo de Extensión y Procesador Regional Integrados en un Concentrador Digital de Abonado.
		STR	Terminal de Señalización Remoto.
		STC	Terminal de Señalización Central.
CPS		EMRPB	Bus de EMRP's.
		CP-A	Procesador Central (Lado A).
		CP-B	Procesador Central (Lado B).
MAS		PTU	Unidad de Prueba de Procesadores.
IOS		MAU	Unidad de Mantenimiento.
	TW	TWD	Teleimpresora.
	CT	CTD	Unidad de Cinta Magnética de Cartucho.
	MT	MTD	Unidad de Cinta Magnética de Riel.

TABLA 2.2

CAPITULO III

DESCRIPCIÓN POR BLOQUES DE UNA UNIDAD DE CONMUTACIÓN DIGITAL

El presente capítulo tiene por finalidad describir los fundamentos que sustentan la teoría de operación de las partes básicas que constituyen una unidad de conmutación digital. Para facilitar la comprensión se divide al sistema en subsistemas

3.1 RED DE CONEXION

Una de las funciones que la central realiza consiste en mantener un enlace entre el abonado que llama y el llamado durante todo el tiempo que dure una conversación, el encargado de realizar esta función es la unidad de conexión.

La red de conexión está formada por sistemas de conmutación espacial, sistemas de conmutación temporal y con sistemas de divisores de frecuencia.

La fig. 3.1 muestra una red de conmutación digital cuya función principal consiste en trasladar un conjunto de 8 bits pertenecientes a un intervalo de tiempo i de un multiplex n , a un intervalo de tiempo j de un multiplex m .

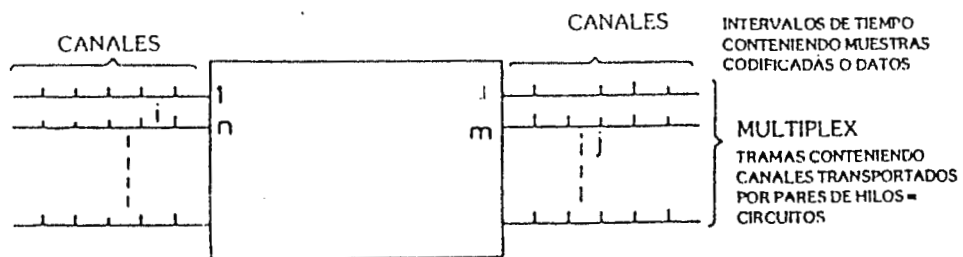


FIG. 3.1

Dado que los multiplexores o circuitos están físicamente soportados por conductores y en cada multiplexor existen un conjunto de canales, el proceso de conmutación puede precisarse en general en dos operaciones:

- ✓ Una transferencia física de un multiplex a otro, (operación de conmutación espacial).
- ✓ Una retención de la muestra en una memoria durante una fracción de $125 \mu\text{s}$, (operación de conmutación temporal).

Independientemente de la configuración que se adopte para una red de conmutación digital, siempre se encontrarán etapas T y etapas S, donde las etapas T están constituidas por los conmutadores temporales y las etapas S por los conmutadores espaciales.

3.1.1 CONMUTADOR TEMPORAL

El conmutador temporal (T) consiste de una memoria semiconductor que cuya función es precisamente esa, la de memoria y además intercambia la posición en el tiempo de las señales digitales.

Los circuitos entrantes y salientes de un conmutador digital corresponden a las posiciones en el tiempo de las señales digitales sobre la vía (fig 3.2).

El intercambio en la posición en el tiempo de las señales digitales es llamado intercambio del intervalo de tiempo y se produce cuando se almacenan temporalmente las señales transmitidas sobre la vía en la memoria del conmutador temporal (ciclo de escritura) y posteriormente son leídas en una secuencia diferente de aquella en que fueron escritas, por tanto el intervalo correspondiente a un intervalo de tiempo se divide en dos partes, una mitad es usada para la escritura y la otra mitad para la lectura.

Para lograr el intercambio de los intervalos de tiempo en la forma deseada es necesario controlar la escritura o la lectura del conmutador temporal, para lo cual existen dos métodos de control que son el control secuencial y el control aleatorio.

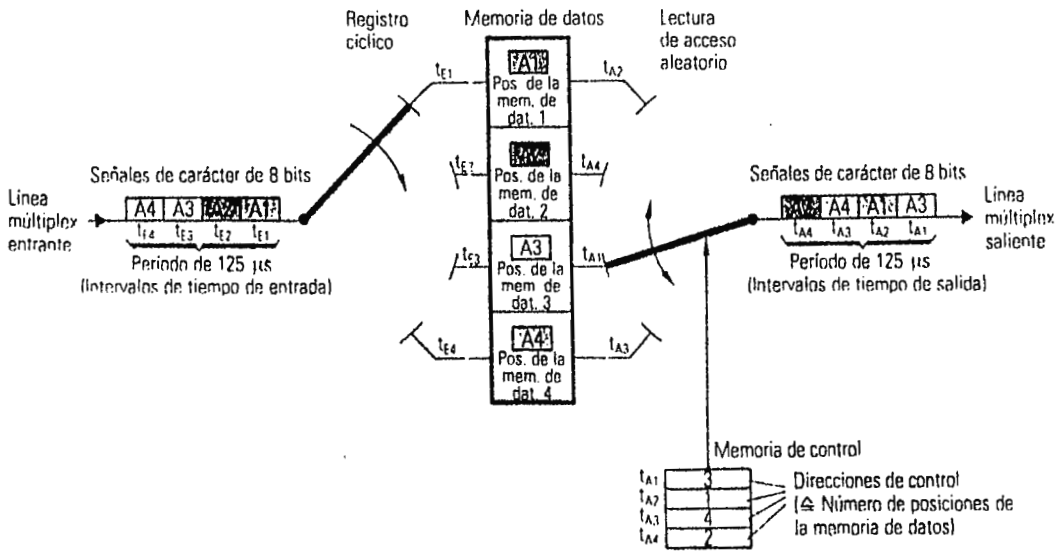


FIG. 3.2

En el control secuencial las direcciones de memoria en el conmutador temporal se asignan secuencialmente ya sea para la lectura o para la escritura. Las direcciones de memoria son generadas en forma consecutiva por un contador.

El control aleatorio es un método en el cual las direcciones de memoria no corresponden secuencialmente al orden t_1, t_2, \dots, t_n de los intervalos de tiempo, pero son asignados por anticipado para la escritura o lectura del conmutador digital. Las direcciones son generadas por una memoria de control, la cual almacena por anticipado la relación entre las direcciones de memoria en el conmutador T y los intervalos de tiempo.

Con estos dos métodos de control se pueden obtener dos combinaciones para los conmutadores temporales, pudiéndose utilizar control secuencial para la escritura y para la lectura utilizar control aleatorio, en cuyo caso se dice que se tiene un conmutador

temporal controlado por la salida, la otra alternativa es usar control aleatorio para la escritura y control secuencial para la lectura en cuyo caso se tiene un conmutador temporal controlado por la entrada.

3.1.2 CONMUTADOR ESPACIAL

Estos conmutadores están formados por compuertas lógicas y son usadas para ejecutar la conmutación entre vías.

En redes de conexión grandes no es suficiente un solo conmutador T y se conectan a través de conmutadores espaciales S (fig. 3.3).

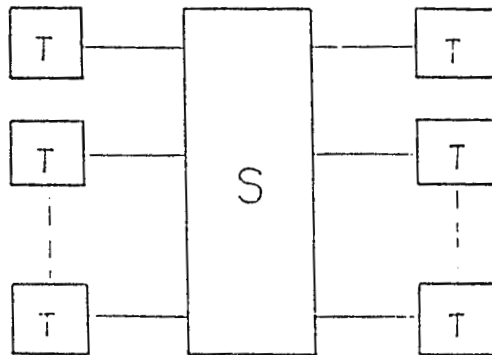


FIG. 3.3

Para efectuar el control de los circuitos de compuerta es necesario utilizar n memorias de control, donde n corresponde al número de vías de salida (fig. 3.4).

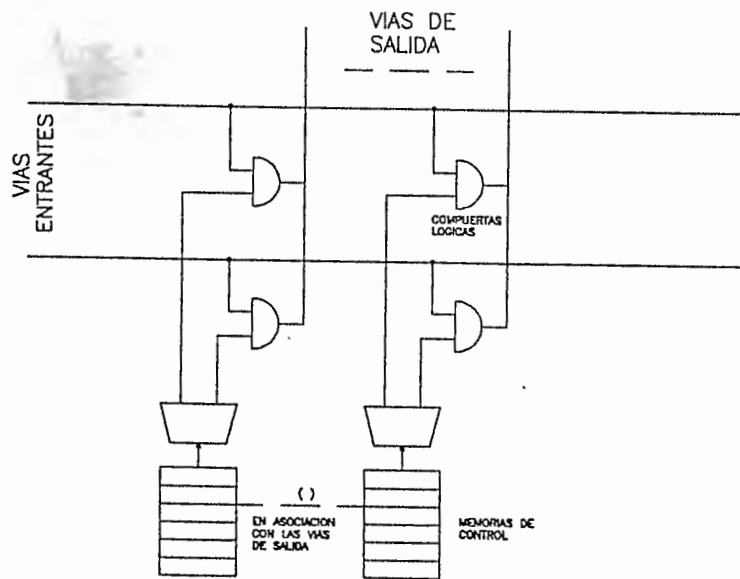


FIG. 3.4

La siguiente tabla muestra las alternativas con que se cuenta para una combinación de conmutadores temporales y espaciales.

T	S
T S T	S T S
T S S T	S T T S
T S S S T	S S T S S

TABLA 3.1

Dependiendo de la estructura de la red de conexión y del tipo de control del sistema (centralizado, distribuido, semidistribuido) así será el método de control de la red de conexión.

Existen dos procedimientos para hacer llegar las órdenes del control hasta la red de conexión, mediante control común y mediante control progresivo. El primer procedimiento se encuentra asociado a los sistemas de conmutación con control centralizado o semidistribuido, mientras que el segundo se utiliza generalmente con sistemas de control distribuido.

3.1.3 ESTRUCTURA TS

En la fig. 3.5 se muestra el diagrama de una red TS que puede conmutar cuatro circuitos PCM. El control de la etapa temporal se realiza por la entrada. A modo de ejemplo se describirá una conexión entre el canal 5 del circuito 1 y el canal 18 del circuito 2.

En la conexión de ida, cuando llega el canal 5, la palabra 5 de MCT_1 (Memoria de Control 1 de la etapa Temporal) direcciona la palabra 18 de MT_1 (Memoria Tampón 1 de la etapa Temporal), por lo que la información contenida en el canal 5 se escribe en la palabra 18 de MT_1 . Simultáneamente MCS_1 (Memoria de Control 1 de la etapa Espacial) habilita la compuerta 2, por lo que la información que tiene la palabra 5 de MT_2 sale por el canal 5 del circuito 1 (se comprobará que esta información es la del canal 18 del circuito 2 entrante).

Más tarde, cuando llega el intervalo 18 en MCS_2 se habilita la compuerta 1, por lo que la información de la palabra 18 de MT_1 (canal 5 del circuito 1) sale por el canal 18 del circuito 2. Al mismo tiempo, MCT_2 direcciona la palabra 5, por lo que la información del canal 18 del circuito 2 se escribe en la palabra 5 de MT_2 .

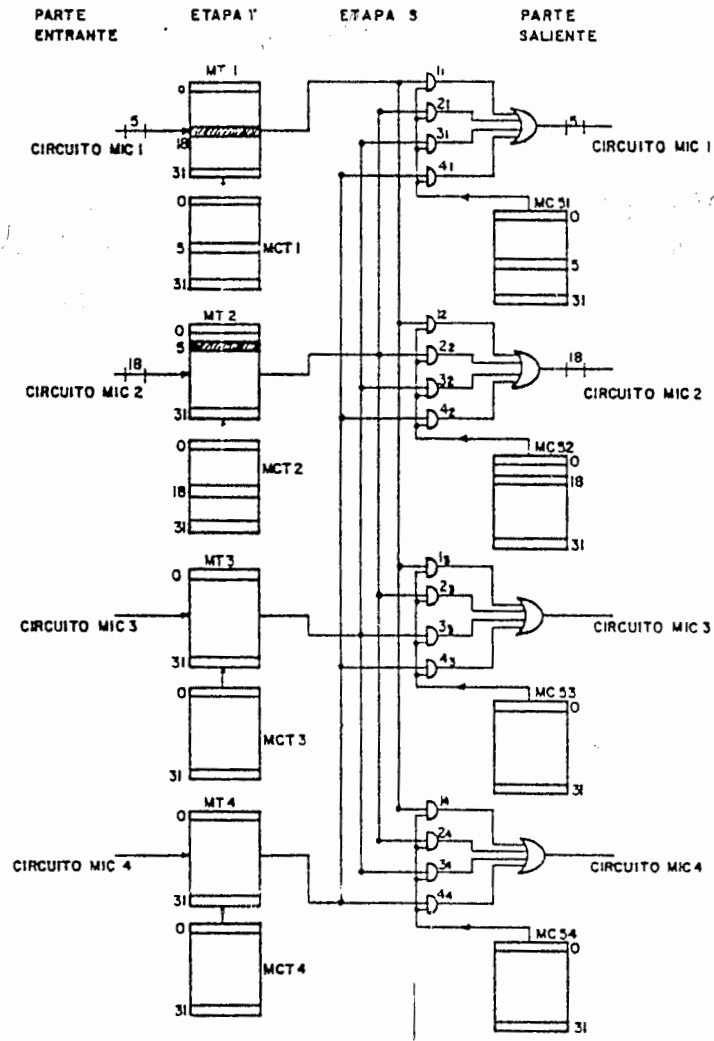


FIG. 3.12 RED T 9

FIG. 3.5

3.2 INTERFACES DE LOS SISTEMAS DE CONMUTACIÓN DIGITAL

Las interfaces son conjuntos funcionales que permiten la conexión de elementos externos a la central, donde los elementos externos a conectar son principalmente las líneas de abonado y los enlaces con otras centrales. A continuación se describe las interfaces de línea.

3.2.1 INTERFACE DE LÍNEA ANALÓGICA

Como la función básica de la central consiste en interconectar automáticamente dos líneas de abonado siguiendo las ordenes recibidas desde el terminal que origina la comunicación, éstas se transmiten entre el terminal y la central por medio de un sistema de señalización de abonados generado por el terminal y soportados en la línea del abonado y un conjunto de reglas para interpretarlas.

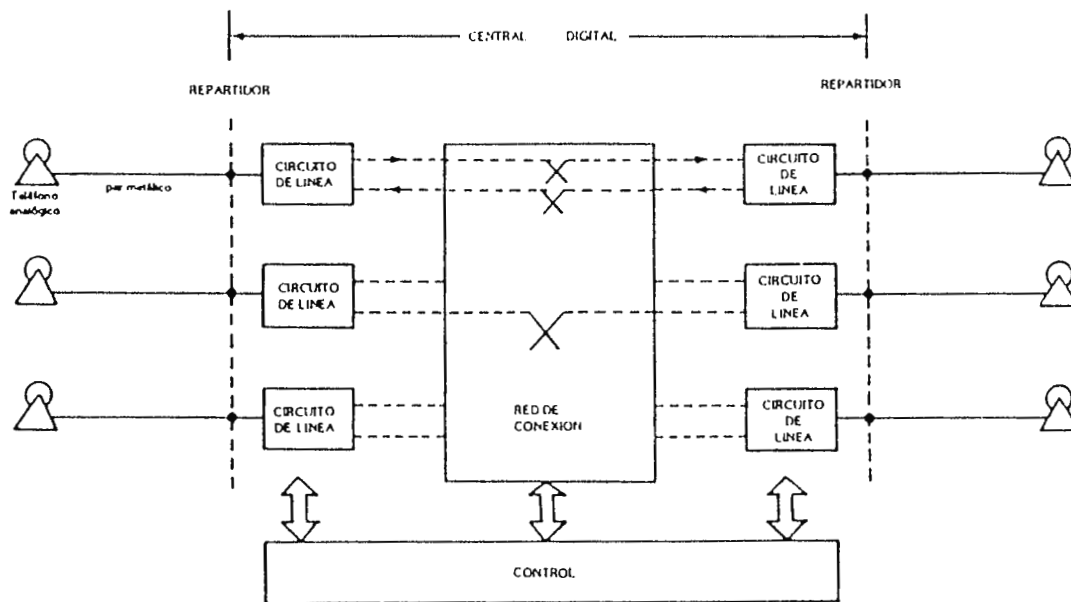


FIG. 3.6

Las señales analógicas de conversación y las señales de control no son directamente procesadas por la central digital de conmutación, que como es sabido conmuta e interpreta exclusivamente señales digitales, de ahí la necesidad del interfaz entre la línea analógica y la central digital. Las funciones del interfaz no se limitan a la conversión de señales y se realizan en la central digital por medio de un conjunto de elementos físicos y una lógica de control que constituye el circuito de línea como se muestra en la fig. 3.6.

3.2.1.1 FUNCIONES DEL CIRCUITO DE LÍNEA

El circuito de línea permite la adaptación entre las características del conjunto teléfono-línea del abonado y las de la central digital, de modo que se obtenga una transmisión eficaz de señales desde y hacia el terminal. En la fig. 3.7 se describen las funciones del

circuito de línea.

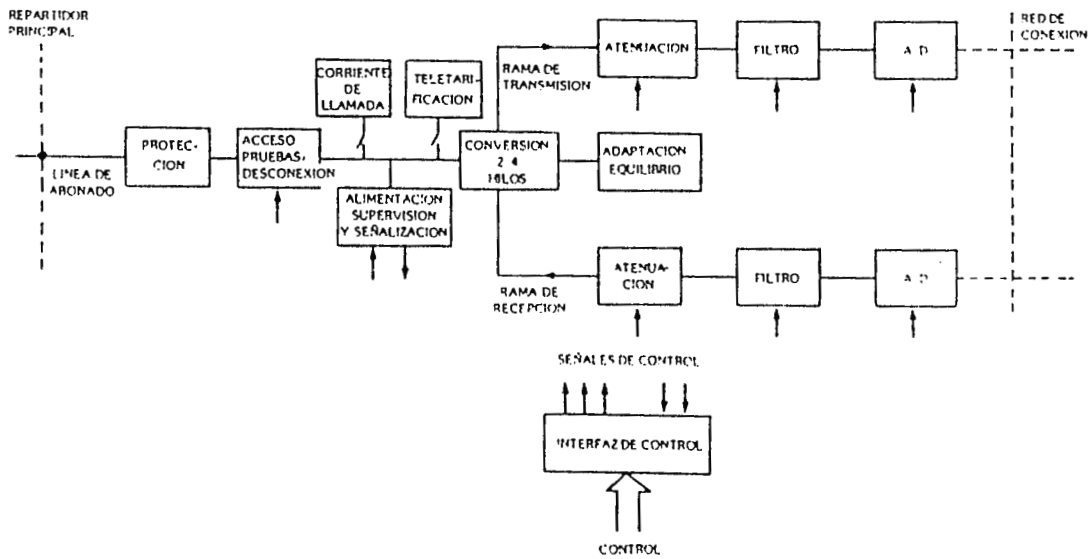


FIG. 3.7

TRANSMISIÓN

Las señales generadas por el terminal de abonado son analógicas y se transmiten bidireccionalmente por un par de hilos equilibrados con respecto a tierra, por otro lado la red de conexión de la central digital conmuta señales digitales con separación física entre los caminos de recepción y transmisión, es decir a cuatro hilos. Por tanto es necesaria una conversión analógica/digital y el paso de 2 a 4 hilos en el sentido de transmisión del abonado, y los procesos inversos en el sentido de recepción.

CONVERSIÓN DE DOS A CUATRO HILOS

Generalmente no solo la red de conmutación digital sino también el propio circuito de línea presentan separación de caminos entre la transmisión y la recepción, por lo que se hace necesaria la conversión a cuatro hilos.

Esta separación en el circuito de línea facilita la realización posterior de las funciones de atenuación y codificación de la señal analógica.

ADAPTACIÓN DE IMPEDANCIAS

La adaptación de impedancias entre líneas y la central tiene como finalidad conseguir una transferencia eficaz de energía entre ambos evitando reflexiones hacia el terminal.

ADAPTACIÓN DE NIVELES

Esta función se realiza mediante redes resistivas o amplificadores con redes de realización conmutables bajo el control de un software cuando es realizada sobre la señal analógica y mediante filtros digitales cuando es realizada sobre la señal digital.

CONVERSIÓN A/D Y D/A

Los elementos que realizan la conversión analógica/digital y digital/analógica en el circuito de línea es el *CODEC* (codificador-decodificador).

El interfaz en la red de conexión de los sistemas digitales de conmutación acepta flujos binarios procedentes de los circuitos terminales estructurados en tramas, la estructura de ésta en la red de conexión se hace coincidir con la utilizada en los sistemas de transmisión digital.

El interfaz entre los circuitos de línea y cualquier otro circuito terminal de la central y la red de conexión es un par de tramas de 32 canales, una por cada sentido de transmisión.

En muchos sistemas de conmutación digital la red de conexión utiliza canales de 16 bits, de los cuales 8 corresponden a la muestra de conversación y los otros 8 se utilizan para funciones de control de la propia red. Las tramas siguen siendo no obstante de 125 μ s con lo que la velocidad binaria pasa a 4,096 Mbit/s. En estos casos la conversión de 8 a 16

bits forma parte de la función de interfaz entre la red de conexión y los circuitos terminales.

En cuanto a la alimentación del terminal, esta se realiza a través del par de hilos que lo unen a la central. La tensión de alimentación más comúnmente utilizada se encuentra en el rango de 35 a 50 voltios. El circuito de línea está provisto de dispositivos de control de la corriente de alimentación cuya finalidad es limitar el consumo de energía a las líneas cortas.

3.3 UNIDAD DE CONTROL

La función de la unidad de control es establecer y liberar de acuerdo a la necesidad de los abonados los caminos en la red de conexión. Además se encarga igualmente del cómputo de llamadas, alarmas, localización de averías, medidas de tráfico, etc. Se compone de lógica y memorias, éstas representan el estado en que se encuentra la central, mientras que la lógica indica la forma en que se ha de variar tal estado por medio de las señales externas.

3.3.1 SISTEMA DE CONTROL POR PROGRAMA ALMACENADO

El control por programa almacenado es aquel que utiliza instrucciones en memoria, organizadas para dirigir la realización de determinadas funciones como respuesta a lecturas. El programa de funcionamiento es explícito debido a una serie de instrucciones determinadas y almacenadas en memorias modificables por programa.

Los rasgos más importantes de los sistemas SPC son básicamente la utilización de procesadores para configurar los elementos de control de las centrales y de la incorporación del software a las mismas.

Además de las técnicas de programación en tiempo real, el diseño del software para las centrales requiere de las técnicas específicas asociadas con los sistemas de conmutación electrónicos, entre los que cabe destacar:

- ✓ Especificación funcional compleja
- ✓ Necesidad de interface hacia un conjunto de terminales periférico enorme
- ✓ Previsión automática de servicio ininterrumpido en presencia de fallo en hardware y errores de software
- ✓ Necesidad de un gran número de variantes de aplicación presentando cada una de ellas diferencias funcionales incluso superior
- ✓ Sistemas de soporte completo para permitir su modificación y mejora en un ciclo de vida por ejemplo de veinte años e incluso superior.

3.3.2 CAPACIDAD DE PROCESO

Una de las características principales del software de los sistemas de conmutación es que este debe ser efectivo en tiempo real, es decir el software debe responder rápidamente a señales y datos procedentes de abonados y otros sistemas de conmutación, de no hacerlo así habría una degradación general del servicio.

El tiempo total utilizado por los procesadores de una central SPC puede dividirse en cuatro conceptos:

- ✓ **Tiempo fijo de operación auxiliar:**
Es el tiempo invertido por el procesador que es independiente de la cantidad de tráfico, el volumen del equipo y la configuración de la memoria. Ejemplo de funciones incluidas en el tiempo fijo de operación auxiliar son las realizadas por el sistema operativo del procesador.
- ✓ **Tiempo variable de operación auxiliar:**
Es el tiempo invertido en funciones que son constantes en una determinada central, pero que pueden variar de una central a otra, según la configuración de la central. Ejemplo de tiempo variable de operación auxiliar es el invertido en la exploración de líneas o de circuitos de enlace entre enlaces.

- ✓ **Tiempo de proceso de llamada:**
Es el tiempo invertido en todas las funciones al que da lugar el tráfico en la central. Cuando no existe demanda de servicio, no se precisa tiempo de llamada.

- ✓ **Tiempo de relleno:**
Es el tiempo sobrante una vez atendidos todos los conceptos anteriores. Durante el tiempo de relleno puede realizarse las funciones demorables como son las revisiones de la memoria del sistema y los diagnósticos de mantenimiento.

3.4 ÓRGANOS INTERNOS

Además de los elementos fundamentales (red de conexión, sistema de control e interfaces), las centrales de conmutación digital incorporan una serie de elementos adicionales que realizan funciones diversas. Seguidamente se procede a describir los más relevantes.

RECEPTORES MULTIFRECUENCIA

Debido a que en la red telefónica existen sistemas de conmutación y terminales de abonado analógicos con sistemas digitales, estos deberán estar dotados de los órganos necesarios para poder intercambiar señalización de tipo multifrecuencia con aquellos.

La señalización multifrecuencia consiste en combinaciones de dos frecuencias en la banda local tomadas de un conjunto de frecuencias de características de cada sistema de señalización. Cada pareja de frecuencias representa una señal telefónica o un dígito marcado por el abonado.

Los receptores multifrecuencia son los órganos de las centrales digitales que detectan y decodifican las señales multifrecuencia. Trabajan en combinación con los emisores multifrecuencia, constituyendo el conjunto de ambos lo que se denomina circuitos de servicio.

EMISORES MULTIFRECUENCIA

Los emisores multifrecuencia generan las combinaciones de frecuencias utilizadas para señalización entre centrales.

GENERADOR DE TONOS

Los tonos son señales de audiofrecuencia que la central envía al abonado para informarle del progreso en el establecimiento de la llamada o durante el uso, activación, verificación y desactivación de un servicio suplementario.

Las centrales envían tonos tanto a sus propios abonados como abonados pertenecientes a otras centrales cuando intentan establecer comunicación con los abonados propios. En el primer caso los tonos se envían desde el circuito de línea o desde los circuitos de servicio; en el segundo caso se envían desde los enlaces.

Las diversas administraciones telefónicas utilizan uno o varios de los siguientes tipos de tonos:

- ✓ Tono simple: Consiste en una señal sinusoidal pura.
- ✓ Combinaciones de tonos simples: generalmente formados por dos señales sinusoidales de diferente frecuencia, emitidos simultáneamente.
- ✓ Trenes de tonos: consisten en dos o más señales sinusoidales emitidas secuencialmente.

CAPITULO IV

DISEÑO DE LOS BLOQUES FUNCIONALES DE LA UNIDAD DIDÁCTICA

La Unidad Didáctica de Conmutación Digital a diseñar será para cuatro abonados. Estará compuesto de 6 módulos, los cuales constituyen los bloques componentes de una central digital tal como se muestra en la fig. 4.1.

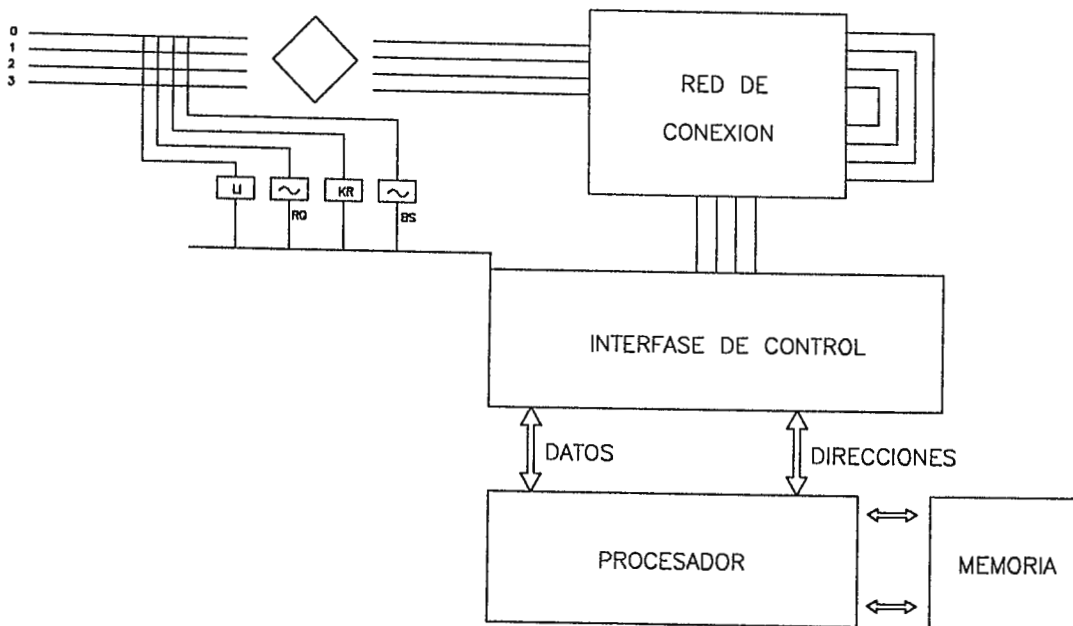


FIG. 4.1

Los módulos a diseñar son:

- ✓ Interfaz de línea (LI)
- ✓ Generadores de tono (BS)
- ✓ Receptor de dígitos (KR)
- ✓ Circuitos híbridos
- ✓ Red de conexión y
- ✓ Unidad de control.

Es de hacer notar que la unidad de control estará basada en un entrenador $\mu P6502$ y dos módulos Codificador-Decodificador PCM (todos ellos marca Lab-Volt). La alimentación de la unidad se hará por medio de fuentes de alimentación regulables de 0-25V / 2A.

A continuación se describen las partes y el diseño de cada módulo para lo cual se tuvo en cuenta las características, tipos y funciones de cada bloque que compone una Unidad de Conmutación Digital tal como se explicó en el capítulo III.

4.1 APARATO TELEFÓNICO

El aparato telefónico puede ser de dos tipos, de acuerdo a la manera como envíe los números a la central: de disco dactilar (si envía los números en forma de pulsos) o de teclado (si envía los números como una combinación de dos frecuencias). Cada abonado tendrá, para el caso de la unidad diseñada, un aparato telefónico de teclado.

Desde el punto de vista funcional el aparato telefónico está dividido en cuatro partes principales como se muestra en la fig. 4.2.

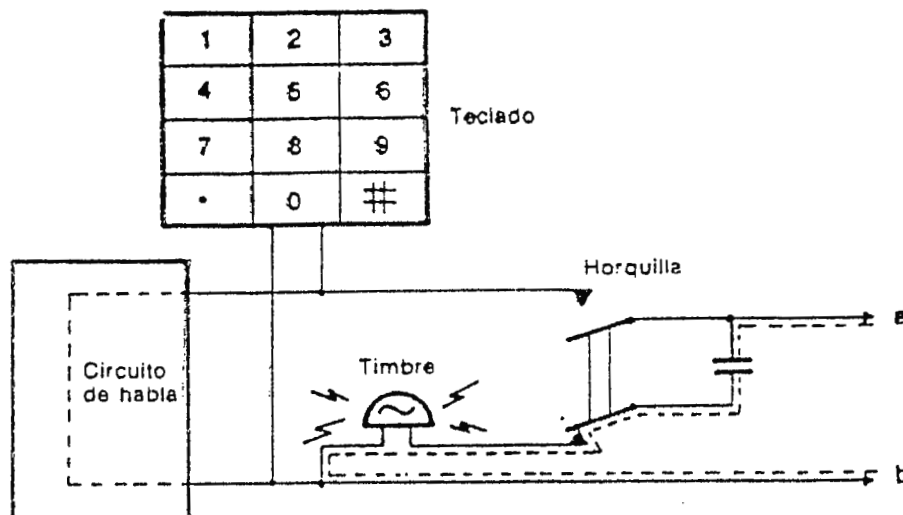


FIG. 4.2

El circuito de habla comprende el micrófono, el receptor y el transformador de habla. Los dos primeros están incorporados en el mismo microteléfono.

El contacto de horquilla se conmuta cuando se levanta o repone el microteléfono y se usa para señalización de llamada, de desconexión y de respuesta.

El timbre es de tipo AC y está conectada a los hilos *a* y *b* de la línea de abonado vía un condensador y el contacto de horquilla.

El tablero de teclado es utilizado para el envío de los dígitos de 0 a 9 como también de dos señales especiales (*, #), los cuales son utilizados para tener acceso a servicios especiales en redes más avanzadas.

4.2 CIRCUITO DE LÍNEA

Se encuentra conectado entre la línea de abonado y la red de conexión. Todo abonado perteneciente a una central local tiene su correspondiente circuito de línea, por lo que este circuito es el más numeroso y sencillo en una central.

4.2.1 FUNCIONES DEL CIRCUITO DE LÍNEA

El circuito de línea cumple con una diversidad de funciones, entre las que destacan:

- ✓ Proteger contra sobrevoltajes los circuitos.
- ✓ Detectar cuando el abonado ha descolgado el teléfono, ya sea para solicitar servicio o para contestar.
- ✓ Proveer de alimentación microfónica a cada abonado.
- ✓ Enviar tono de control de llamada hacia el abonado A.
- ✓ Enviar señal de timbre al abonado B.

El diseño y la operación de las etapas del circuito de línea que llevan a cabo las últimas dos funciones serán explicadas más adelante, junto con los generadores de tono debido a la semejanza que guardan con éstos. Por tratarse de una unidad didáctica se ha considerado no imprescindible una etapa que lleve a cabo la primera de las funciones arriba enumeradas.

4.2.1.1 INTERFACE DE LÍNEA

Es el encargado de detectar y enviar la información al microprocesador del estado de los contactos de la horquilla de los abonados. Para esta función se utilizará un circuito detector de nivel de voltaje con ajuste independiente de la histéresis y del voltaje centrado basado en el LM 311 (ver anexo). El circuito correspondiente a un abonado se muestra en la fig. 4.3.

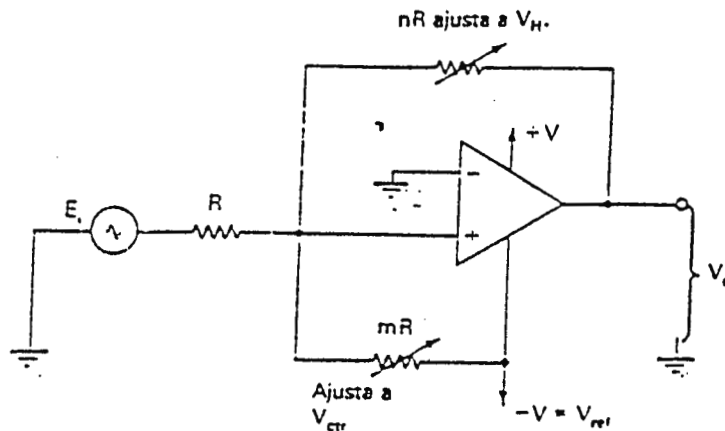


FIG. 4.3

El LM 311 tiene diversas aplicaciones, entre las cuales figura la de detección de nivel, pudiéndosele utilizar para convertir niveles de voltaje analógicos en niveles digitales. Su salida está diseñada para no variar entre $\pm V_{sat}$ pero puede cambiarse con bastante facilidad simplemente conectando la salida de la nueva alimentación de voltaje a través de un resistor apropiado.

En la fig 4.4 se puede observar un modelo simplificado de LM 311 donde muestra que su salida se comporta como un interruptor conectado entre los terminales 7 y 1. El terminal 7 puede conectarse a cualquier voltaje V^{++} de magnitud de hasta 40 voltios más positiva que el terminal de alimentación $-V$ (pin 4). Cuando la entrada positiva es más positiva que la entrada negativa, el interruptor de salida equivalente del LM 311 está abierto. V_o se determina entonces por V^{++} e igual a 5 voltios.

Cuando la entrada positiva es menos positiva que la entrada negativa, el interruptor de salida equivalente del LM 311 se cierra y extiende la tierra en la terminal 1 a la de salida 7. A su vez R_f y R_i agregan cerca de 50 mV de histéresis para minimizar los efectos de ruido, de modo que la terminal 2 en esencia está a 0 V.

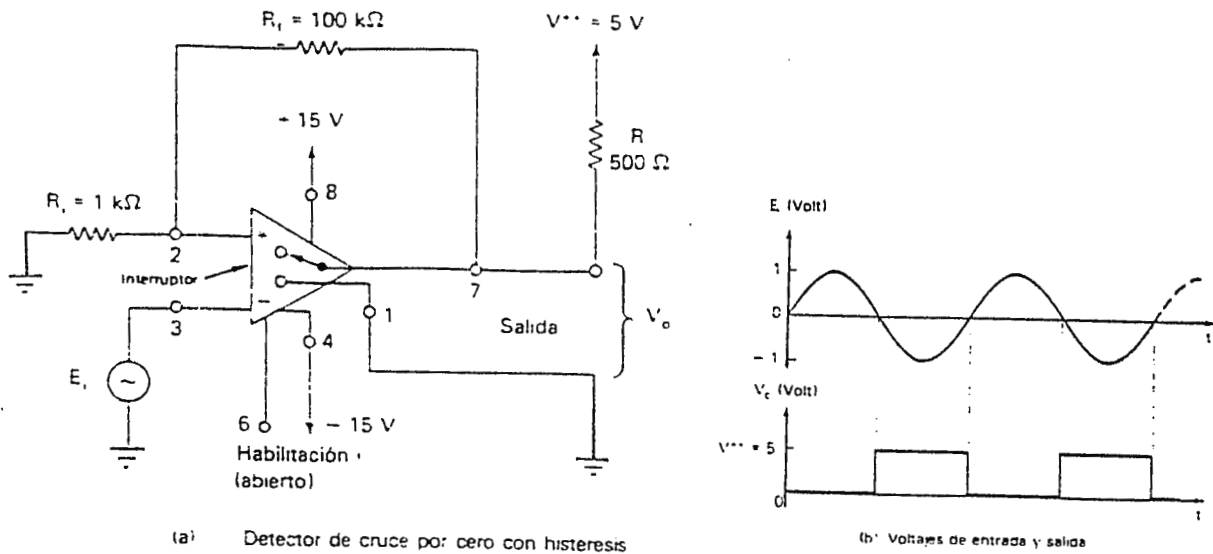


FIG. 4.4

Para determinar los niveles de voltaje de diseño se deben tener en consideración los niveles de voltaje que están presentes en la línea cuando el teléfono está colgado y cuando está descolgado. Cuando el teléfono está colgado el nivel presente es de -48 V y cuando está descolgado es de -10 V.

El cálculo del voltaje de histéresis está definido por la siguiente ecuación:

$$V_H = V_{UT} - V_{LT} \quad (2)$$

Por razones de seguridad se escoge $V_{UT} = 35$ V y $V_{LT} = 30$ V. Aplicando la ecuación 2 anterior se obtiene un voltaje de histéresis de 5 voltios.

$$V_H = 35 \text{ V} - 30 \text{ V} = 5 \text{ V}$$

Para calcular nR primeramente se debe determinar n utilizando la siguiente expresión:

$$n = \frac{+V_{SAT} - (-V_{SAT})}{V_H} \quad (3)$$

De la misma forma para calcular mR se debe determinar el coeficiente m por medio de la fórmula siguiente:

$$m = -\frac{V_{REF}}{V_{CTR}} \quad (4)$$

Sustituyendo valores en las ecuaciones 3 y 4 se obtienen los siguientes resultados:

$$\begin{aligned} n &= 4 \\ m &= 0.369 \end{aligned}$$

Finalmente escogiendo el valor de la resistencia igual a $120 \text{ K}\Omega$ se obtiene los valores de nR y mR .

$$\begin{aligned} nR &= 480 \text{ K}\Omega \\ mR &= 44.28 \text{ K}\Omega \end{aligned}$$

En el mercado se fabrican valores de resistores estándares por lo que los valores más próximos a los calculados son:

$$\begin{aligned} nR &= 470 \text{ K}\Omega \\ mR &= 47 \text{ K}\Omega \end{aligned}$$

Los valores anteriores son los utilizados en el circuito real.

4.3 GENERADORES DE TONOS

Son tres los tonos necesarios para el funcionamiento de una central, los cuales se describen a continuación.

4.3.1 TONO DE MARCAR

Este tono es el encargado de indicar al abonado que llama (abonado A) que la central está lista para recibir el número del abonado con quien desea hablar (abonado B). Se encuentra conectado en paralelo al circuito Decodificador de Dígitos (KR), de tal forma que la conexión y desconexión de ambos circuitos es realizada simultáneamente por el procesador a través de un circuito de control.

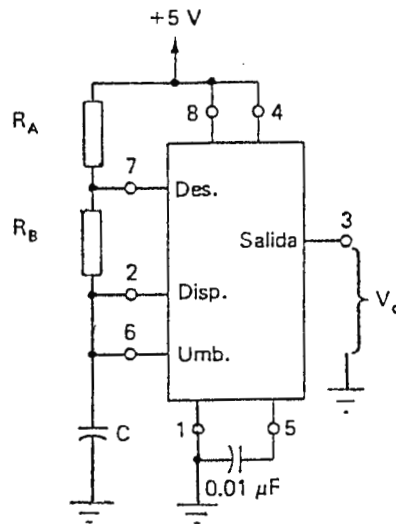


FIG. 4.5

Este es un tono continuo de 425 Hz. Para su diseño se hace uso de un LM 555 en operación astable (ver fig. 4.5). Para operación astable del LM 555, el ciclo de trabajo está definido por la siguiente expresión:

$$DC = \frac{t_{on}}{t_{on} + t_{off}} = \frac{R_A + R_B}{R_A + 2 \cdot R_B} \quad (5)$$

Donde:

- DC = ciclo de trabajo,
- t_{on} = tiempo en alto del pulso y
- t_{off} = tiempo en bajo del pulso.

Se decidió utilizar como tono de marcar una señal cuyo ciclo de trabajo sea próximo al 50%; si se observa cuidadosamente la ecuación 5 podrá notarse que para cumplir con esta condición se vuelve necesario hacer $R_B > R_A$, pudiéndose despreciar ésta última en los cálculos subsiguientes.

La ecuación que define la frecuencia del oscilador astable de acuerdo a los componentes externos que lo constituyen es la que se muestra a continuación:

$$f = \frac{1.44}{(R_A + 2 \cdot R_B) \cdot C_1} \quad (6)$$

Despejando R_B de la expresión anterior y despreciando el valor de R_A se llega a:

$$R_B = \frac{1.44}{2 \cdot f \cdot C_1} \quad (7)$$

Partiendo de la ecuación 7, escogiendo $C_1 = 0.1 \mu\text{F}$ y $f = 425 \text{ Hz}$. se obtiene:

$$R_B = 16.94 \text{ K}\Omega$$

El valor comercial más próximo al calculado es:

$$R_B = 18.00 \text{ K}\Omega$$

Como $R_B > R_A$, se elige para esta última el valor comercial de:

$$R_A = 1.00 \text{ K}\Omega$$

4.3.2 TONO DE OCUPADO

El generador de éste tono se utiliza para ser conectado al abonado A cuando su solicitud de conexión no puede ser realizada porque el abonado B está ocupado.

El circuito generador de este tono debe ser de baja impedancia de salida con el fin de que varios abonados puedan estar conectados a él simultáneamente.

Para diseñar el circuito se parte del hecho de que debe generarse un tono no contínuo, por lo que se hace necesario utilizar dos LM 555; uno que genere un tono semejante al de marcar (425 Hz de frecuencia) y otro que proporcione una ventana de interrupciones para la señal. A continuación se procede a describir el diseño del circuito que genera la ventana de interrupciones.

En la fig. 4.6 puede observarse claramente que el ciclo de trabajo es del 50%, con un período de 0.64 seg. y una frecuencia de 1.56 Hz.

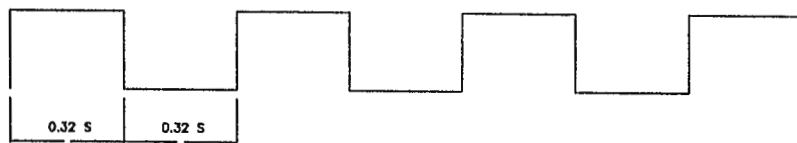


FIG. 4.6

Para un ciclo de trabajo del 50% la fig. 4.7 muestra el circuito recomendado por el fabricante.

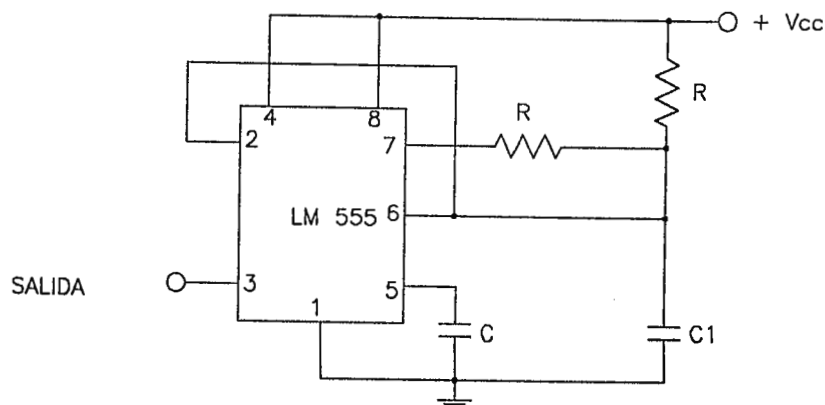


FIG. 4.7

El cálculo de R_A se logra mediante una ecuación proporcionada por el fabricante, la cual se presenta a continuación:

$$R_A = \frac{t_{on}}{0.693 \cdot C_1} \quad (8)$$

Para este caso se tiene un $t_{on} = 0.32$ s, y asumiendo una capacitancia de $2.2 \mu\text{F}$ se obtiene un valor de:

$$R_A = 209.89 \text{ K}\Omega$$

Cabe destacar que para esta condición se escoge el valor de $R_B < 0.5 R_A$ para que pueda oscilar, en caso contrario la unión R_A y R_B no puede llevar a la terminal 2 por abajo de $1/3 V_{cc}$ para disparar el comparador inferior. Por lo tanto, R_B debe ser menor que $104.94 \text{ K}\Omega$. Los valores comerciales seleccionados son:

$$R_A = 220 \text{ K}\Omega$$

$$R_B = 100 \text{ K}\Omega$$

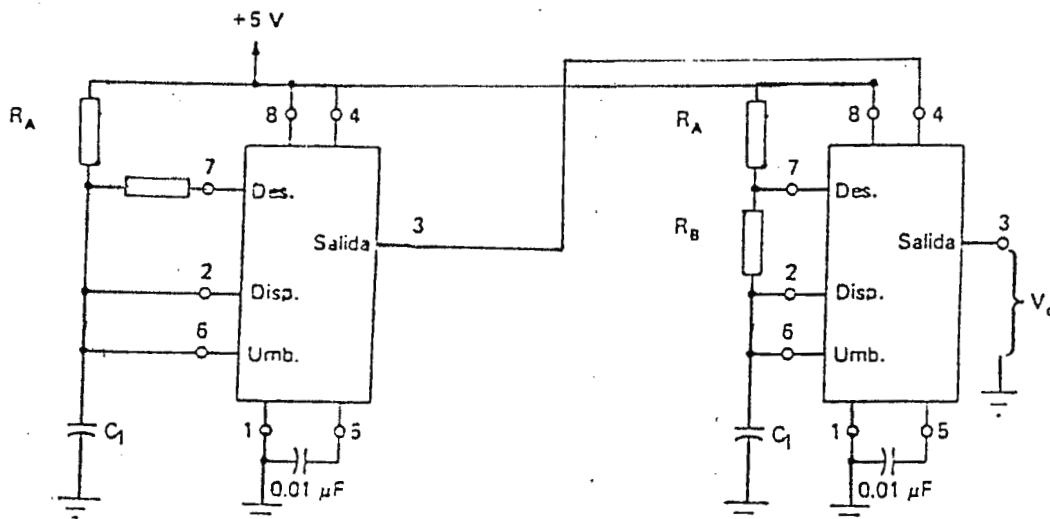


FIG. 4.8

La fig. 4.8 muestra el circuito completo del generador de tono de ocupado, donde la salida del generador de ventana (terminal 3) se conecta a la entrada de Reset del LM 555 (terminal 4) siguiente con el fin de interrumpir parcialmente el tren de pulsos generado

por este mediante la aplicación de niveles bajos.

4.3.3 CORRIENTE DE LLAMADA

La corriente de llamada o señal de timbre debe ser conectada al abonado B a fin de hacerle saber que otro abonado (el abonado A) desea establecer comunicación con él.

Se trata de una señal sinusoidal pulsante que activa la campana del teléfono. Para la generación de esta señal se utiliza un transformador reductor de 120 V / 30 V, de manera que pueda hacerse uso de la señal alterna de la línea de 60 Hz. La pulsación o interrupción de la señal se lleva a cabo por medio de un LM 555, el cual genera una ventana de interrupciones que también es utilizada para manejar el tono de control de llamada. Con la señal del LM 555 se activa y desactiva, a través de una etapa de potencia, el relé que está conectado al timbre.

Una vez que el abonado llamado descuelga su microteléfono debe dejar de llegarle señal de llamada, de manera que el relé debe ser desactivado permanentemente.

El circuito que controla las interrupciones en la corriente de llamada tiene una salida TTL, por lo que para manejar los relés se vuelve necesaria una etapa que aumente el nivel de la señal a aplicar a la bobina de éstos (ver fig. 4.9).

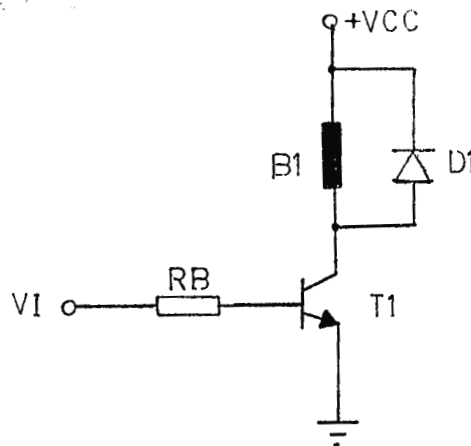


FIG. 4.9

Una salida TTI. tiene las siguientes características:

$$V_H > 3.5 \text{ V y } I_H < 800 \mu\text{A}$$

$$V_L < 0.2 \text{ V y } I_L < 1.6 \text{ mA}$$

Dadas sus características, se utiliza el transistor 2N2222A (ver anexos). Un valor de 15 mA es suficiente para activar el relé a utilizar, por lo que se asume una corriente de colector de 15 mA en el transistor. De esta manera se hace que el transistor opere en la región de saturación, obteniéndose un V_{ce-sat} de aproximadamente 0.3 voltios. Del gráfico de características del transistor en la región de saturación suministrado por el fabricante, puede notarse que en la curva correspondiente a una corriente de colector de 50 mA (la menor de las ilustradas) para un V_{ce-sat} de 0.3 se obtiene un factor de sobremanejo (OVF: *Overdrive factor*) de 1.3, de manera que:

$$OVF = \frac{h_{FEo}}{h_{FEf}} = 1.3 \quad (9)$$

Donde:

h_{FEo} = hFE de trabajo en la región lineal. Para el 2N2222A oscila entre 100 y 300 y dado que se diseña para el peor de los casos se asume el valor de 100.

h_{FEf} = hFE forzado o de saturación.

De la ecuación 9, al despejar y sustituir los valores conocidos, se obtiene:

$$h_{FEf} = 76.92$$

La corriente de base en la región de saturación está definida por la siguiente expresión:

$$I_B = \frac{I_C}{h_{FEf}} \quad (10)$$

Al sustituir valores en la ecuación 10 se llega al siguiente valor:

$$I_B = 195 \mu\text{A}$$

Para obtener el valor de la resistencia de base se aplica la Ley de Voltajes de Kirchoff, esta vez en la malla de entrada:

$$V_I = I_B \cdot R_B + V_{BE} \quad (11)$$

Sustituyendo los valores conocidos y despejando R_B de la ecuación 12 se obtiene:

$$R_B = 14.3 \text{ K}\Omega$$

El valor comercial correspondiente es:

$$R_B = 15 \text{ K}\Omega$$

4.3.4 TONO DE CONTROL DE LLAMADA

Mientras el abonado A está llamando la central le hace llegar al abonado B una corriente de llamada, mientras que al primero un tono de control de llamada. Es decir que este tono debe ser conectado al abonado A en el momento que se le conecta corriente de llamada al abonado B; de igual forma, cuando el abonado B conteste, el control debe desconectar las respectivas señalizaciones, ya que la conversación se encuentra en curso.

El tono de control de llamada es semejante al tono de ocupado en su frecuencia base de 425 Hz, pero como se dijo antes, debe ser controlado por la misma ventana de interrupciones que controla el paso de la señal de llamada. De la misma manera que opera el generador de ventana del tono de ocupado, durante el tiempo que el pulso producido permanece en alto se permite el paso del tono generado por el otro oscilador LM 555 y mientras permanece en bajo se produce la interrupción.

El proceso de cálculo a partir del cual se diseñó el generador de 425 Hz ya fue explicado anteriormente, así que a continuación únicamente se procederá a efectuar los cálculos del circuito que genera la ventana de interrupciones.

Los valores normalizados para ésta ventana son (como se puede notar en la fig. 4.10) los siguientes:

$$\begin{aligned}
 T &= 5.84 \text{ s} \\
 f &= 0.17 \text{ Hz} \\
 t_{off} &= 4.64 \text{ s} \\
 t_{on} &= 1.20 \text{ s}
 \end{aligned}$$

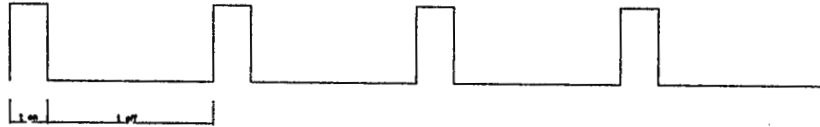


FIG. 4.10

Dado que el LM 555 no puede generar trenes de pulsos con ciclos de trabajo inferiores al 50% se procede a intercambiar los valores de tiempo en alto y bajo. La fig. 4.11 permite visualizar los valores a partir de los cuales se efectúan los cálculos de diseño:

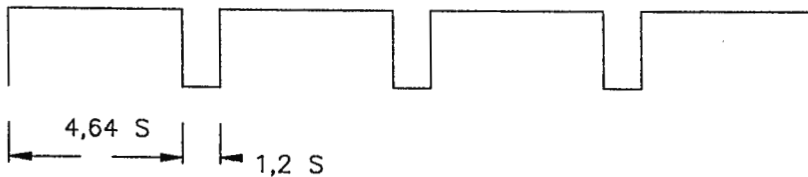


FIG. 4.11

La señal producida se introduce a un inversor a fin de obtener los valores arriba enumerados.

Despejando de la ecuación 5 el valor de R_A se obtiene la siguiente expresión:

$$R_A = \frac{R_B (1 - 2 \cdot DC)}{DC - 1} \quad (12)$$

Simultaneando las ecuaciones 5 y 6 se obtiene una expresión para definir el valor de R_B :

$$R_B = \frac{1.44 (1 - DQ)}{f \cdot C_1} \quad (13)$$

Escogiendo $C_1 = 2.2 \mu\text{F}$ y efectuando las sustituciones del caso en las ecuaciones 12 y 13 se obtienen los siguientes valores:

$$R_A = 2.26 \text{ M}\Omega$$

$$R_B = 808.5 \text{ K}\Omega$$

Los valores comerciales correspondientes son:

$$R_A = 2 \text{ M}\Omega$$

$$R_B = 820 \text{ K}\Omega$$

La fig. 4.12 muestra el circuito completo del generador de control de llamada, donde la salida del generador de ventana (terminal 3) se conecta a la entrada de Reset (terminal 4) del otro LM 555 a través del inversor para que el tiempo en bajo sea el más prolongado y de esta forma interrumpir parcialmente el tren de pulsos generado por el segundo LM 555 mediante la aplicación de niveles lógicos.

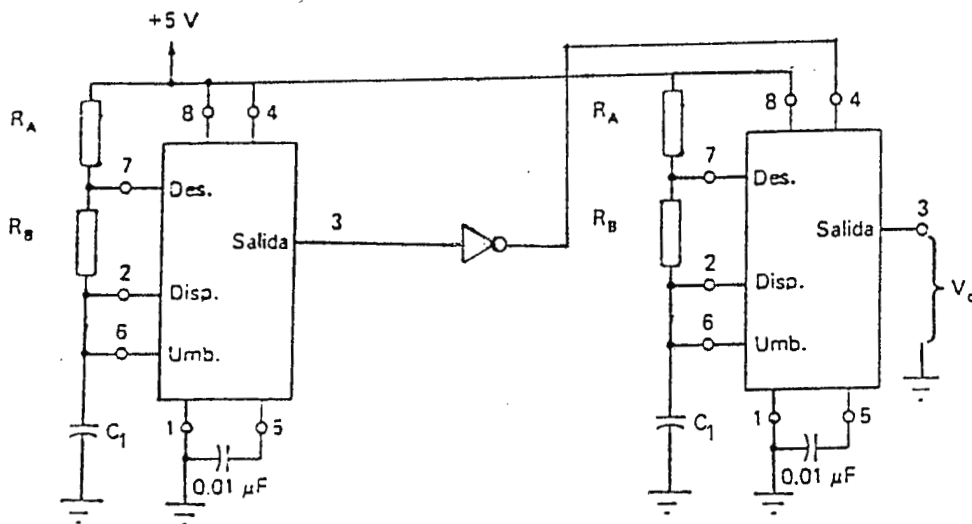


FIG. 4.12

4.4 CIRCUITO RECEPTOR DE DÍGITOS

El receptor de dígitos es un órgano cuya función es la de detectar que dígitos está marcando el abonado A. Como los teléfonos a utilizar son de teclado, estos contienen un generador de tonos, que cuando se oprime una tecla genera dos frecuencias específicas para cada dígito, los cuales se muestran en la siguiente tabla y están normalizados por el CCITT. La fig. 4.13 muestra el diagrama a bloques de un receptor de dígitos.

f (Hz)	1209	1336	1477
697	1	2	3
770	4	5	6
852	7	8	9
941	*	0	#

TABLA 4.1

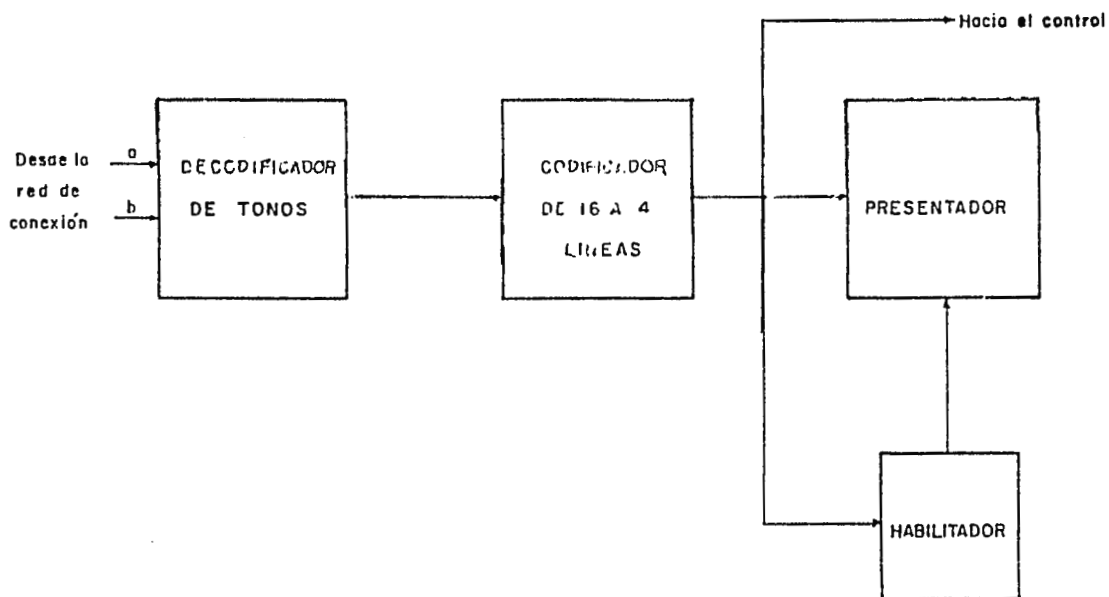


FIG. 4.13

El decodificador a utilizar es el XR 567 (ver anexo) constituye un sistema PLL capaz de operar en un ancho de banda de 0.01 Hz a 500 KHz. El ancho de banda, la frecuencia central y el retardo de salida son independientemente determinados por la selección de cuatro componentes externos (ver fig. 4.14).

El circuito consiste en un detector de fase con filtro pasa bajo y un oscilador controlado por corriente, lo que compone el circuito básico PLL, más un filtro pasa bajo adicional y un detector de cuadratura que habilita al sistema para distinguir entre la presencia o ausencia de una señal de entrada en la banda de detección. La señal de entrada es aplicada al pin 3, mientras que la frecuencia central (f_0) es controlada por una red RC en los terminales 5 y 6.

Un capacitor en el terminal 1 sirve como filtro de salida y elimina las señales fuera de banda. El filtrado del PLL es realizado mediante un capacitor en el terminal 2, de la cual también depende el ancho de banda.

La salida del terminal 8 es de colector abierto y está normalmente en un nivel alto.

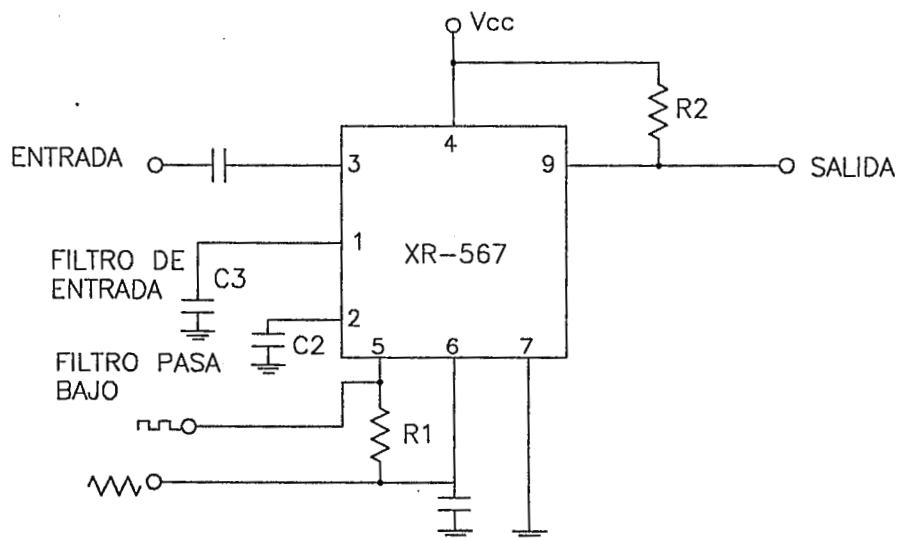


FIG. 4.14

El funcionamiento del circuito es el siguiente: cuando un tono de entrada está presente en el circuito pasa banda, el PLL se sincroniza con la señal de entrada y la captura; el detector de cuadratura sirve como indicador de captura, así cuando el PLL está sincronizado con la señal de entrada, el voltaje DC en la salida del detector es transferido. Este nivel DC transferido es entonces convertido en un pulso lógico de salida por el amplificador y el manejador lógico.

La salida lógica del terminal 8 está normalmente en un estado alto, hasta que un tono dentro del rango de captura del decodificador se presenta a la entrada. Cuando el decodificador está enganchado con una señal de entrada la salida lógica se irá a un estado bajo.

El circuito completo (ver fig. 4.15) contiene siete decodificadores de tono cuyas entradas están conectadas en común a la línea telefónica. La salida de cada decodificador maneja tres compuertas OR SN7432.

Cada frecuencia es sintonizada por medio de los elementos externos R_1 y C_1 . R_2 y C_2 determinan la constante de tiempo para el filtro de enlace o captura que requiere el sistema PLL, mientras que la combinación de R_3 y C_3 determinan la constante de tiempo para el filtro de salida en pasa bajo para eliminar salidas espurias.

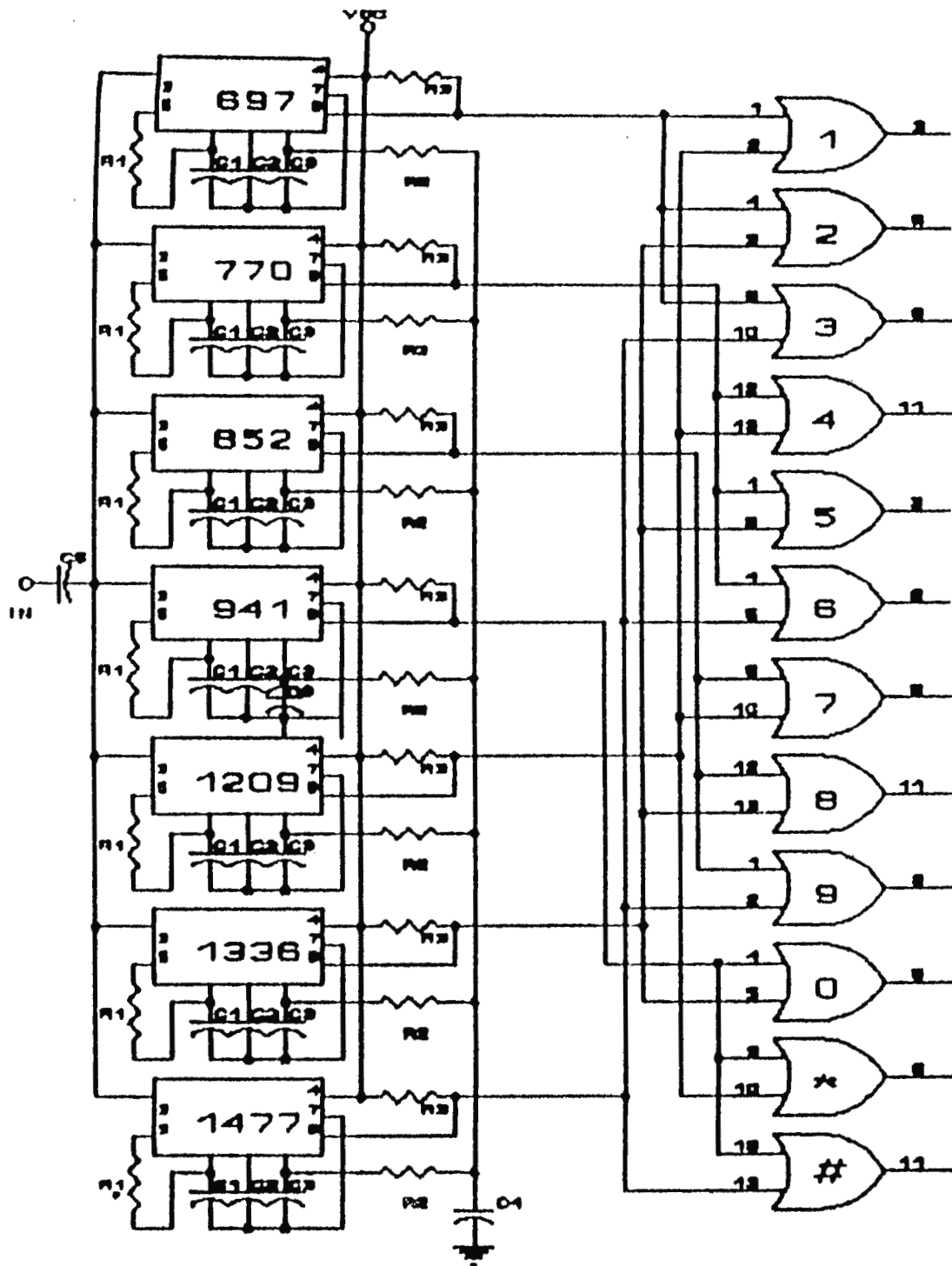


FIG. 4.15

La Tabla 4.2 muestra los valores de los elementos externos para cada caso y que fueron calculados utilizando las fórmulas mostradas a continuación (cabe hacer notar que fueron utilizados capacitores de valores típicos, por cuanto sus valores fueron asumidos):

$$f_0 \approx \frac{1}{1.1 \cdot R_1 \cdot C_1} \quad (14)$$

Despejando R_1 :

$$R_1 \approx \frac{1}{1.1 \cdot f_0 \cdot C_1} \quad (15)$$

Es necesario proveer al circuito de una alta selectividad, dada la proximidad entre los diferentes valores de frecuencia por fila y columna del teclado. En vista de lo anterior se eligieron anchos de banda bastante reducidos. La ecuación que rige el ancho de banda es la siguiente:

$$BW = 1070 \cdot \sqrt{\frac{V_t}{f_0 \cdot C_2}} \quad \text{en \% de } f_0 \quad (16)$$

f(Hz)	R1 (KΩ)	R2 (KΩ)	R3 (KΩ)	C1 (μF)	C2 (μF)	C3 (μF)
697	13.04	2.7	2.0	0.1	2.2	1.0
770	11.81	2.7	2.0	0.1	2.2	1.0
852	10.67	2.7	2.0	0.1	2.2	1.0
941	9.66	2.7	2.0	0.1	2.2	1.0
1209	7.52	2.7	2.0	0.1	2.2	1.0
1336	6.80	2.7	2.0	0.1	2.2	1.0
1477	6.28	2.7	2.0	0.1	2.2	1.0

TABLA 4.2

Cuando el usuario oprima una tecla solamente una compuerta OR producirá un bajo en su salida, habiéndose decodificado el par de tonos correspondiente.

La salida del decodificador de tonos tiene doce líneas, las cuales deben ser trasladadas a un formato de cuatro hilos. El diseño de este bloque se muestra en la fig. 4.16. Las salidas de las compuertas NAND presentan el valor en binario del dígito correspondiente a la tecla oprimida (ver Tabla 4.1).

La etapa de representación únicamente requiere pasar del formato de cuatro líneas obtenido a la salida de las compuertas NAND a un formato de siete segmentos para su posterior presentación en display.

La conexión y desconexión del decodificador de teclado se efectúa por medio de software; de igual manera, el almacenamiento del valor binario correspondiente al número del abonado a llamar es controlado por el procesador.

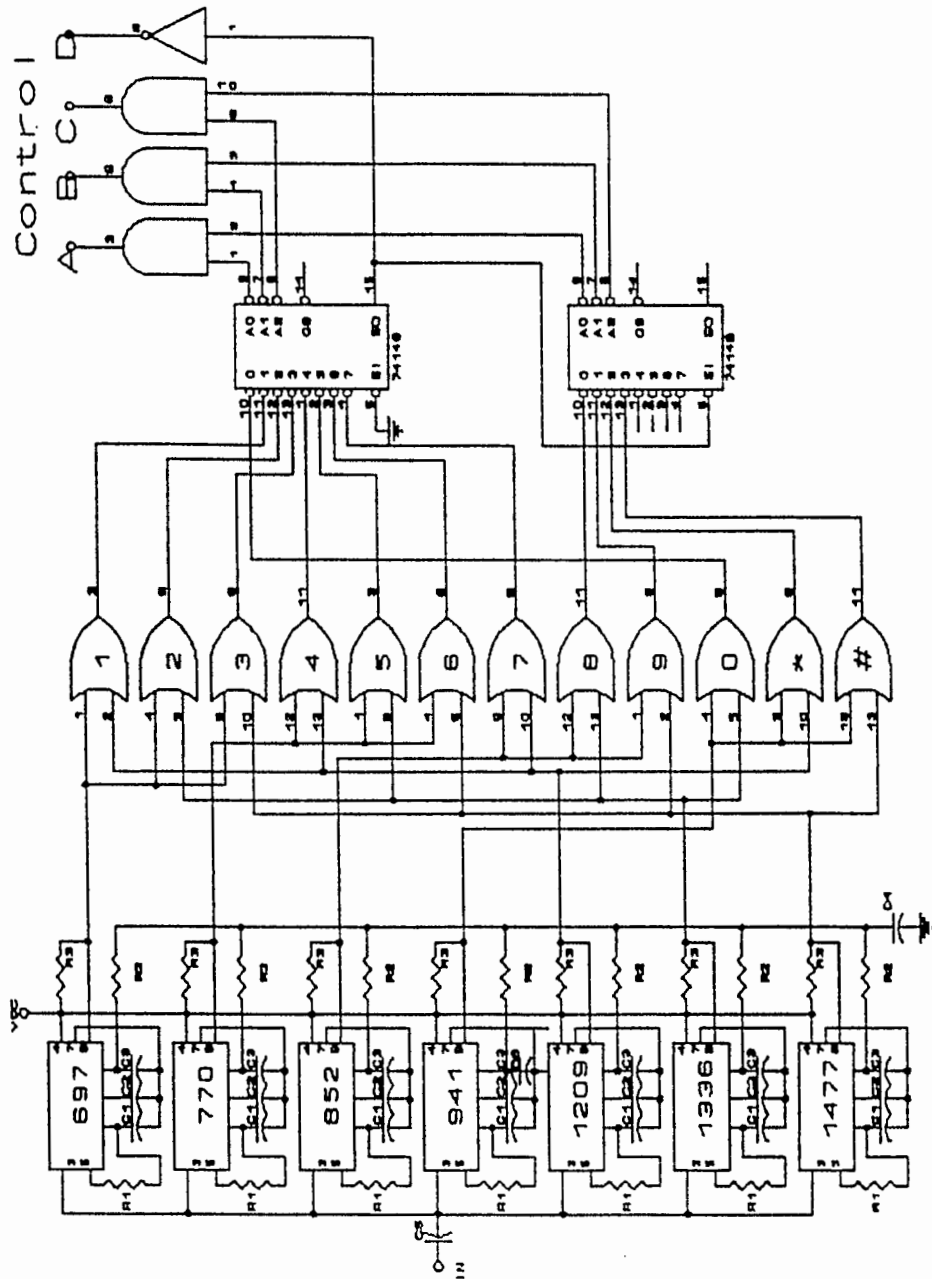


FIG. 4.16

4.5 CIRCUITO HIBRIDO

El aparato telefónico básicamente es un equipo duplex que contiene trayectorias separadas para la transmisión y recepción, por lo que su funcionamiento tiene forma tetrafilar, sin embargo la mayoría de las líneas telefónicas por razones económicas la transmisión entre el terminal de abonado y la central telefónica es a dos hilos, es decir las señales transmitidas y recibidas por el abonado se transmiten por un único par de hilos metálicos, por lo que se hace necesario tanto en el teléfono como en la central digital separarlos. Esta separación se denomina conversión de bifilar a tetrafilar o conversión de dos a cuatro hilos.

El circuito encargado de realizar esta conversión se denomina circuito híbrido (fig. 4.17).

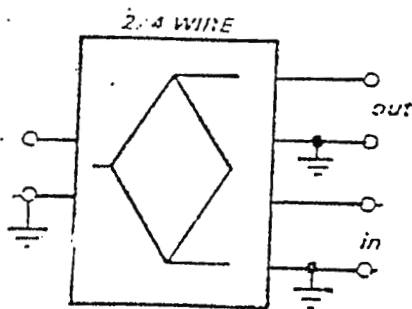


FIG. 4.17

Generalmente no solo la red de conmutación digital sino también el propio circuito de línea presentan separación de caminos entre la transmisión y la recepción, por lo que la conversión a cuatro hilos es una de las primeras funciones que se realiza en el circuito de línea. Esta separación en el circuito de línea facilita la realización posterior de las funciones de atenuación y codificación de la señal analógica.

El diseño del circuito híbrido que permitirá separar la trayectoria de transmisión de la de recepción se muestra en la fig. 4.18.

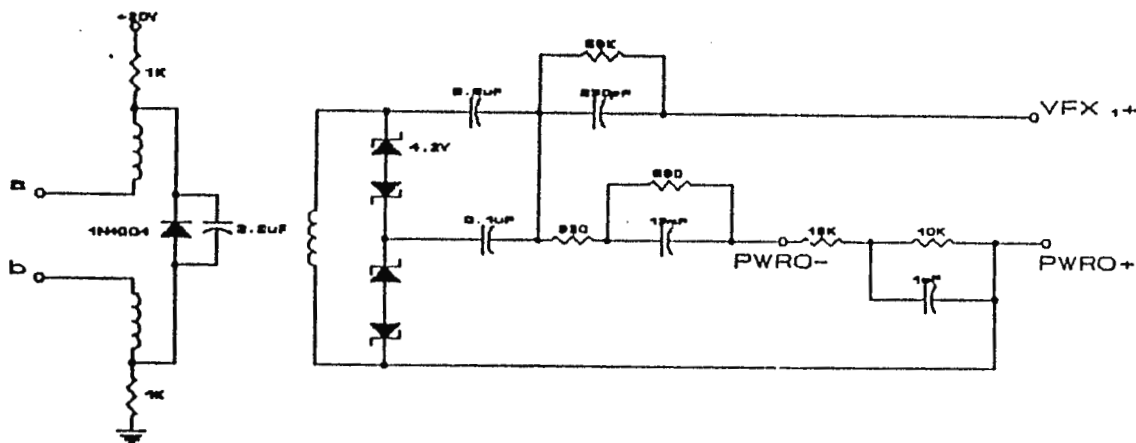


FIG. 4.18

El circuito híbrido consta de un transformador con relación de transformación unitaria y un conjunto de elementos RC para lograr una adaptación de impedancias.

La función de los diodos Zener es de limitar la amplitud de la señal de audio que recibirá el circuito telefónico. Para lograr el efecto de separación de trayectorias de habla de transmisión y recepción, al transformador se interconecta impedancias de balance que son iguales a la impedancia de línea del abonado puesto que solamente así se impide que la señal de habla entrante (transmisión) de la trayectoria tetrafililar se traspase a la señal de habla saliente (recepción de la misma línea de cuatro hilos). El valor de la impedancia es generalmente de 600Ω , que es la impedancia de terminación que necesita la línea.

En la Unidad Didáctica los circuitos híbridos permanecen normalmente desconectados de sus respectivos aparatos telefónicos. Cuando un abonado va a participar de una conversación el procesador del sistema se encarga de conectarlos cerrando los contactos de los relés correspondientes a través de un puerto, siguiendo la misma filosofía que se utilizó en el caso de la conexión de la señal de Ring.

4.6 RED DE CONEXION

La red de conexión del sistema de conmutación presentado está constituida por una configuración TS (temporal-espacial).

Para el diseño de la etapa espacial (ver fig. 4.19) se hace uso de cuatro multiplexores SN 74153 de 4 a 1 línea, cuyas características se presentan en el anexo. En este caso se utilizan como multiplexores de 2 a 1 línea, pues el sistema está constituido por dos circuitos PCM. A su vez, cada circuito PCM consta de dos CODEC's.

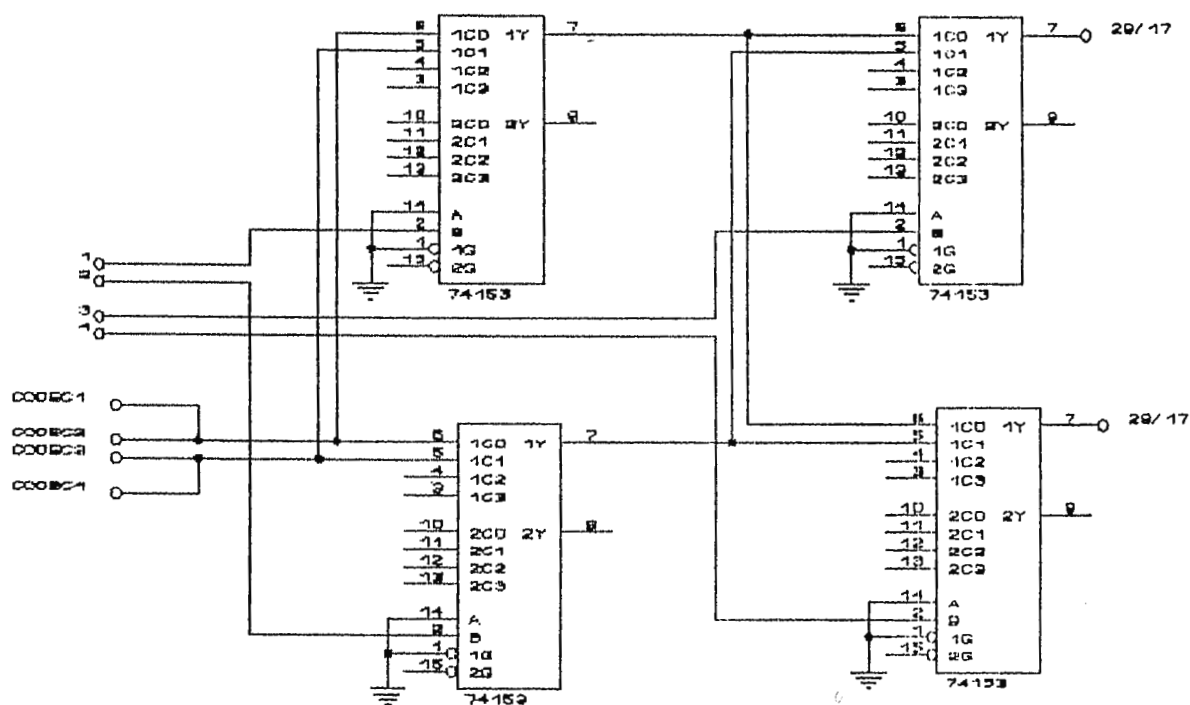


FIG. 4.19

La escogitación del circuito PCM a utilizar se realiza de acuerdo al abonado que ha de ser atendido. La salida de los CODEC's 1 y 2 se encuentran unidas para formar el circuito PCM 1, de la misma forma la salida de los CODEC's 3 y 4 se hallan unidas para formar el circuito PCM 2.

Las señales de los circuitos PCM 1 y 2 se introducen a la etapa espacial, tal como lo ilustra la fig. 4.19, para su posterior enrutamiento.

La tabla 4.3 muestra la combinación de direcciones necesarias para los multiplexores de acuerdo a la conversación que se desea realizar, las cuales son fijadas por medio de interruptores antes de operar el resto de la unidad didáctica.

ABONADOS A ENLAZAR	ESTADO DEL BIT B DE DIRECCIONAMIENTO			
	MUX 1	MUX 2	MUX 3	MUX 4
1 y 2	0	X	0	X
1 y 3	0	1	1	0
1 y 4	0	1	1	0
2 y 3	0	1	1	0
2 y 4	0	1	1	0
3 y 4	X	0	X	0

TABLA 4.3

En la etapa temporal se hace uso de los CODEC's Ley μ TP 3020 de National Semiconductor, a los cuales se hace operar con un reloj maestro 1.536 MHz. Por otro lado, tanto el filtraje de entrada como el de salida se hacen por medio de los Filtros PCM TP 3040 de National Semiconductor. Las características de estos dispositivos se muestran en los anexos. Los módulos AS 19481-40 del Entrenador para Modulación por Impulsos Codificados de Lab-Volt contiene varios bloques independientes, de los cuales en la Unidad Didáctica construida se utilizan el Reloj, los CODEC's con sus correspondientes Filtros y Programadores. Cada módulo contiene un par de arreglos CODEC-Filtro-Programador, y ya que la Unidad Didáctica consta de cuatro abonados se hace necesaria la utilización de dos módulos.

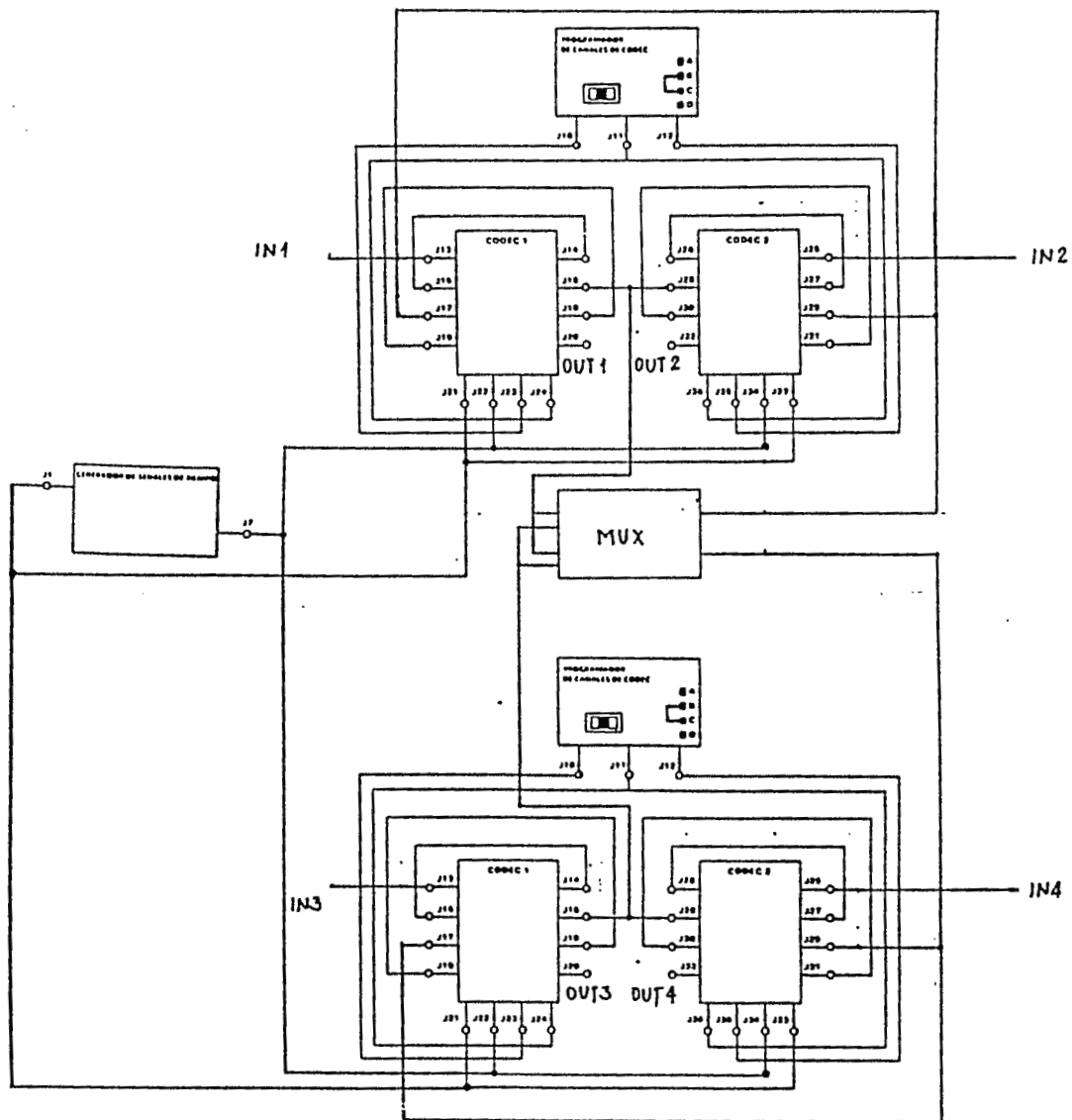


FIG. 4.20

La fig. 4.20 muestra la conexión de etapa temporal (CODEC's, Filtros, Programadores y Reloj) con la espacial (multiplexores).

Los CODEC's PCM utilizados en el sistema pueden ser programados para funcionar en un modo de segmento de tiempo variable para transmisión simultánea por división de tiempo. El modo de segmento de tiempo variable puede asignar el mismo o diferentes

segmentos de tiempo al codificador y al decodificador o desenergizar el CODEC. El modo de segmento de tiempo variable de funcionamiento es controlado por el Programador de Canales de CODEC perteneciente al módulo.

Los datos de programación ingresan en forma paralela a partir de interruptores al Convertidor Paralelo/Serie del programador. La señal de mando del programa proveniente del Generador de Señales de Tiempo (Reloj) es aplicada al diferenciador del programador. El diferenciador emite en primer lugar un impulso negativo a la entrada de D/C del convertidor Paralelo/Serie. Esto carga los datos de programación paralelos en el convertidor. Después el diferenciador emite un impulso positivo a la entrada D/C del convertidor; esto habilita al convertidor para que desplace hacia afuera los datos (D/C) secuencialmente. La señal de mando del programa, la de reloj de 8 kHz y la de reloj de 64 kHz son aplicadas al Generador de Impulsos de Compuerta del programador. El generador de impulsos produce un impulso de compuerta positivo que es conjugada por la operación lógica AND con la señal de reloj de 64 kHz para producir la señal RELc. Esta señal transfiere los datos de programación en serie (D/C) del convertidor al CODEC.

La fig. 4.21 presenta el diagrama de temporización del circuito programador de canales del CODEC. El impulso negativo de la entrada D/C del convertidor se genera en el flanco anterior de la señal de mando del programa. Cuando la señal de mando del programa y las señales de reloj de 64 kHz y 8 kHz están altas, el generador de impulsos produce un impulso de compuerta positivo de 125 μ s. La señal de reloj de 64 kHz y el impulso de compuerta son conjugados por operación lógica AND para generar la señal RELc de otro impulso.

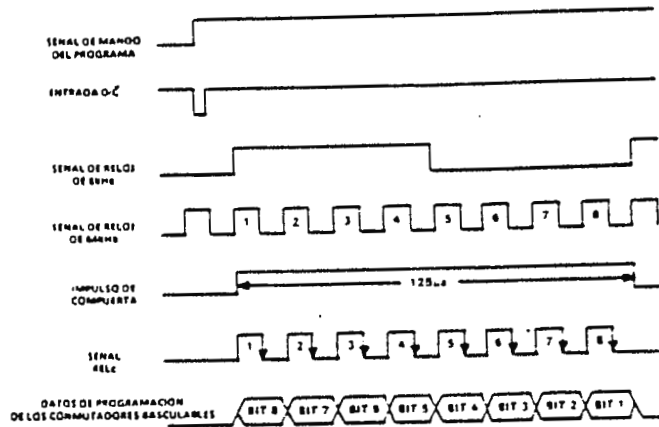


FIG. 4.21

Los datos de programación provenientes de los interruptores son introducidos en los CODEC's en el flanco posterior de cada impulso RELc.

En el programador del entrenador Lab-Volt, los Bits 1, 4, 5 y 6 están puestos a tierra, por lo que solo pueden seleccionarse los segmentos de tiempo 1, 3, 5 y 7.

La fig. 4.22 muestra el circuito del programador de canales de CODEC. Los interruptores S_1 y S_2 establecen los datos de programación paralelos para los CODEC's 1 y 2 en cada módulo respectivamente. El interruptor C_1 de S_1 y S_2 representa el Bit 8, o sea el Bit más significativo de la palabra de datos de 8 bits, el interruptor C_2 representa el Bit 7, el interruptor C_3 representa al Bit 3 y el interruptor C_4 representa al Bit 2. Los datos de programación en paralelo pasan de los interruptores basculares a los convertidores serie/paralelo U_4 , U_5 y U_6 . Los convertidores suministran los datos de programación en serie en los puntos J_{10} y J_{12} del módulo.

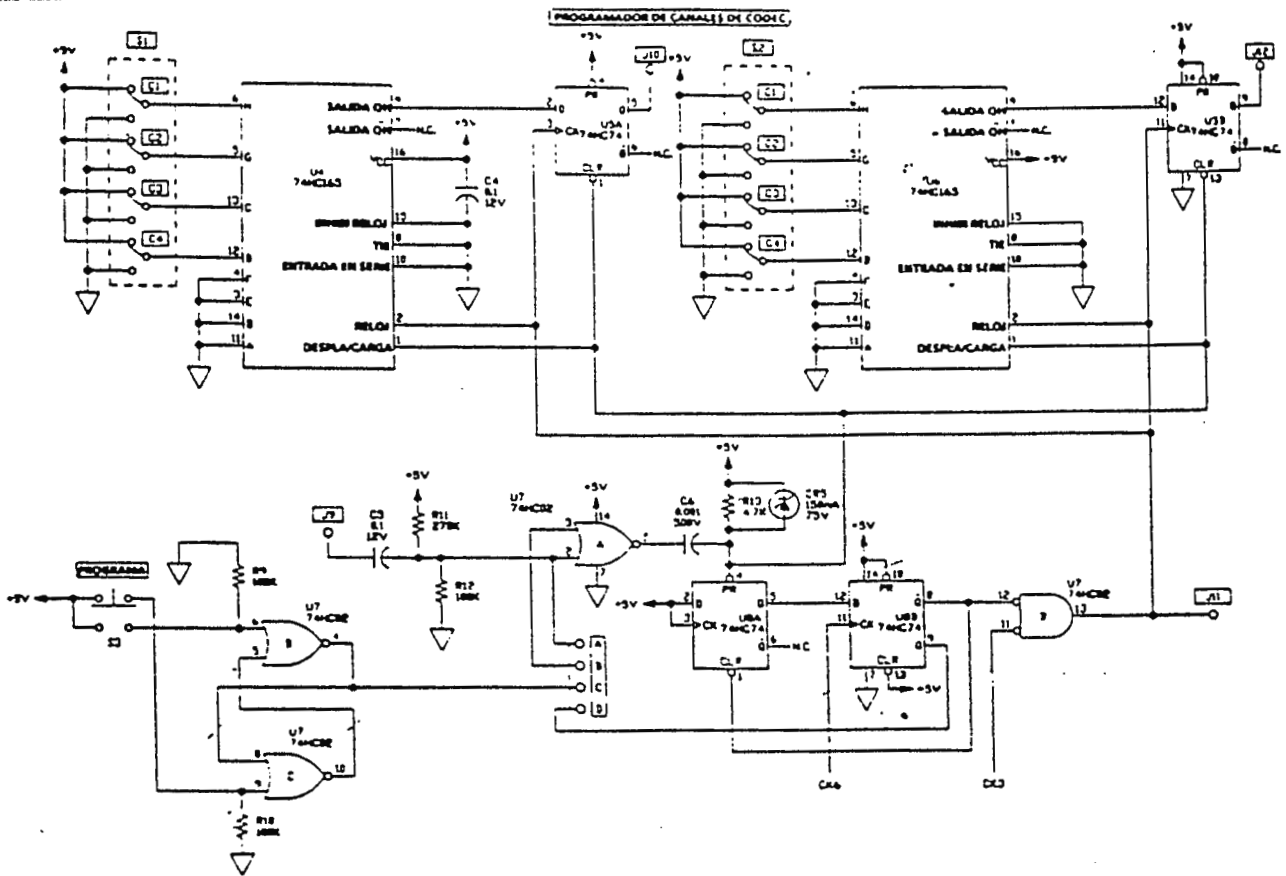


FIG. 4.22

La tabla 4.4 muestra las combinaciones posibles de los interruptores para el funcionamiento deseado de los CODEC's.

PARA PROGRAMAR	TIEMPO	1. ESTADO DE S _i				2. OPRIMIR PROGRAMA
		C ₁	C ₂	C ₃	C ₄	
A. CODEC1 desactivado	-	1	1	0	0	
B. Codificador CODEC1	TS ₁	0	1	0	0	
	TS ₃	0	1	0	1	
	TS ₅	0	1	1	0	
	TS ₇	0	1	1	1	

C. Decodificador CODEC1	TS ₁	1	0	0	0	
	TS ₂	1	0	0	1	
	TS ₃	1	0	1	0	
	TS ₇	1	0	1	1	
PARA PROGRAMAR	TIEMPO	1. ESTADO DE S ₂				2. OPRIMIR PROGRAMA
		C ₁	C ₂	C ₃	C ₄	
A. CODEC2 desactivado	-	1	1	0	0	
B. Codificador CODEC2	TS ₁	0	1	0	0	
	TS ₂	0	1	0	1	
	TS ₃	0	1	1	0	
	TS ₇	0	1	1	1	
C. Decodificador CODEC2	TS ₁	1	0	0	0	
	TS ₂	1	0	0	1	
	TS ₃	1	0	1	0	
	TS ₇	1	0	1	1	

TABLA 4.4

Para activar el programador es necesario cortocircuitar los puntos de prueba B y C y oprimir el pulsador *Programa*.

4.7 PUERTOS

La Unidad Didáctica está basada en un sistema microprocesado que maneja un bus de datos de ocho bits. A través de este bus viaja la información que se intercambia entre el procesador y los elementos de operación y lectura del sistema. Dado que el procesador debe interactuar con una gran variedad de periféricos se hace necesario el uso de interfaces que posibiliten la comunicación entre ellos y el procesador; es por esto que el sistema cuenta con varios puertos de lectura y escritura. Debido a que el sistema da servicio a cuatro abonados es posible "partir" el bus de datos de ocho bits en dos segmentos de cuatro a fin de optimizar las interfaces.

El sistema cuenta con los siguientes puertos de lectura:

- ✓ LI: Interfaces de línea y
- ✓ KR: Receptor de dígito.

Los puertos de escritura que ha de manejar el procesador son los siguientes:

- ✓ BS: Tono de ocupado
- ✓ KTM: Tono de marcar
- ✓ RING: Señal de timbre o *ring*
- ✓ CTLL: Tono de control de llamada
- ✓ HIBR: Híbridos/Tasación
- ✓ DISP: Presentadores

Como interfaces se han utilizado un latch de ocho bits (localizado en la dirección \$0406), un PIA 6520 perteneciente al Sistema de Entrenamiento en Microprocesadores Lab-Volt (localizado en de \$0400 a \$0403 y cuyo uso se ve limitado por encontrarse su operación dedicada al control de los presentadores y el teclado del Sistema de Entrenamiento en Microprocesadores) y otros dos PIAs 6520 externos (localizados de \$1000 a \$1003 y de \$1004 a \$1007, respectivamente). Cada PIA cuenta con dos puertos (Puerto A y Puerto B) que pueden ser programados como entradas o salidas, según convenga al diseñador.

En la tabla 4.5 se presenta la distribución de puertos de la Unidad Didáctica en las diferentes interfaces utilizadas:

PUERTO	USO NIBBLE SUP	USO NIBBLE INF	DIRECCION
Puertos A y B PIA Interna del entrenador	Presentadores del entrenador en microprocesadores Lab-Volt		0400 y 0402
Puerto A PIA 1	RING	CTLL	1000
Puerto B PIA 1	-	-	1002
Puerto A PIA 2	-	HIBR	1004
Puerto B PIA 2	KR	LI	1006
Latch	KTM	BS	0406

TABLA 4.5

El sistema cuenta con los siguientes puertos de lectura:

- ✓ LI: Interfaces de línea y
- ✓ KR: Receptor de dígito.

Los puertos de escritura que ha de manejar el procesador son los siguientes:

- ✓ BS: Tono de ocupado
- ✓ KTM: Tono de marcar
- ✓ RING: Señal de timbre o *ring*
- ✓ CTLL: Tono de control de llamada
- ✓ HIBR: Híbridos/Tasación
- ✓ DISP: Presentadores

Como interfaces se han utilizado un latch de ocho bits (localizado en la dirección \$0406), un PIA 6520 perteneciente al Sistema de Entrenamiento en Microprocesadores Lab-Volt (localizado en de \$0400 a \$0403 y cuyo uso se ve limitado por encontrarse su operación dedicada al control de los presentadores y el teclado del Sistema de Entrenamiento en Microprocesadores) y otros dos PIAs 6520 externos (localizados de \$1000 a \$1003 y de \$1004 a \$1007, respectivamente). Cada PIA cuenta con dos puertos (Puerto A y Puerto B) que pueden ser programados como entradas o salidas, según convenga al diseñador.

En la tabla 4.5 se presenta la distribución de puertos de la Unidad Didáctica en las diferentes interfaces utilizadas:

PUERTO	USO NIBBLE SUP	USO NIBBLE INF	DIRECCION
Puertos A y B PIA Interna del entrenador	Presentadores del entrenador en microprocesadores Lab-Volt		0400 y 0402
Puerto A PIA 1	RING	CTLL	1000
Puerto B PIA 1	-	-	1002
Puerto A PIA 2	-	HIBR	1004
Puerto B PIA 2	KR	LI	1006
Latch	KTM	BS	0406

TABLA 4.5

Los puertos de escritura se auxilian de interruptores bilaterales CD 4016B (ver anexo) y, en el caso de la señal de ring y los híbridos también de relés. La fig. 4.23 ilustra la conexión antes mencionada.

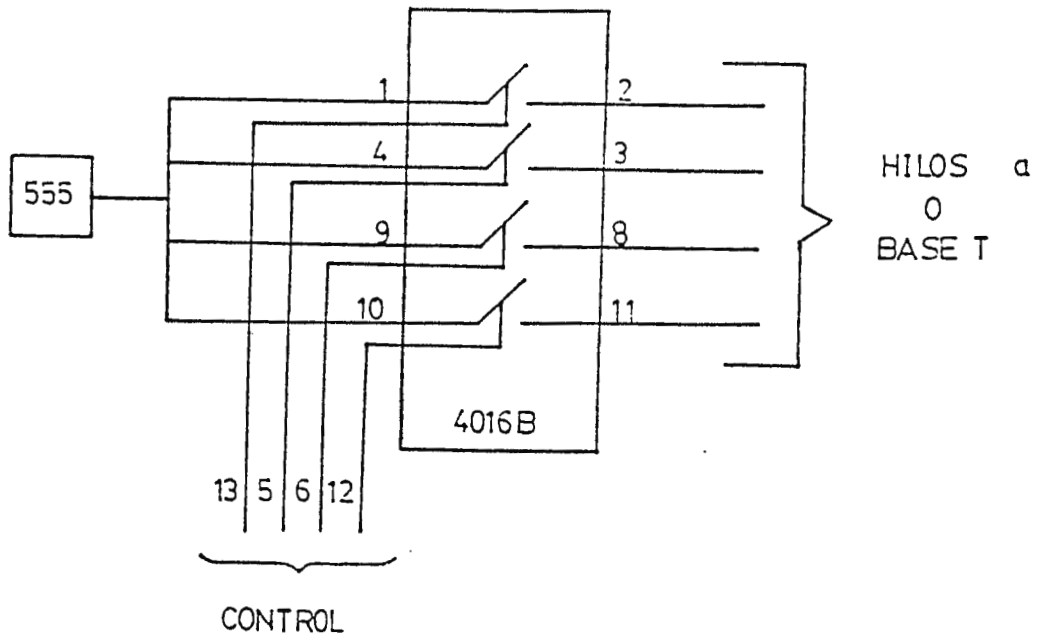


FIG. 4.23

Es de hacer notar que la Unidad Didáctica efectúa un proceso de tasación en caso de efectuarse una llamada, para lo cual requiere que el procesador le indique a partir de que momento debe iniciar el conteo; para ello no es necesario emplear otro puerto, basta servirse del puerto que conecta los híbridos. El conteo se realiza por medio de un contador binario SN 7493, como se muestra en la fig. 4.24. El diagrama completo de la Unidad Didáctica puede ser consultado en los anexos.

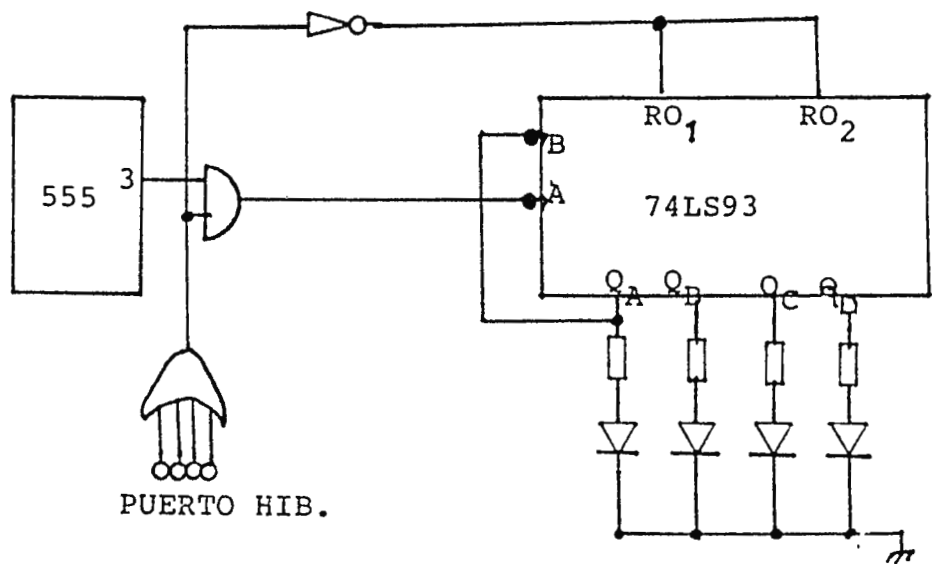


FIG. 4.24

CAPITULO V

PRINCIPIO DE OPERACION DE LA UNIDAD DIDACTICA

Según se puede deducir de lo descrito en el capítulo anterior, la Unidad Didáctica está constituida por un conjunto de etapas unidas entre sí por una red digital de conmutación. En ella pueden distinguirse dos partes fundamentales: la circuitería propia de cada etapa, que depende de cada caso particular, y el elemento de control. Este último está compuesto, a su vez, por un procesador con su memoria principal en donde se ejecutan los programas que controlan las funciones de cada etapa e interfaces que permiten las transferencias de información.

El procesador está unido a través de dichas interfaces a la circuitería mediante un bus que utiliza para detectar cambios en los circuitos o producir cambios en los mismos.

5.1 RESTRICCIONES Y REQUISITOS

La Unidad Didáctica de Conmutación opera de acuerdo a las siguientes reglas:

- 1ª) Es capaz de atender a cuatro abonados.
- 2ª) Un abonado que desee efectuar una llamada (abonado A) levanta su microteléfono; la Unidad Didáctica deberá entonces enviar tono de marcar a este abonado.
- 3ª) Cuando el abonado A escucha tono de marcar puede informar a la Unidad Didáctica de Conmutación, por medio de su teclado, con que abonado desea comunicarse (abonado B), es decir que envía el número del abonado deseado (cualquier número entre 1 y 4).
- 4ª) Cuando la Unidad ha recibido el número del abonado B debe enviar a éste señal de timbre y tono de control de llamada al abonado A.

- 5ª) Cuando el abonado B responde (descuelga su microteléfono) la señal de timbre y el tono de control de llamada deben desconectarse, estableciéndose una conexión de habla entre los abonados A y B, activándose los respectivos circuitos híbridos.
- 6ª) Cuando cualquiera de los abonados repone su microteléfono la vía de habla debe ser desconectada y al otro abonado se le debe enviar tono de ocupado.
- 7ª) La Unidad solo es capaz de sostener una conversación a la vez. Si un abonado termina de marcar mientras los otros dos abonados están conectados, uno con el otro, o tienen en sus aparatos telefónicos tono de control de llamada y señal de timbre respectivamente, el abonado primeramente mencionado obtendrá tono de ocupado y su llamada no será establecida.

5.2 FASES EN LA OPERACION DEL SISTEMA

Con el objeto de ilustrar el proceso de ejecución de una llamada se le ha dividido en una serie de fases, analizándose dentro de cada fase las funciones a realizar y la forma en las que el sistema las realiza. Las fases consideradas se enumeran a continuación:

- ✓ Detección de la toma
- ✓ Preparación y envío del tono de marcar
- ✓ Recepción y análisis de dígitos
- ✓ Establecimiento del camino de conversación y envío de señal de timbre y tono de control de llamada
- ✓ Respuesta del abonado llamado y paso a conversación
- ✓ Tasación
- ✓ Liberación de la llamada

El procesador investigará en forma cíclica los puntos de prueba (puertos de lectura) en la parte de conmutación con el objeto de detectar señales externas, es decir cambios de estado en los abonados. De esta manera el procesador encuentra si hay algún trabajo a realizar. Vía la unidad LI el procesador detecta cuando un abonado llama, descuelga su

microteléfono o contesta y vía KR detecta si ha recibido o no dígitos. Cuando el procesador ha ido hasta todos los puntos de prueba y ha realizado todo el trabajo que fue detectado, podrá empezar nuevamente desde el principio. Tal exploración es efectuada cada 10 ms (intervalo primario); este período es tan corto que no existe la probabilidad de que el procesador pierda alguna señal proveniente de los abonados.

Mediante prueba repetitiva del punto de prueba correspondiente, el procesador puede decidir cuando debe empezar la exploración nuevamente.

La fig. 5.1 muestra el diagrama de flujo general que describe el trabajo del procesador. Este primero investiga los LI mediante lectura, uno por uno, para ver si detecta llamadas, señal de finalización o señal de respuesta del abonado B. Al encontrar alguna de estas señales, el procesador realiza el trabajo exigido. Después, el procesador sigue hacia el próximo LI. Cuando los cuatro abonados han sido investigados, el procesador chequea si KR ha recibido un dígito, cuando se ha realizado este trabajo solo le resta esperar hasta que se inicie el siguiente intervalo primario.

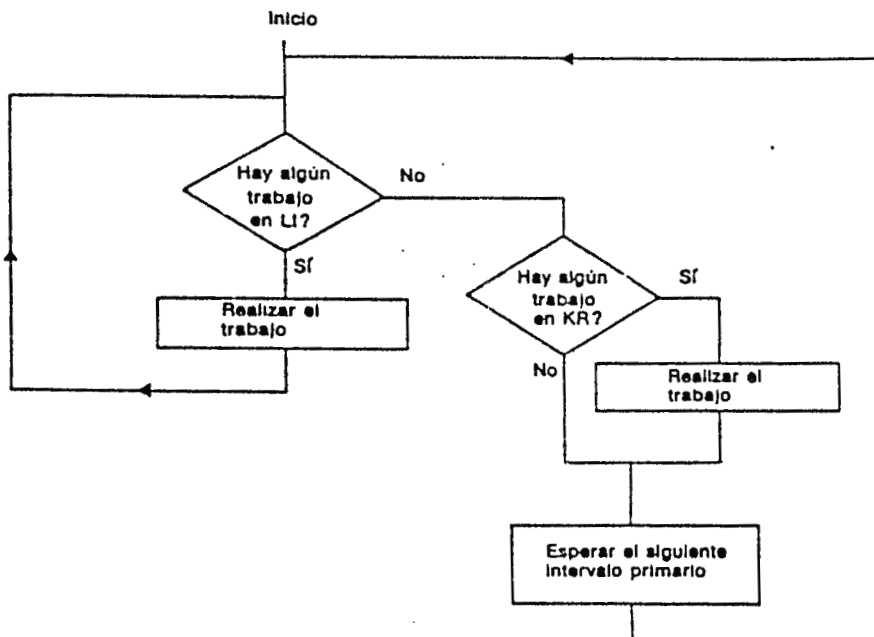


FIG. 5.1

Cuando el procesador lee las señales de descuelgue del abonado vía LI, debe interpretar un cambio de 0 a 1 como una llamada (o respuesta de B) y un cambio de 1 a 0 como una señal de desconexión (abonado repone su microteléfono). Si el estado del abonado no cambia no será necesaria ninguna acción. Con el fin de que el procesador pueda conocer si un estado ha cambiado, el resultado de la prueba de LI debe ser comparado con el resultado de la prueba anterior. Por consiguiente, el procesador debe recordar siempre el resultado de la prueba, que es guardado en el almacén de datos en una localidad llamada SUBSTATE (Estado del Abonado). Comparando SUBSTATE con la nueva palabra de prueba de LI (almacenada en la localidad de memoria llamada TELI), el procesador puede determinar si ha ocurrido cambio o no e interpretar el significado del cambio. De esta forma el procesador puede mantener un chequeo de lo que se puede hacer.

El procesador compara las dos palabras bit por bit. Al igual que el resto de palabras almacenadas en memoria volátil, estas palabras constan de cuatro bits, cada uno de los cuales corresponde (por posición) a un abonado. Cuando las dos palabras son iguales no hay ningún trabajo por realizar, si existen diferencias se debe hacer algún tipo de trabajo. La acción requerida puede determinarse del valor de SUBSTATE por medio de una operación XOR con la nueva palabra. El resultado de esta comparación se aloja en la localidad de memoria ANYJOB (Algún Trabajo), en la cual un 1 indicará la demanda de labor o cambio.

Esta operación puede efectuarse simultáneamente para los cuatro abonados. El procesador debe ahora tratar con los bits individuales en el resultado de la comparación. Con el objeto de encontrar el bit que debe ser tratado (es decir, cual abonado), la cual es almacenada en una localidad de memoria denominada POINTER. Moviendo el bit en pasos hacia la izquierda se pueden explorar todos los abonados.

Cada punto de conmutación en la etapa de la selección requiere de un bit para indicar si la vía está libre (0) u ocupada (1). De esta manera se tienen en RAM imágenes del estado de las vías al receptor de dígito (IMKR), al generador de tono de ocupado (IMBS), los abonados cuya conversación se ha de establecer (IMAJ e IMBJ), la señal de timbre (IMRING) y el tono de control de llamada (IMCTLL).

Es necesario un bit por cada dispositivo telefónico con el objeto de indicar si está libre u ocupado. Para el generador de tono de ocupado no se requiere ningún bit pues varios abonados pueden serle conectados en paralelo. A esta palabra se le llamará DEVSTATE (Estado de Dispositivo).

Para almacenar el dígito recibido en KR se requiere una palabra denominada DIGIT, cuyas posiciones corresponden a cada uno de los abonados. Por lo tanto un 1 en una de las posiciones de bit de DIGIT indica el abonado seleccionado.

Para un abonado un cambio de libre a ocupado significa que el abonado ha levantado su microteléfono para hacer una llamada (abonado A) o para recibir una llamada (abonado B). El procesador debe distinguir entre estos dos casos y para este propósito se necesita una palabra denominada SELSUB (abonado seleccionado), que indique el abonado que ha sido seleccionado como abonado B y que recibirá la señal de timbre. Cuando el abonado descuelga, el procesador siempre controlará si el bit correspondiente al abonado en SELSUB es 1, de esta manera el procesador interpretará que el abonado contesta una llamada en lugar de originarla.

5.3 PROGRAMA

Con ayuda de las palabras arriba descritas se puede escribir un programa en el lenguaje del microprocesador 6502 que controle la Unidad Didáctica para que los cuatro abonados puedan llamar. En la fig. 5.2 se presenta el diagrama de flujo completo del proceso de llamada anteriormente descrito.

Verificar
si se ha
desconectado

1 0 1 1 → Subst
1 1 0 1 → TEL
1 1 1 1 → ANYI

Fig. 2.4.15
1 0 0 0

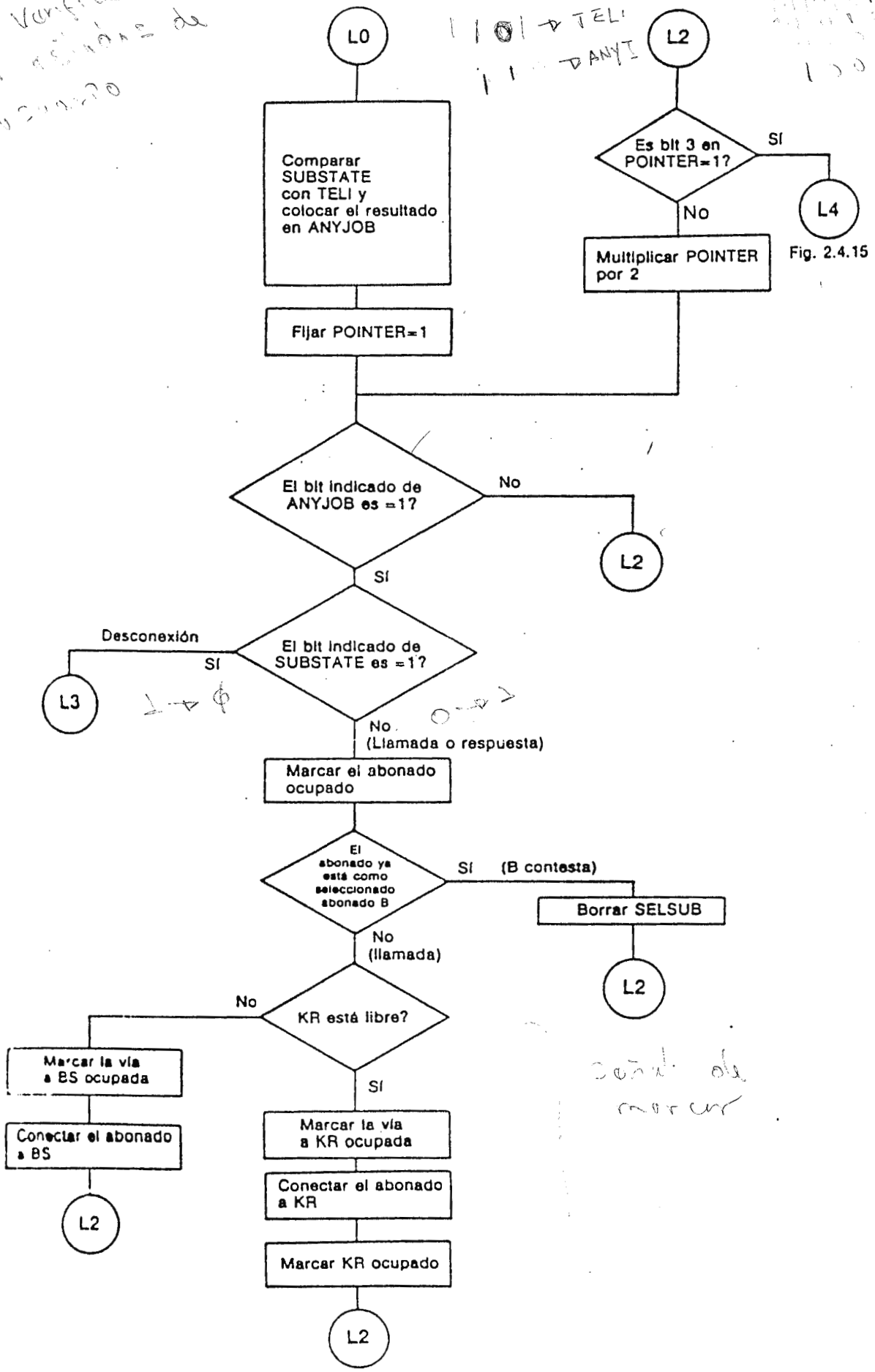


Fig. 2.4.15

debería de marcar

esquema de

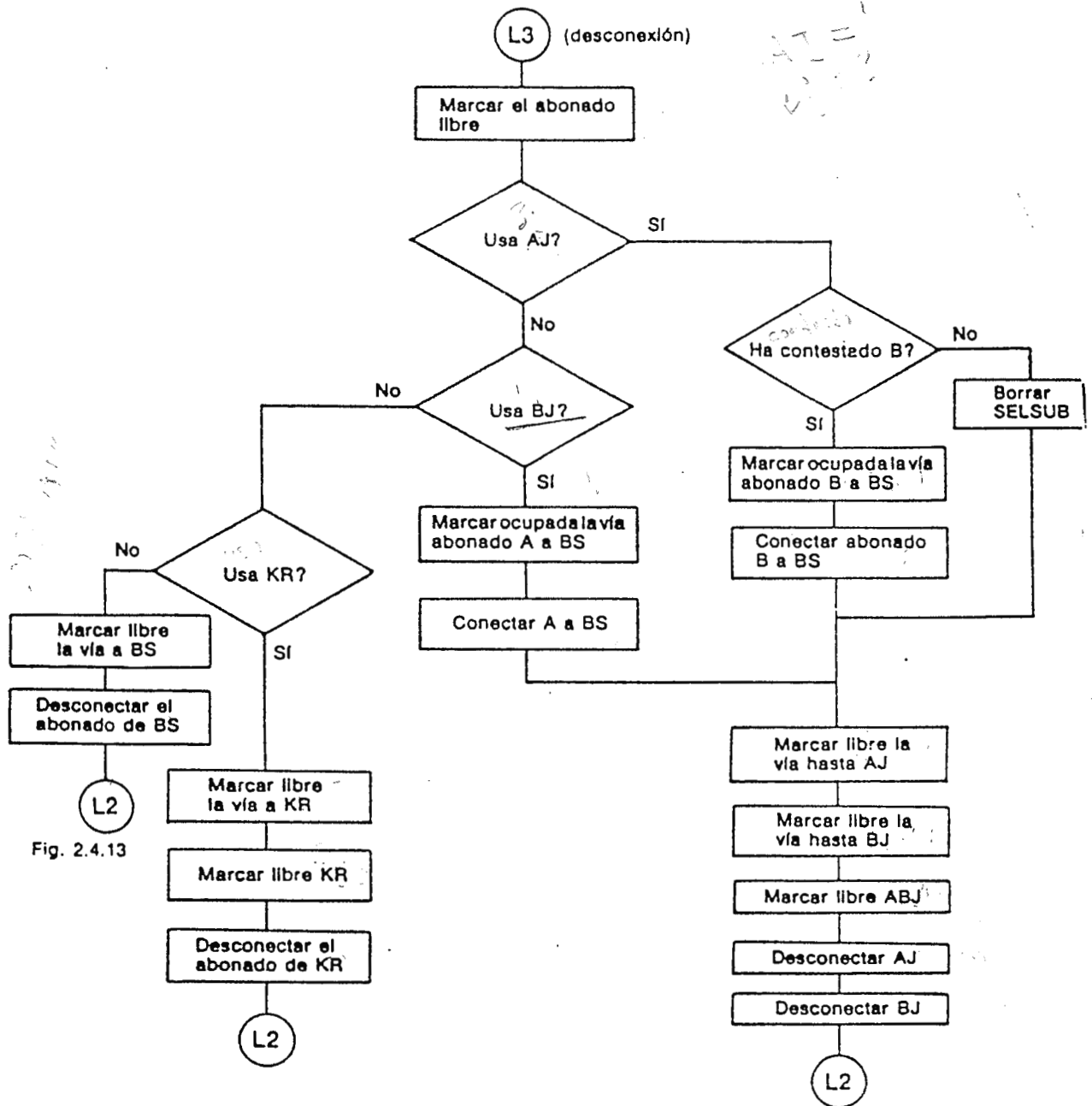
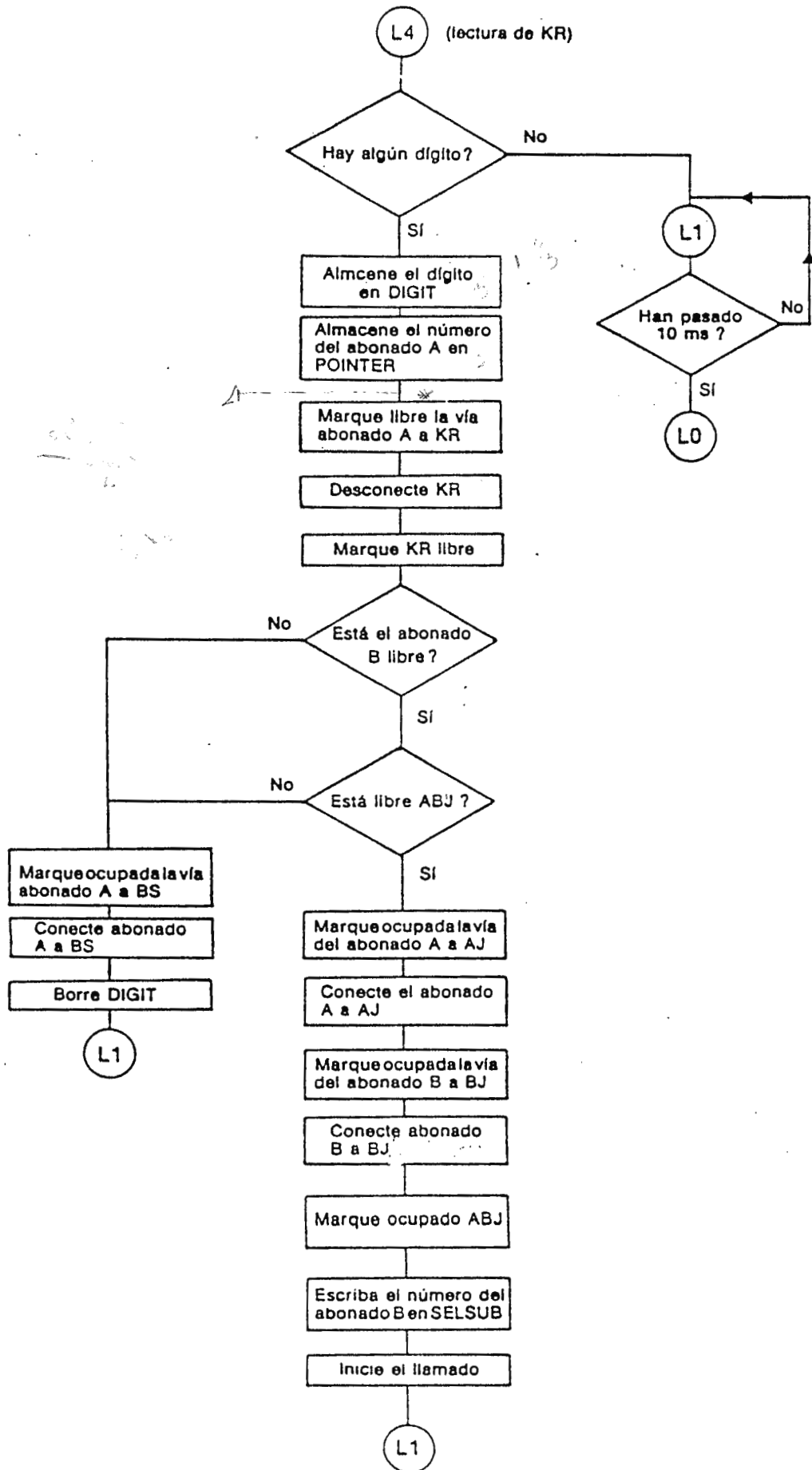


Fig. 2.4.13



GLOSARIO

ALGORITMO

Secuencia de reglas que permite obtener la solución de un problema.

BHCA

Tentativas de llamada en la hora cargada.

BUFFER

Memoria intermedia. Sección de memoria o registro que recoge la información procedente de una memoria auxiliar o, más generalmente, de un dispositivo entrada/salida, reteniéndola para transferirla oportunamente a la memoria interna o principal del procesador.

CENTRAL TANDEM

Central que sirve para cursar tráfico entre dos centrales locales. Se usa como vía alternativa.

CENTRAL TELEFÓNICA

Conjunto formado por el conmutador y otros dispositivos auxiliares que permiten manejar y encaminar el tráfico telefónico.

CODEC

Conjunto constituido por un codificador y un decodificador en un mismo equipo.

CONCENTRADOR REMOTO

Parte de una central telefónica instalada a cierta distancia de ella que da atención a un regular grupo de abonados y luego concentra su tráfico hacia la central.

CONDICIÓN DE CUELGUE

Condición que existe en un circuito telefónico cuando el microteléfono descansa en la horquilla del aparato telefónico.

CONDICIÓN DE DESCUELGO

Condición de ocupado que se produce cuando el microteléfono se retira de la horquilla del aparato.

CONGESTIÓN

Situación en la cual una llamada telefónica no puede realizarse por falta de vías de comunicación.

CONMUTACIÓN DIGITAL

Técnica en la cual el proceso de conmutación se lleva a cabo por medio de circuitos lógicos.

CONMUTACIÓN

Operación que lleva a cabo la conexión de la línea del abonado que llama con la del abonado llamado. Esta operación debe durar únicamente el tiempo que toma la conversación.

CONMUTADOR TEMPORAL

Conmutador que permite la conexión de un canal entrante cualquiera de un circuito con otro, mediante desplazamientos en los intervalos de tiempo a ellos asignados.

CONMUTADOR ESPACIAL

Conmutador que permite, en el caso más general, encaminar las informaciones contenidas en m circuitos entrantes hacia n circuitos salientes por vía física.

CONTROL POR PROGRAMA ALMACENADO

Sistema en el que las funciones de conmutación son controladas por un procesador.

CORRIENTE DE LLAMADA

Señal que la central local de conmutación envía al aparato telefónico de un abonado para hacer sonar el timbre de éste. Dicha señal es de 90 V y 25 Hz.

EXPLORACIÓN

En una central telefónica, exploración es la actividad que realiza el interface para recoger la información recibida por los circuitos terminales de la red a fin de comunicarla a la

unidad de control.

ERLANG

Unidad de tráfico correspondiente a la mayor cantidad de este que puede existir en una línea de conexión.

F.D.M.

Acrónimo del inglés "Frequency Division Multiplex". Ver Multiplexación por División de Frecuencia.

INTERVALO DE TIEMPO

Dícese de cualquier intervalo que aparece cíclicamente y que es factible identificar y definir sin ambigüedad. En las centrales digitales los períodos de 125 μ s se subdividen en una serie de intervalos de tiempo. Las señales de carácter de ocho bits en una dirección de la conversación ocupan los mismos intervalos en períodos consecutivos de 125 μ s.

INTERVALO DE TIEMPO DE CANAL

Intervalo de tiempo que comienza en una fase particular de una trama asignada a un canal para transmitir una señal de carácter y, eventualmente, señalización u otro tipo de información dentro del intervalo.

I.S.D.N.

Acrónimo del inglés "Integrated Services Digital Network". Ver Red Digital de Servicios Integrados.

LEY A

Establece la característica de trece segmentos para la cuantificación no uniforme en los CODECs PCM. Recomendada por el CCITT para los sistemas de transmisión PCM 30.

LEY μ

Determina la característica de quince segmentos para la cuantificación no uniforme en los CODECs PCM. Recomendada por el CCITT para los sistemas de transmisión PCM 24.

MULTIPLEXACIÓN

Técnica mediante la cual un medio se divide en diversas secciones a fin de propagar a través de cada una de ellas diferentes canales de información.

MULTIPLEXACIÓN POR DIVISIÓN DE FRECUENCIA

Técnica de multiplexación en la cual toda la gama de frecuencias disponible se divide en canales, cada uno de los cuales ocupa siempre una misma banda.

MULTIPLEXACIÓN POR DIVISIÓN DE TIEMPO

Técnica de multiplexación en la cual se asigna espacios de tiempo de uso de un mismo medio a los diferentes canales.

MULTITRAMA

Conjunto de 16 tramas en el sistema PCM 30+2. Conjunto de 12 tramas en el sistema PCM 24.

NODO

Punto de convergencia de varias ramas.

PROCESADOR

Computador que, trabajando en tiempo real, controla un proceso reaccionando rápidamente a señales y cambios efectuando las acciones que sean necesarias de acuerdo a dichas señales.

PUNTOS DE EXPLORACIÓN

Elementos de la central susceptibles a los cambios en el exterior de ésta y que modifican su estado en función de dichos cambios; sirven para que la central realice sus funciones de acuerdo a la lectura que obtenga de ellos.

PUNTOS DE OPERACIÓN

Elementos de memoria de la central que mantienen activados ciertos puntos de cruce de la red de conexión y los circuitos terminales de la red.

RED

Conjunto de estaciones equipadas y organizadas para establecer comunicaciones entre sí de acuerdo a procedimientos preestablecidos.

RED DE ABONADOS

Conjunto de líneas físicas mediante las cuales se conectan los aparatos telefónicos de los abonados a su respectiva central.

RED DE CONEXIÓN TS

Estructura de conmutación temporal-espacial. Las etapas T están constituidas por conmutadores temporales y las etapas espaciales por conmutadores espaciales.

RED DIGITAL DE SERVICIOS INTEGRADOS

Red en la que, además de señales digitales de voz, pueden transmitirse datos, texto, imágenes y otros tipos de información.

RED TELEFÓNICA

Conjunto de nodos donde convergen las líneas de los abonados.

SEÑALIZACIÓN MULTIFRECUENCIA

Señalización en la que se codifica mediante la combinación de dos de siete frecuencias posibles cada uno de los caracteres (números, #, *) que forman parte del teclado. Forma parte del lenguaje interno de la central de conmutación.

SISTEMA DE TIEMPO REAL

Sistema que controla a un procesador o a un conjunto de equipos que recibe datos, los trata y los devuelve inmediatamente para integrarlos en el proceso, asegurando el funcionamiento de la totalidad del equipo o procesador al mismo tiempo.

SLOT TIME

Ver Intervalo de Tiempo.

S.P.C.

Acrónimo del inglés "Stored Program Control". Ver Control por Programa Almacenado.

TASA POR LLAMADA

Tasa devengada por la utilización de los equipos de conmutación y la red de líneas.

T.D.M.

Acrónimo del inglés "Time Division Multiplex". Ver Multiplexación por División de Tiempo.

TIEMPO REAL

Término que se aplica al instante preciso de ejecución de un proceso.

ANEXOS

LISTADO DEL PROGRAMA

ETIQUETA	MNEMOTÉCNICO	COMENTARIO	DIRECCIÓN	OPERACIÓN
START	LDA #300	RUTINA DE INICIALIZACIÓN	0200	A9 00
	STA CRA1		0202	8D 01 10
	STA CRB1		0205	8D 03 10
	STA CRA2		0208	8D 05 10
	STA CRB2		020B	8D 07 10
	STA DDRB2	Poner Puerto B PIA2 como entrada	020E	8D 06 10
	LDA #3FF		0211	A9 FB
	STA DDRA1	Poner Puerto A PIA1 como salida	0213	8D 00 10
	STA DDRB1	Poner Puerto B PIA1 como salida	0216	8D 02 10
	STA DDRA2	Poner Puerto A PIA2 como salida	0219	8D 04 10
	LDA #304	Escribir ceros en puertos de salida	021C	A9 04
	STA CRA1		021E	8D 01 10
	STA CRB1		0221	8D 03 10
	STA CRA2		0224	8D 05 10
	STA CRB2		0227	8D 07 10
	LDA #300		022A	A9 00
	STA ORA1		022C	8D 00 10
	STA ORB1		022F	8D 02 10
	STA ORA2		0232	8D 04 10
	STA LATCH		0235	8D 06 04
MEMORIAS	TAX	Borrar localidades importantes	0238	AA
GRACI	STA IMAJ, X	Poner ceros en \$ [0000+X]	0239	95 00
	INX		023B	E8
	CPX #310		023C	E0 10
	BNE GRACI		023E	D0 F9
	TAX	Borrar Registro X	0240	AA
	TAY	Borrar Registro Y	0241	A8
L0	LDA KRLI	Cargar dato Puerto KRLI	0242	AD 06 10
	AND #30F		0245	29 0F
	STA TELI	Almacenar lectura de los LI en TELI	0247	85 04

	EOR SUBSTATE	Comparar TELI y SUBSTATE	0249	45 05
	STA ANYJOB	Almacenar resultado en ANYJOB	024B	85 06
	LDA #301	Poner 01h en POINTER	024D	A9 01
	STA POINTER		024F	85 04
L5	LDA POINTER	¿Está en 0 el bit indicado en	0251	A5 04
	AND ANYJOB	ANYJOB?	0253	25 06
	BEQ L2	Si ese bit está en 1 ir a L2	0255	F0 33
	LDA POINTER	¿Está en 1 el bit indicado en	0257	A5 04
	AND SUBSTATE	SUBSTATE?	0259	25 05
	BEQ L6'	Si ese bit está en 0 ir a L6'	025B	F0 79
L3	LDA POINTER	MARCAR LIBRE AL ABONADO	025D	A5 04
	EOR #3FF	Invertir POINTER en Acumulador	025F	49 FF
	AND SUBSTATE	A = POINTER'SUBSTATE	0261	25 05
	STA SUBSTATE	Actualizar SUBSTATE	0263	85 05
	LDA POINTER	¿Usó AJ el abonado indicado?	0265	A5 04
	EOR IMAJ	A = 0 ssi se usó AJ	0267	45 00
	BEQ L7	Si usó AJ ir a L7	0269	F0 6B
	LDA POINTER	Si no usó AJ, ¿usó BJ?	026B	A5 04
	EOR IMBJ	A = 0 ssi usó BJ	026D	45 01
	BEQ L8	Si usó BJ ir a L8	026F	F0 3D
	LDA POINTER	Si tampoco usó BJ, ¿usó KR?	0271	A5 04
	EOR IMKR	A = 0 ssi usó KR	0273	45 02
	BEQ L9	Si usó KR ir a L9	0275	F0 21
	LDA POINTER	Marcar libre la vía a BS	0277	A5 04
	EOR #3FF		0279	49 FF
	AND IMBS		027B	25 03
	STA IMBS		027D	85 03
	LDA IMKR	Desconectar BS	027F	A5 02
	ASL		0281	0A
	ASL		0282	0A
	ASL		0283	0A
	ASL		0284	0A
	ORA IMBS		0285	05 03

	STA KTMBS		0287	8D 06 04
L2	LDA #308	¿Está en 1 el bit 3 de POINTER?	028A	A9 08
	EOR POINTER		028C	45 04
	BEQ L4'	Si está en 1 ir a L4'	028E	F0 43
	LDA POINTER	A = 2 [POINTER]	0290	A5 04
	ASL		0292	0A
	STA POINTER	Explorar siguiente abonado	0293	85 04
	JMP L5	Ir a L5	0295	4C 51 02
L9	LDA #300	Desconectar KR	0298	A9 00
	STA IMKR		029A	85 02
	ASL		029C	0A
	ASL		029D	0A
	ASL		029E	0A
	ASL		029F	0A
	ORA IMBS		02A0	05 03
	STA KTMBS		02A2	8D 06 04
	LDA #3FD	Indicar en DEVSTATE que KR está libre	02A5	A9 FD
	AND DEVSTATE		02A7	25 09
	STA DEVSTATE		02A9	85 09
	JMP L2		02AB	4C 8A 02
L8	LDA IMAJ	MARCAR OCUPADA LA VÍA A BS	02AB	A5 00
	ORA IMBS	A = IMAJ+IMBJ	02B0	05 03
	STA IMBS		02B2	85 03
	LDA IMKR	Conectar BS	02B4	A5 02
	ASL		02B6	0A
	ASL		02B7	0A
	ASL		02B8	0A
	ASL		02B9	0A
	ORA IMBS		02BA	05 03
	STA KTMBS		02BC	8D 06 04
L10	LDA #300	MARCAR LIBRE LA VÍA A AJ Y BJ	02BF	A9 00
	STA IMAJ		02C1	85 00
	STA IMBJ		02C3	85 01
	LDA #3FB		02C5	A9 FB

	AND DEVSTATE		02C7	25 09
	STA DEVSTATE	Actualizar DEVSTATE	02C9	85 09
	LDA #300		02CB	A9 00
	STA HIBR		02CD	8D 04 10
	JMP L2	Ir a L2	02D0	4C 8A 02
L4'	JMP L4	Viene de \$028E, ir a L4	02D3	4C 3D 03
L6'	JMP L6	Viene de \$025B, ir a L6	02D6	4C FA 02
L7	LDA IMBJ	¿Ha contestado el abonado B?	02D9	A5 01
	AND SUBSTATE	A = IMBJ SUBSTATE	02DB	25 05
	BEQ L11	Si el bit respectivo está en 0 ir a L11	02DD	F0 14
	LDA IMBJ	Marcar ocupada la vía a BS de B	02DF	A5 01
	ORA IMBS	A = IMBS+IMBJ	02E1	05 03
	STA IMBS	Actualizar IMBS	02E3	85 03
	LDA IMKR	Conectar abonado B a BS	02E5	A5 02
	ASL		02E7	0A
	ASL		02E8	0A
	ASL		02E9	0A
	ASL		02EA	0A
	ORA IMBS		02EB	05 03
	STA KTMBS		02ED	8D 06 04
	JMP L10	Ir a L10	02F0	4C BF 02
L11	LDA #300	Borrar SELSUB	02F3	A9 00
	STA SELSUB		02F5	85 08
	JMP L10	Ir a L10	02F7	4C BF 02
L6	LDA POINTER	MARCAR OCUPADO AL	02FA	A5 04
	ORA SUBSTATE	ABONADO	02FC	05 05
	STA SUBSTATE		02FE	85 05
	LDA POINTER	¿Está abonado seleccionado como B?	0300	A5 04
	BOR SELSUB	Bit indicado igual a 0 si abonado está seleccionado como B, si es así ir a L13	0302	45 08
	BEQ L13		0304	F0 30
	LDA #302	¿Está libre KR?	0306	A9 02
	AND DEVSTATE		0308	25 09
	BEQ L12	Si KR está libre, ir a L12	030A	F0 14

	CPX #30A	03BC	E0 0A
	BNE LAZO	03BE	D0 F8
	JMP L0	03F0	4C 42 02
GENDLY	LDX #3 A5	0020	A2 A5
	LDY #3EA	0022	A0 BA
WAIT	DEX	0024	CA
	BNE WAIT	0025	D0 FD
	DEY	0027	88
	BNE WAIT	0028	D0 FA
	SEC	002A	38
	SBC #301	002B	E9 01
	BNE GENDLY	002D	D0 F1
	RTS	002F	60
BLA	LDY #301	0030	A0 01
	LDA POINTER, X	0032	B5 04
	CMP #301	0034	C9 01
	BEQ COPY	0036	F0 0B
	INY	0038	C8
	CMP #302	0039	C9 02
	BEQ COPY	003B	F0 06
	INY	003D	C8
	CMP #304	003E	C9 04
	BEQ COPY	0040	F0 01
	INY	0042	C8
COPY	CPX #304	0043	E0 04
	BEQ KLEINS	0045	F0 03
	STY NUM1	0047	84 0B
	RTS	0049	60
KLEINS	STY NUM2	004A	84 0F
	RTS	004C	60

INTERFAZ DE LÍNEA

OBJETIVOS

- Interpretar el funcionamiento del interfez de línea.
- Verificar los niveles de voltaje de presentes en la línea cuando un abonado cuelga o descuelga su microteléfono.

EQUIPOS A UTILIZAR

- 2 Fuentes B&K reguladas 0-25 VDC / 0-5 VDC
- 1 Fuente Heatkit 0-15 VDC
- 4 Teléfonos
- 1 Módulo de Alimentación Microfónica
- 1 Módulo LI
- 1 Multímetro
- Conectores

PROCEDIMIENTO

1. Realizar las conexiones indicadas en el diagrama 1.
2. Alimentar los teléfonos separadamente con +20 VDC cada uno.
3. Alimentar el módulo LI con ± 12 VDC y +5 VDC en los puntos correspondientes.
4. Medir con el multímetro los niveles de voltaje entre los hilos *a* y *b*. Anotar los resultados en la tabla 1.

ESTADO DEL MICROTELEFONO	V _{ab} (VDC)
Colgado	
Descolgado	

TABLA 1

5. Medir los niveles de voltaje a la salida de cada interfaz de línea y registrar los resultados en la Tabla 2.

ABONADOS	MICROTELEFONO COLGADO	MICROTELEFONO DESCOLGADO
Teléfono 1 (Punto #1)		

Teléfono 2 (Punto #2)		
Teléfono 3 (Punto #3)		
Teléfono 4 (Punto #4)		

TABLA 2

CUESTIONARIO

1. Explique la función de los circuitos LI.
2. Realice un análisis matemático del módulo LI.
3. Formule otra alternativa para la detección del estado del abonado.

GENERADORES DE TONO Y CORRIENTE DE LLAMADA

OBJETIVOS

- Diferenciar los tonos utilizados durante la gestión de una llamada.
- Efectuar la conexión de los diferentes tonos y corriente de llamada a los abonados.
- Interpretar la conexión y desconexión de la corriente de llamada en el módulo 2.

EQUIPOS A UTILIZAR

- 2 Fuentes B&K reguladas 0-25 VDC / 0-5 VDC
- 1 Osciloscopio
- 4 Teléfonos
- 1 Módulo de Alimentación Microfónica
- 1 Módulo de Generadores de Tono y Corriente de Llamada
- 1 Módulo de circuitos Híbridos

PROCEDIMIENTO

1. Realizar las conexiones indicadas en el diagrama 1.
2. Alimentar los teléfonos y el módulo de Generadores de Tono y Corriente de Llamada.
3. Verificar con el osciloscopio las formas de onda y frecuencias de los tonos y la señal de control de llamada. Completar la Tabla 1.

SEÑAL	FORMA DE ONDA	FRECUENCIA (Hz)
Tono de Marcar		
Señal de Control de Llamada		
Tono de Control de Llamada		
Tono de Ocupado		

TABLA 1

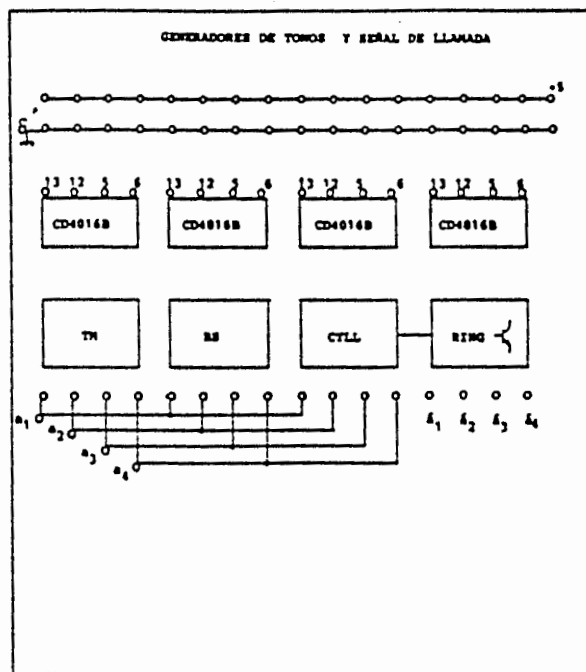
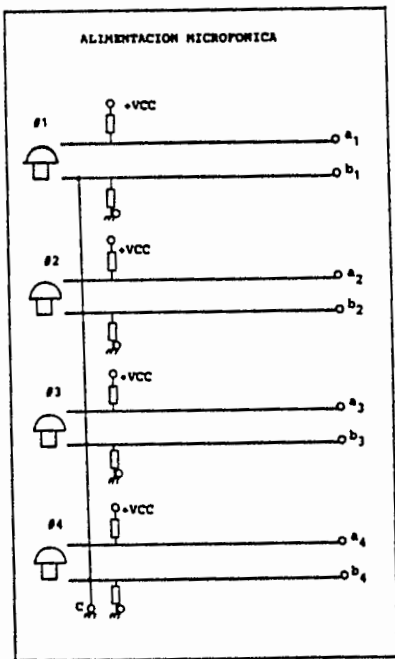
OBSERVACIÓN: *Revisar las conexiones del IC 4016B para determinar los pines de control del mismo que corresponden a los diferentes abonados. Para*

activarlos conectarlos a + V, en caso contrario conectarlos a Tierra.

4. Conectar Tono de Marcar a los abonados (uno a la vez). Descuelgue el microteléfono respectivo para verificar la conexión en forma audible. Asegurarse que al final ningún abonado reciba el tono.
5. Repetir el paso anterior para el resto de las señales..
6. Realizar las conexiones indicadas en el diagrama 2 para conectar el Ring.Mantener desconectado el transformador 110V/30V del Ring.
7. Alimentar el Punto 13 del 4016B (para conectar y desconectar el relé 1 que controla el el Ring) con +5 V y conectar Tono de marcar al abonado 1. Saque conclusiones.
8. Desconectar el Punto 13 de +5 V.
9. Asegurarse que los microteléfonos de todos los abonados estén colgados.Conectar el transformador y conectar el Ring al abonado 1. Luego de un tiempo desconectar. Repetir para los demás abonados.
10. Apagar todas las fuentes de alimentación y desconectar.

CUESTIONARIO

1. ¿Porqué al conectar el Ring se desconecta el resto del circuito?



CIRCUITO RECEPTOR DE DÍGITOS

OBJETIVOS

- Interpretar el funcionamiento del Receptor de Dígitos.
- Visualizar el número del Abonado B en un presentador de siete segmentos.

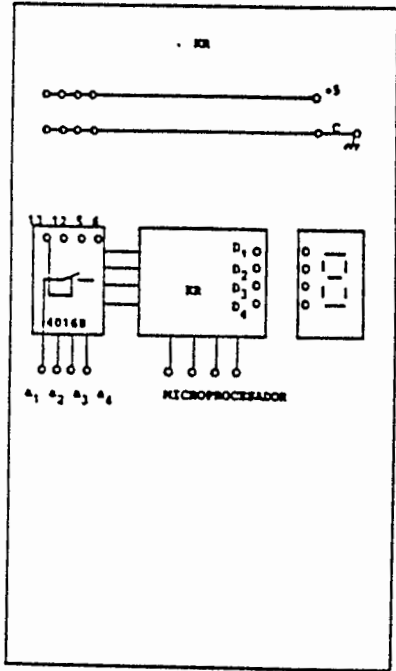
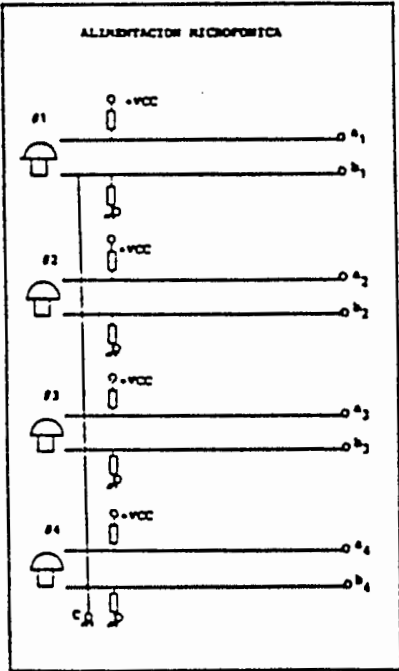
EQUIPOS A UTILIZAR

2 Fuentes B&K reguladas 0-25 VDC / 0-5 VDC
4 Teléfonos
1 Módulo de Alimentación Microfónica
1 Módulo Receptor de Dígitos (KR)
Conectores

PROCEDIMIENTO

1. Conectar los módulos de acuerdo al diagrama 1.
2. Alimentar los teléfonos.
3. Alimentar el módulo KR.
4. Conectar el KR a través del pin de control en el IC 4016B correspondiente al abonado al que se dará servicio.
5. Descolgar el microteléfono y oprimir un dígito. Visualizar dicho dígito en el presentador de siete segmentos. Repetir el procedimiento con otros dígitos.
6. Repetir los pasos 4 y 5 con el resto de abonados.

OBSERVACIÓN: *Si se presentan interferencias, ajustar las frecuencias de captura de los PLL correspondientes por medio de los reóstatos.*



CIRCUITO HÍBRIDO

OBJETIVO

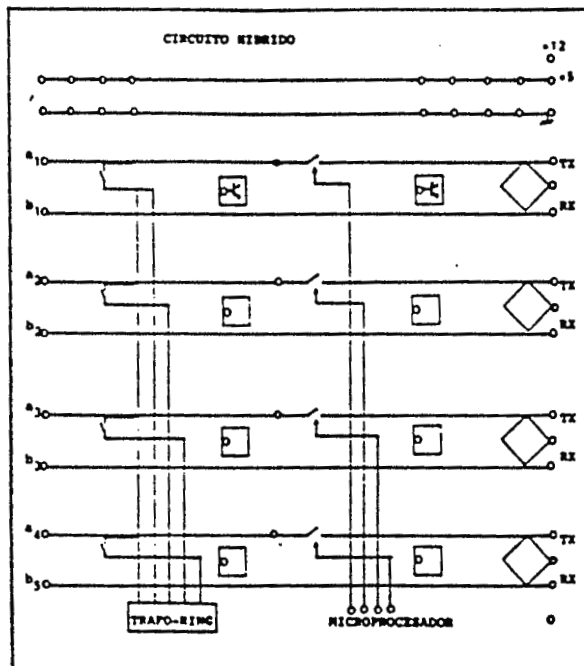
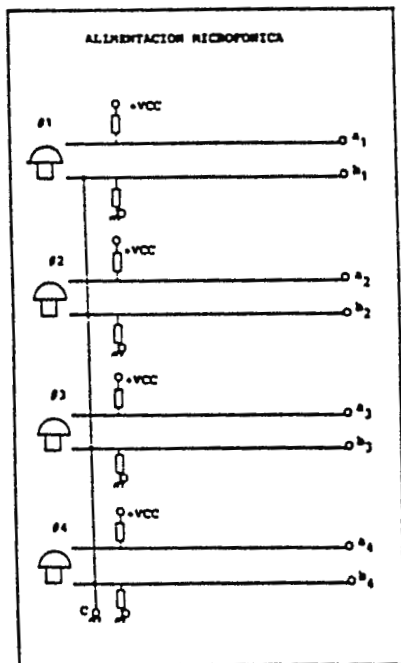
- Verificar la conexión y desconexión del circuito híbrido al circuito del abonado.

EQUIPOS A UTILIZAR

- 2 Fuentes B&K reguladas 0-25 VDC / 0-5 VDC
- 4 Teléfonos
- 1 Osciloscopio
- 1 Generador de Audio
- 1 Módulo de Alimentación Microfónica
- 1 Módulo de Circuitos Híbridos
- Conectores

PROCEDIMIENTO

1. Conectar los módulos de acuerdo al diagrama 1.
2. Alimentar los teléfonos.
3. Alimentar el módulo de selección del circuito híbrido a utilizar.
4. Conectar el circuito híbrido correspondiente al abonado 1 por medio del relé.
5. Conectar el osciloscopio en la salida del circuito híbrido correspondiente a la transmisión del audio.
6. Hablar en el teléfono del abonado 1 y verificar la presencia de las señales de voz mediante el osciloscopio.
7. Repetir los pasos 4, 5 y 6 para los demás abonados.
8. Ajustar en el Generador de Audio una señal sinusoidal de $4 V_{pp}$ y 1 kHz. Inyectar dicha señal en la entrada analógica del abonado 1 y verificarla en forma audible en el microteléfono.
9. Verificar el paso anterior conectando el osciloscopio entre los hilos *a* y *b* del abonado correspondiente.
10. Repetir los dos pasos anteriores para los demás abonados.



FILTRAJE Y TEMPORIZACIÓN

OBJETIVOS

- Determinar el funcionamiento del filtro PCM asociado al CODEC.
- Determinar las señales de tiempo y la sincronización requerida por los circuitos CODEC 1 y CODEC 2.

EQUIPOS A UTILIZAR

1 Fuente Lab-Volt ± 15 VDC, +5 VDC
1 Generador Doble de Audio Lab-Volt
1 Módulo PCM Lab-Volt
1 Osciloscopio
Conectores

PROCEDIMIENTO

PARTE 1

1. Conectar el circuito que se muestra en la figura 1. Energizar el módulo PCM.
2. Ajustar el generador de AF para obtener una señal sinusoidal de 1 kHz y 4 V_{PP}.
¿Qué representa la señal de J₁₃?
3. Conectar el canal 2 del osciloscopio en J₁₄. Observar y describir dicha señal.
4. Ajustar la frecuencia del generador de AF para obtener una señal de 100 Hz. Observar dicha señal en J₁₄. Repetir este procedimiento para señales de 200 Hz, 3.4 kHz y 10 kHz. Registrar los voltajes pico a pico para cada frecuencia:

Para 100 Hz: _____ V_{PP}
 Para 200 Hz: _____ V_{PP}
 Para 3.4 kHz: _____ V_{PP}
 Para 10 kHz: _____ V_{PP}

5. Compare las frecuencias y los voltajes de la señal presente en J_{14} . ¿Cuál es la función del filtro de transmisión PCM y porqué exhibe esta respuesta en frecuencia?
6. Conectar el generador de AF y la sonda del canal 1 del osciloscopio en la entrada J_{19} del filtro de recepción. Ajustar el generador de AF para obtener una señal de 20 Hz y 6 V_{PP} en J_{19} . ¿Qué representa la señal presente en ese punto?
7. Conectar la sonda del canal 2 en J_{20} . Ajustar la frecuencia del generador de AF para obtener una señal de 1 kHz en J_{20} . Observar y describir esa señal. Repetir el procedimiento para señales de 3.4 kHz y 5 kHz. Registrar los voltajes pico a pico para cada frecuencia:

Para 1 kHz: _____ V_{PP}
 Para 3.4 kHz: _____ V_{PP}
 Para 5 kHz: _____ V_{PP}

8. Comparar las frecuencias y voltajes de las señales presentes en J_{20} . ¿Cuál es la función del filtro de recepción PCM y porqué exhibe esta respuesta en frecuencia?

PARTE 2

9. Conectar el circuito que se muestra en la figura 2. Conectar la sonda del canal 1 del osciloscopio en J_{22} . Registrar la frecuencia de dicha señal:

$$f_{J_{22}} = \text{_____ kHz}$$

¿Qué representa la señal en ese punto?

10. Conectar la sonda del canal 2 del osciloscopio en J_{34} . Registrar la frecuencia de dicha señal:

$$f_{J_{34}} = \text{_____ kHz}$$

¿Qué representa la señal en ese punto?

11. ¿Cómo se relacionan las señales J_{22} y J_{34} ?

Para 100 Hz: _____ V_{PP}
 Para 200 Hz: _____ V_{PP}
 Para 3.4 kHz: _____ V_{PP}
 Para 10 kHz: _____ V_{PP}

5. Compare las frecuencias y los voltajes de la señal presente en J_{14} . ¿Cuál es la función del filtro de transmisión PCM y porqué exhibe esta respuesta en frecuencia?
6. Conectar el generador de AF y la sonda del canal 1 del osciloscopio en la entrada J_{19} del filtro de recepción. Ajustar el generador de AF para obtener una señal de 20 Hz y 6 V_{PP} en J_{19} . ¿Qué representa la señal presente en ese punto?
7. Conectar la sonda del canal 2 en J_{20} . Ajustar la frecuencia del generador de AF para obtener una señal de 1 kHz en J_{20} . Observar y describir esa señal. Repetir el procedimiento para señales de 3.4 kHz y 5 kHz. Registrar los voltajes pico a pico para cada frecuencia:

Para 1 kHz: _____ V_{PP}
 Para 3.4 kHz: _____ V_{PP}
 Para 5 kHz: _____ V_{PP}

8. Comparar las frecuencias y voltajes de las señales presentes en J_{20} . ¿Cuál es la función del filtro de recepción PCM y porqué exhibe esta respuesta en frecuencia?

PARTE 2

9. Conectar el circuito que se muestra en la figura 2. Conectar la sonda del canal 1 del osciloscopio en J_{22} . Registrar la frecuencia de dicha señal:

$$f_{J22} = \text{_____ kHz}$$

¿Qué representa la señal en ese punto?

10. Conectar la sonda del canal 2 del osciloscopio en J_{34} . Registrar la frecuencia de dicha señal:

$$f_{J34} = \text{_____ kHz}$$

¿Qué representa la señal en ese punto?

11. ¿Cómo se relacionan las señales J_{22} y J_{34} ?

12. Conectar la sonda del canal 1 del osciloscopio en J_{21} . Registrar la frecuencia de dicha señal:

$$f_{J_{21}} = \text{_____ kHz}$$

¿Qué representa la señal en ese punto?

13. Conectar la sonda del canal 2 del osciloscopio en J_{33} . Registrar la frecuencia de dicha señal:

$$f_{J_{33}} = \text{_____ MHz}$$

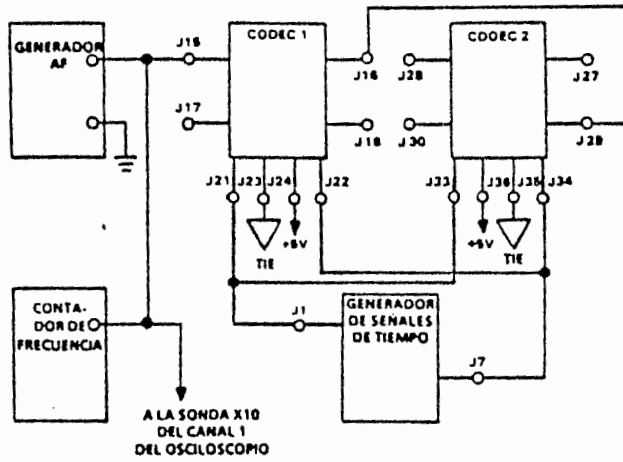
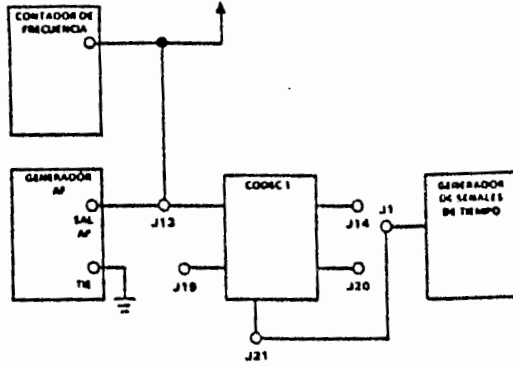
¿Qué representa la señal en ese punto?

14. ¿Cómo se relacionan las señales J_{21} y J_{33} ?

15. Graduar la velocidad de barrido del osciloscopio en $1 \mu\text{s/cm}$. Conectar la sonda del canal 1 en J_{34} . Activar el osciloscopio en el canal 1 y disponer en NORMAL y en pendiente positiva. Observar las señales en J_{33} y J_{34} . ¿Dónde comienza la señal de J_{33} ?

16. ¿Podría usarse la señal de J_{33} en un sistema PCM de dos canales? Explique.

A LA SONDA X10
DEL CANAL 1
DEL OSCILOSCOPIO



ETAPA ESPACIAL

OBJETIVO

- Verificar experimentalmente la selección de los CODEC's por medio de la etapa espacial.

EQUIPOS A UTILIZAR

- 1 Fuente Lab-Volt reguladas ± 15 VDC, ± 5 VDC
- 1 Osciloscopio
- 1 Módulo de Etapa Espacial
- 2 Módulos PCM Lab-Volt
- 1 Generador Doble de Audio Lab-Volt
- Conectores

PROCEDIMIENTO

1. Alimentar el módulo de la Etapa Espacial con +5 VDC.
2. Aplicar un nivel lógico alto (dato) a la entrada etiquetada *CODEC1*. De acuerdo a la Tabla 1, direccionar los multiplexores de manera que este dato aparezca en la salida del multiplexor 3.
3. Repetir el procedimiento anterior con cualquier dato de entrada para las diferentes combinaciones presentadas en la Tabla 1.
4. Conectar los módulos de acuerdo al diagrama 1.
5. Ajustar la salida A del generador doble de audio (abonado A) para que entregue una señal sinusoidal de $4 V_{pp}$ y 1 kHz y la salida B (abonado B) para que entregue una señal triangular de $4 V_{pp}$ y 500 Hz.
6. Simular una conversación de acuerdo a la Tabla 1 utilizando las señales de audio del paso anterior.
7. Verificar la transmisión y recepción de las señales por medio del osciloscopio en los puntos correspondientes de los módulos PCM. Sacar conclusiones.

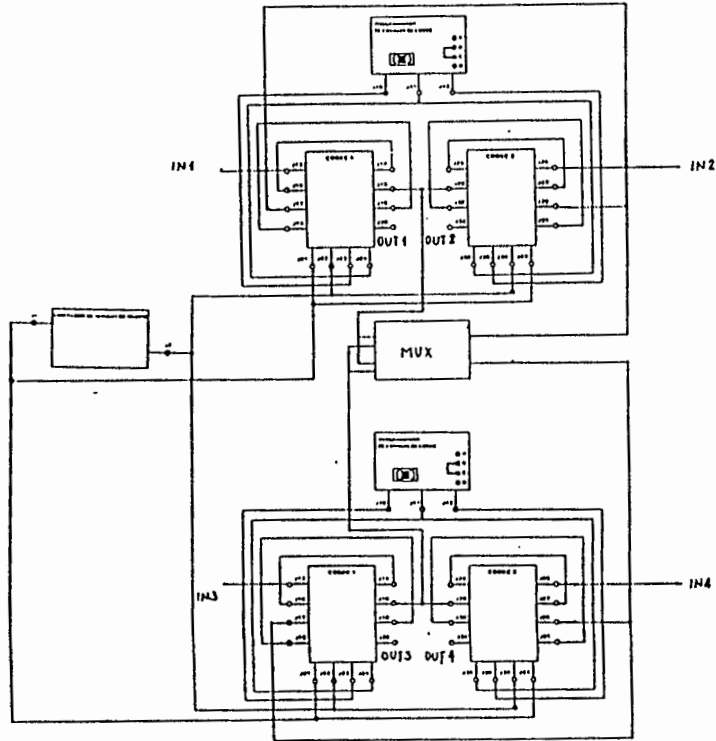
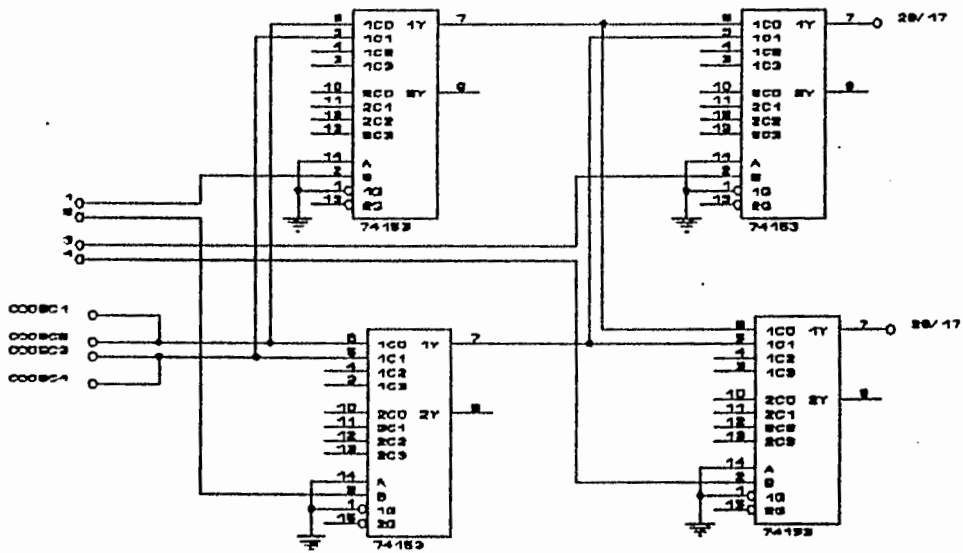
ABONADOS A ENLAZAR	ESTADO DEL BIT B DE DIRECCIONAMIENTO			
	MUX 1	MUX 2	MUX 3	MUX 4
1 y 2	0	X	0	X

1 y 3	0	1	1	0
1 y 4	0	1	1	0
2 y 3	0	1	1	0
2 y 4	0	1	1	0
3 y 4	X	0	X	0

TABLA 1

CUESTIONARIO

1. ¿Qué ocurriría con el direccionamiento si se invierte uno de los bits de selección de uno de los multiplexores? Analice un caso particular y justifíquelo.



TRANSMISIÓN SIMULTÁNEA PCM

OBJETIVO

- Realizar una transmisión simultánea por división de tiempo de dos canales para comunicación PCM duplex utilizando señales de audio.

EQUIPOS A UTILIZAR

- 1 Fuente Lab-Volt ± 15 VDC, +5 VDC
- 1 Módulo PCM Lab-Volt
- 1 Generador Doble de Audio Lab-Volt
- 1 Osciloscopio
- Conectores

PROCEDIMIENTO

1. Conectar el circuito que se muestra en la figura 1.
2. Ajustar el generador AF para producir una señal senoidal de 800 Hz y $3V_{pp}$ en J_{13} . Utilizar la Tabla 1 para deshabilitar los CODEC's 1 y 2.
3. Medir el voltaje en J_{16} utilizando el osciloscopio.
4. Disponer S_1 para programar el segmento de tiempo 1 para el codificador del CODEC 1. Observar y describir la señal presente en el punto J_{16} .
5. Disponer S_2 para programar el segmento de tiempo 1 para el decodificador del CODEC 2. Observar y comparar las señales en J_{13} y J_{32} .
6. Disponer S_2 para programar el decodificador del CODEC 2 para los segmentos de tiempo 3, 5 y 7. Observar las señales en J_{32} y registrar los resultados:

SEGMENTO DE TIEMPO

3
5
7

V_{B2}

¿Cuál es la relación entre los segmentos de tiempo del codificador del CODEC 1 y los del decodificador del CODEC 2?

PARA PROGRAMAR	TIEMPO	1. ESTADO DE S _i				2. OPRIMIR PROGRAMA	
		C ₁	C ₂	C ₃	C ₄		
A. CODECI desactivado	-	1	1	0	0		
B. Codificador CODECI	TS ₁	0	1	0	0		
	TS ₂	0	1	0	1		
	TS ₃	0	1	1	0		
	TS ₄	0	1	1	1		
C. Decodificador CODECI	TS ₁	1	0	0	0		
	TS ₂	1	0	0	1		
	TS ₃	1	0	1	0		
	TS ₄	1	0	1	1		
PARA PROGRAMAR	TIEMPO	1. ESTADO DE S _i					2. OPRIMIR PROGRAMA
		C ₁	C ₂	C ₃	C ₄		
A. CODECI desactivado	-	1	1	0	0		
	TS ₁	0	1	0	0		
	TS ₂	0	1	0	1		
	TS ₃	0	1	1	0		
	TS ₄	0	1	1	1		
	TS ₁	1	0	0	0		
	TS ₂	1	0	0	1		
	TS ₃	1	0	1	0		
	TS ₄	1	0	1	1		

TABLA 1

7. Disponer S₁ y S₂ para deshabilitar los CODEC's 1 y 2. Ajustar el generador de AF para suministrar una señal sinusoidal de 800 Hz y 3 V_{pp} en J₂₅. Con la ayuda del osciloscopio, ¿qué representa la señal en J₂₅?
8. Medir con el osciloscopio el voltaje de la señal presente en J₂₈. Disponer S₂ para programar el codificador del CODEC 2 para el segmento de tiempo 3. Observar y describir la señal en J₂₈.
9. Disponer S₁ para programar el decodificador del CODEC 1 para el segmento de tiempo 3. Observar y describir las señales en J₂₀ y J₂₅.
10. Disponer S₁ para programar el decodificador del CODEC 1 para los segmentos de tiempo 1, 5 y 7. Observar las señales en J₂₀ y registrar los resultados:

SEGMENTO DE TIEMPO

1
5
7

V_{J20}

¿Cuál es la relación entre los segmentos de tiempo del codificador del CODEC 2 y los del decodificador del CODEC 1?

11. Disponer S₁ para programar el decodificador del CODEC 1 para el segmento de tiempo 3. Conectar J₁₃ con J₂₀. Conectar el canal 1 del osciloscopio a J₁₃ y la sonda del canal 2 a J₂₅. Observar y registrar el voltaje de las señales en J₁₃ y J₂₅.

$$V_{J13} = \frac{\quad}{\quad} V_{PP}$$

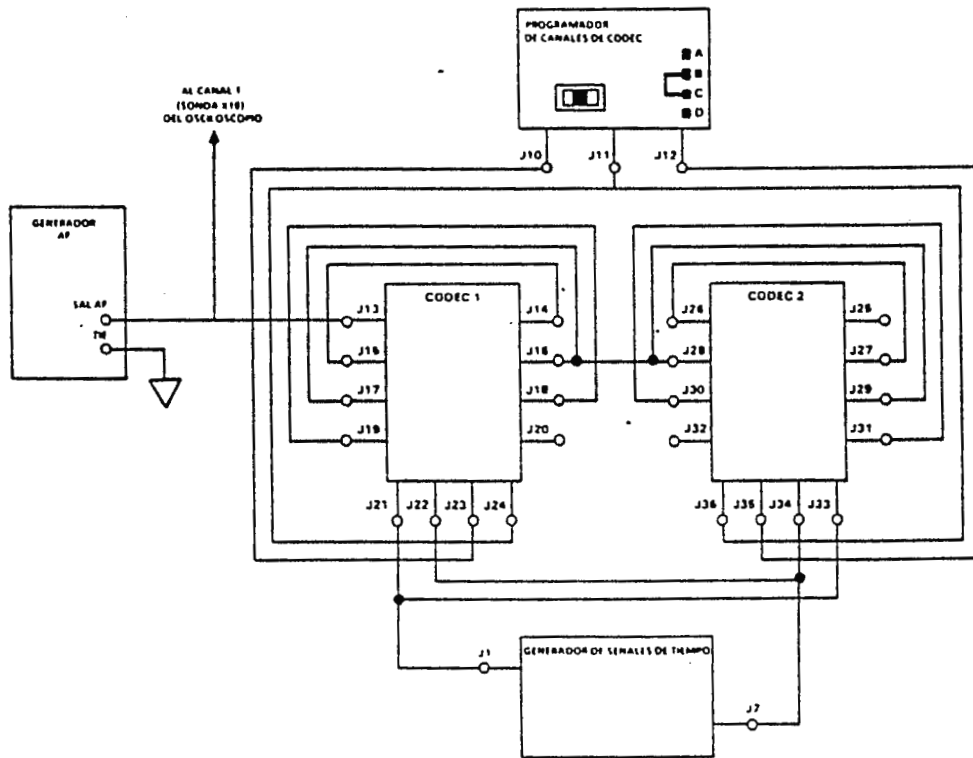
$$V_{J25} = \frac{\quad}{\quad} V_{PP}$$

12. Programar el codificador del CODEC 1 y el decodificador del CODEC 2 para el segmento de tiempo 1. Conectar el canal 1 del osciloscopio a J_{20} y la del canal 2 a J_{32} . Comparar las señales en J_{20} y J_{32} con las señales que se encuentran en J_{31} y J_{25} . ¿Se encuentra el sistema en funcionamiento duplex?

13. Programar el decodificador del CODEC 1 y el decodificador del CODEC 2 para el segmento de tiempo 3. Observar las señales en J_{20} y J_{32} . ¿Porqué están distorsionadas dichas señales?

CUESTIONARIO

1. Proponga modificaciones en las conexiones en el circuito de la figura 1 para un funcionamiento duplex sin distorsión para el caso del procedimiento 13.



ESTABLECIMIENTO MANUAL DE LLAMADA

OBJETIVOS

- Establecer una conversación telefónica entre los abonados 3 y 4 en forma manual.
- Establecer una conversación telefónica entre los abonados 2 y 4 en forma manual.

EQUIPOS A UTILIZAR

- 3 Fuentes B&K reguladas 0-25 VDC / 0-5 VDC
- 1 Fuente Lab-Volt ± 15 VDC, +5 VDC
- 4 Teléfonos
- 1 Osciloscopio
- 1 Módulo de Alimentación Microfónica
- 1 Módulo LI
- 1 Módulo KR
- 1 Módulo de Circuitos Híbridos
- 1 Módulo de Etapa Espacial
- 2 Módulos PCM Lab-Volt
- 1 Módulo de Generadores de Tono y Señal de Control de Llamada
- Conectores

PROCEDIMIENTO

PARTE 1:

1. Bosquejar el algoritmo de gestión de llamada entre el abonado 3 (A) y 4 (B).
2. Conectar los módulos de acuerdo al diagrama 1.
3. Alimentar los módulos con sus correspondientes voltajes.
4. Direccional la etapa espacial de acuerdo a la Tabla 1 mostrada en la Guía #6 para establecer la conversación entre los abonados arriba citados.
5. Programar los CODEC's de forma que el abonado 3 transmita en el intervalo de tiempo 5 y el abonado 4 en el 7. Para ello utilizar la Tabla de Programación de Etapa Temporal mostrada en la Guía #7.
6. Siguiendo el algoritmo desarrollado en el procedimiento 1, proceder a realizar los pasos de éste en forma ordenada hasta entablar la comunicación entre los abonados.
7. Programar el CODEC3 para que transmita en el intervalo de tiempo 3. Observar lo

que sucede y sacar conclusiones.

8. Programar nuevamente el CODEC3 para que transmita en el intervalo de tiempo 5. Observar lo que sucede y sacar conclusiones.

9. Cambiar el direccionamiento en la etapa espacial, observar lo sucedido y sacar conclusiones.

PARTE 2:

10. Repetir la Parte 1 de este procedimiento para gestar la comunicación entre los abonados 2 (A) y (4).

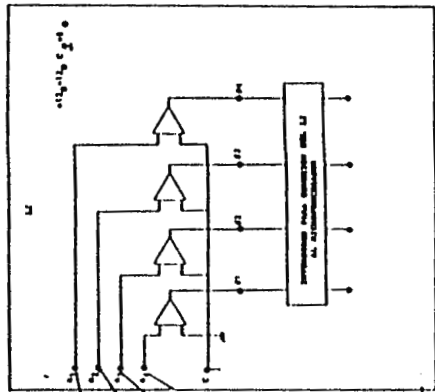
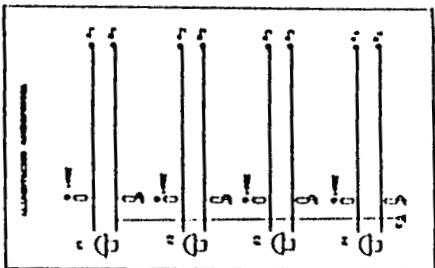
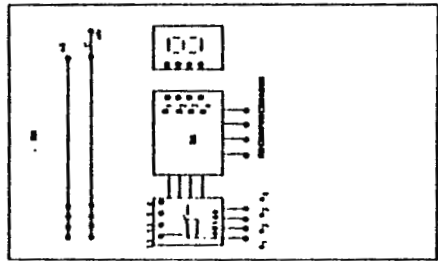
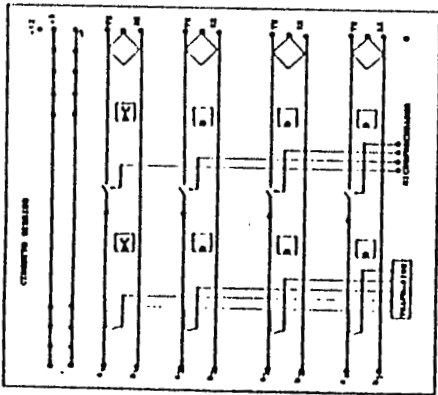
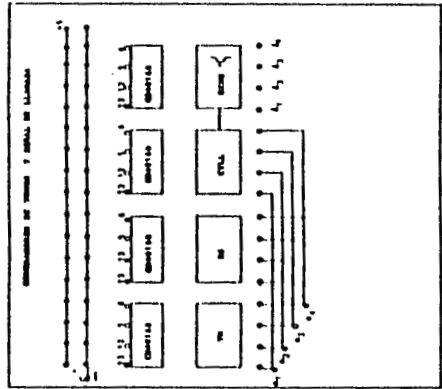
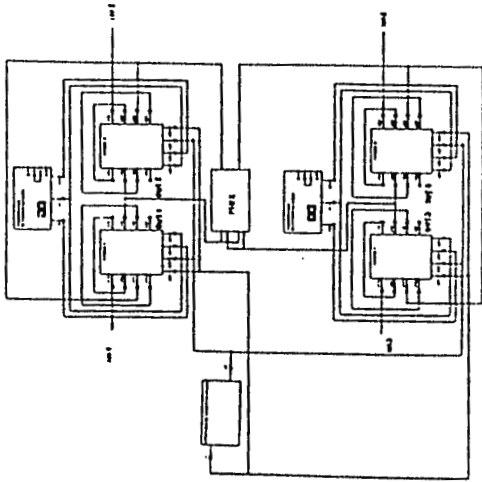
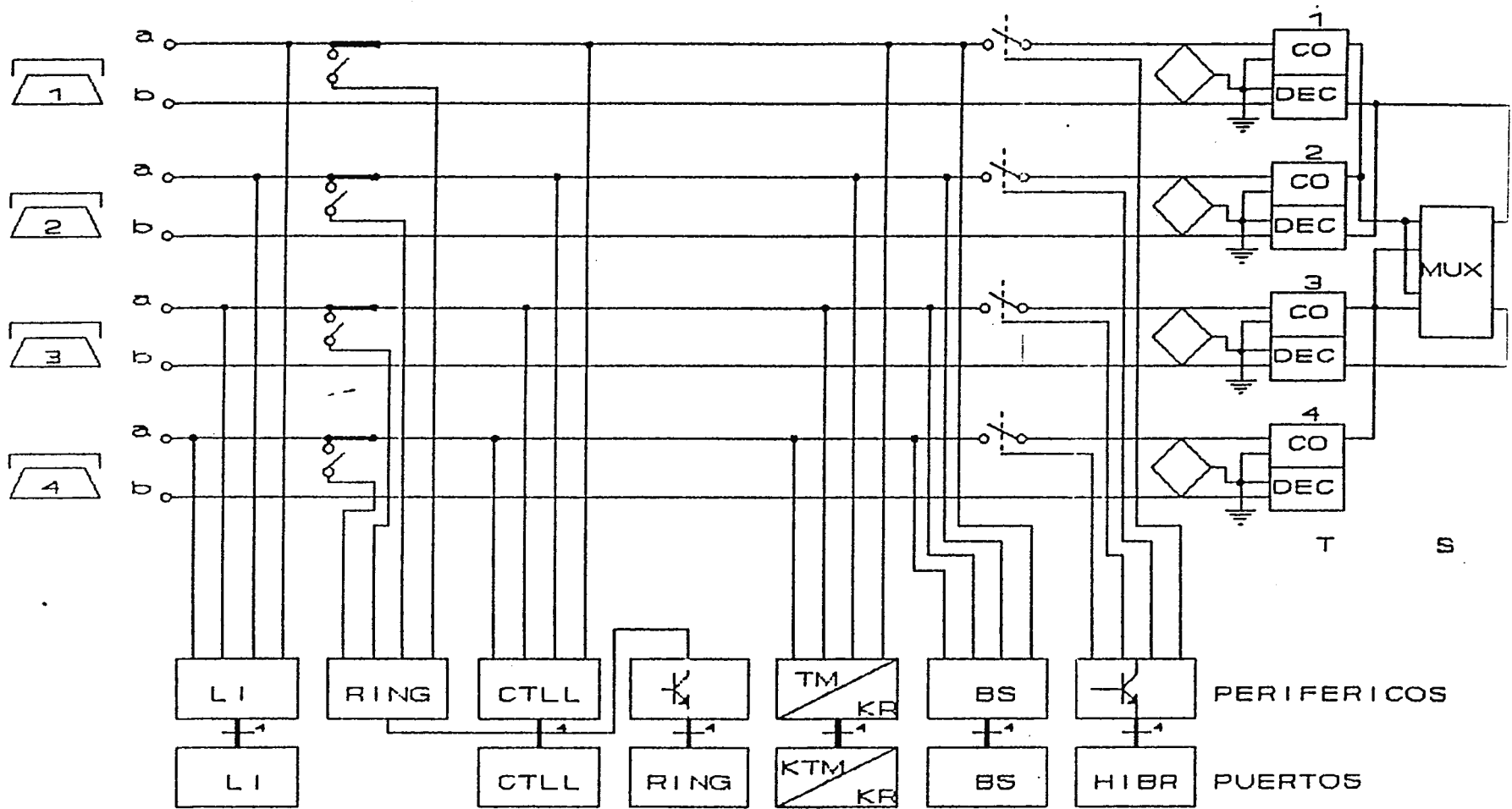


DIAGRAMA COMPLETO



ESTABLECIMIENTO AUTOMÁTICO DE LLAMADA

OBJETIVOS

- Establecer una conversación telefónica entre los abonados 1 y 2 en forma automática.
- Establecer una conversación telefónica entre los abonados 1 y 3 en forma automática.

EQUIPOS A UTILIZAR

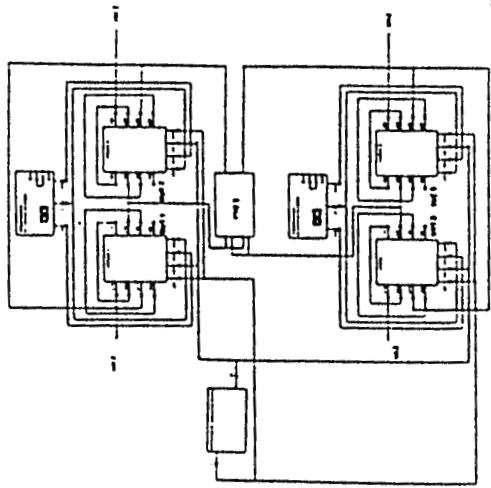
3 Fuentes B&K reguladas 0-25 VDC / 0-5 VDC
1 Fuente Lab-Volt ± 15 VDC, +5 VDC
4 Teléfonos
1 Osciloscopio
1 Módulo de Alimentación Microfónica
1 Módulo LI
1 Módulo KR
1 Módulo de Circuitos Híbridos
1 Módulo de Etapa Espacial
2 Módulos PCM Lab-Volt
1 Módulo de Generadores de Tono y Señal de Control de Llamada
1 Entrenador Lab-Volt en Microprocesadores
1 Módulo de Puertos
1 Módulo de Tasación
Conectores

PROCEDIMIENTO

1. Conectar los módulos de acuerdo al diagrama 1.
2. Activar el módulo de entrenamiento en Microprocesadores y ejecutar el programa de control.
3. Direccional la etapa espacial de acuerdo a la Tabla 1 mostrada en la Guía #6 para establecer una conversación entre el abonado 1 (A) y 2 (B).
4. Alimentar los diferentes módulos con sus respectivos voltajes.

5. Iniciar el proceso de llamada¹.
6. Al finalizar la conversación leer el contenido de la dirección \$000E para visualizar en los presentadores del entrenador en Microprocesadores el número del abonado A; luego hacer lo mismo con la localidad \$000F para visualizar el número del abonado B.
7. Si la conversación dura menos de dos minutos, leer en los presentadores del módulo de tasación el conteo de impulsos que simula la tasación de una llamada.
8. Repetir los pasos necesarios para gestar una conversación entre el abonado 1 (A) y el abonado 3 (B).

¹ El abonado B debe responder en un tiempo menor a 2 s. Se recomienda hacerlo justo después que el timbre suene dos veces.



MP

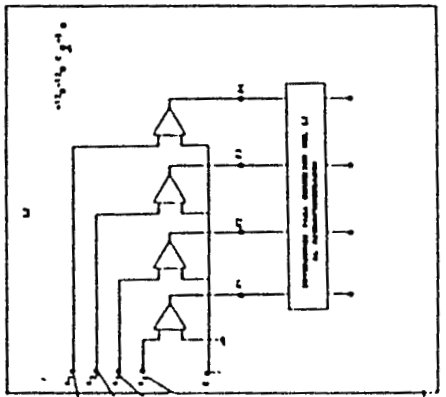
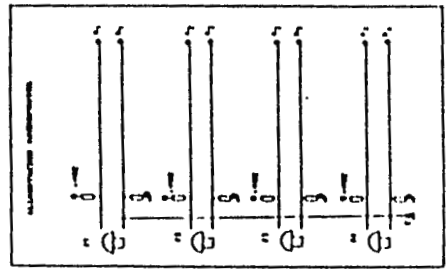
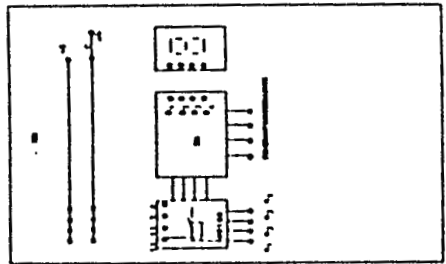
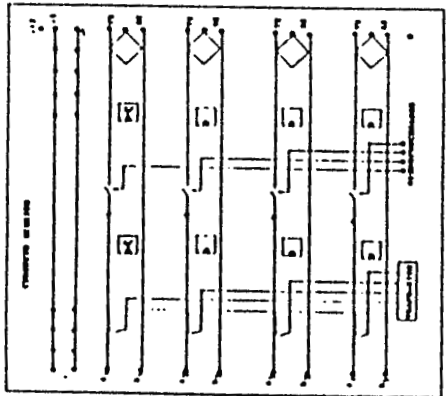
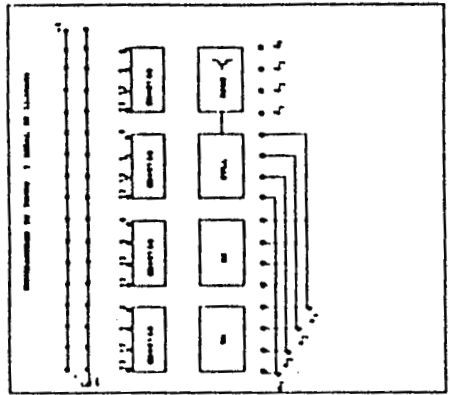


 TABLA 2. APZ-RP, EMRP

	RP	EMRP
MEMORIA DE DATOS	R/W 4Kx8	PS+DS=128Kx8 R/W
MEMORIA DE PROGRAMAS	PROM 16Kx8 (R/W OCASIONALMENTE) EL NUEVO RP SOLO UTILIZA R/W	
MEMORIA DE MICROINSTRUCCIONES	512x12. (PROM) NUEVO RP UTILIZA MICROPROCE- SADORES	NO HAY. MICROPROCESADORES M6809. TM
CANTIDAD DE EM (max)	16 EM/RP (EN ALGUNOS CASOS 64)	GRUPOS DE 32 EMRP max EN PROCESAMIENTO DISTRIBUIDO.
BLOQUES FUNCIONALES EN LOGICIA L REGIONAL	7/RP	MAXIMO 128 BLOQUES FUNCIONALES DISTRI- BUIDOS NO PARALELAMENTE EN UN MAXIMO DE 32 EMRP

 TABLA 3. APZ-I/O

DISPOSITIVOS I06-3:	IMPRESORAS, TERMINAL DE PANTALLA, DISPOSITIVOS DE CARGADO DE CINTA. CINTA MAGNETICA 2400 O 1200 PIES.
DISPOSITIVOS I06-11:	ADEMAS LECTORAS DE DISCO DURO Y BLANCO. MODEMS, COMPUTADORES PERSONALES.
LENGUAJE HOMBRE MAQUINA:	- POR COMANDOS SEGUN CCITT XML. I06-3 - POR MENU EN PANTALLA. I06-11

 TABLA 4. PROGRAMACION

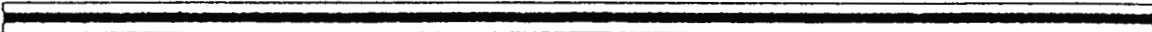










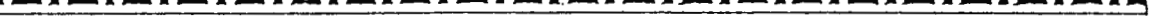
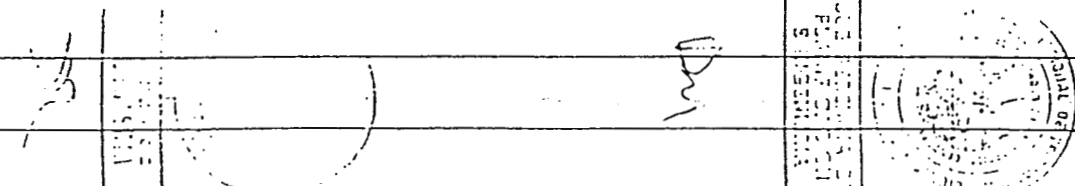
	RP	EMRP	CP
LENGUAJE BAJO NIVEL	ASA-R	M6809-6800	ASA-C
REPERTORIO DE INSTRUCCIONES DE ENSAMBLE:	60	59	120
LONGITUD DE INSTRUCCION	8-32 BITS	8-40 BITS	8-40 BITS
LONGITUD DE MICROINSTRUCCION	12 BITS	NO HAY	23-40-104 BITS SEGUN APZ
CANTIDAD DE ANIDAMIENTOS PER- MITIDOS EN LENGUAJE DE EX- SAMBLE:	4	STACK VARIABLE	32
LENGUAJE DE ALTO NIVEL ESTRUC- TURADO:	NO	PLEI-M	PLEI-C

TIPOS DE VARIABLES EN PLEI: NUMERICAS, SIMBOLICAS, DE CADENA (STRING), ALMACENADAS, TEMPORALES,
RECARGABLES, NORMALES, DUP, CLEAR. TAMAZO= 1,2,4,8,...128, ARREGLOS DE
UNA DIMENSION, HASTA CON 32 COMPONENTES INDICADOS.

ANTEL

CADENCIA DE SEÑALES ACÚSTICAS

CUADRO 2

TIPO DE TONO	C A D E N C I A	Hz
INVITACION A MARCAR	CONTINUO 	425
CONTROL DE LLAMADA	12-469 	425
OCUPADO	0.32-0.32 	425
CONGESTION	0.32-0.32 	425
ESPECIAL DE INFORMACION	3x0.33+100 	950/1400/1800
2ª INVITACION A MARCAR	CONTINUO 	425
TONO ESPECIAL DE MARCACION.	0.40-0.04 	425
DE AVISO	0.33-150 	1400
DE INTERVENCION	0.2-0.2-0.5-0.2 	425
INDICACION DE LLAMADA EN ESPERA.	0.2-0.6 	425
CORRIENTE DE LLAMADA (90V.)	12-469 	425
DE BLOQUEO	0.167-0.167-0.5-0.167 	425
<div data-bbox="430 1321 798 1529"> <p><input checked="" type="checkbox"/> EMISION DE TONO</p> <p><input type="checkbox"/> SILENCIO</p> </div>		

ANTEL S.A. (S.A.)
 C.A. 1954-1955


38

ANTEL S.A. (S.A.)
 C.A. 1954-1955

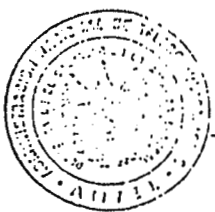
CARACTERISTICAS DE SEÑALES ACUSTICAS

APLICACION DEL TONO	FRECUENCIAS NOMINALES (Hz.)	TOLERANCIA DE LAS FRECUENCIAS NOMINALES (%)	CADENCIA		NIVEL GENERACION DIGITAL (DBMO)
			PERIODO DE EMISION (Seg.)	PERIODO DE SILENCIO. (Seg.)	
Invitación a marcar.	425	± 3.5 %	Tono continuo.	--	0 dBmO
Control de llamada.	425	± 3.5 %	1.20	4.64	0 dBmO
Ocupado	425	± 3.5 %	0.32	0.32	0 dBmO
Congestión	425	± 3.5 %	0.32	0.32	-5 dBmO
Especial de información	F1 = 950	± 5.2 %	0.33	1.0	0 dBmO
	F2 = 1400	± 3.6 %	0.33		0 dBmO
	F3 = 1800	± 2.8 %	f1 f2 f3		0.32
2a. invitación a marcar (en caso de centrales privadas PABX)	425	± 3.5 %	Tono continuo.	--	0 dBmO
Tono especial de marcación.	425	± 3.5 %	0.40	0.04	0 dBmO
De aviso	1400	± 1.5 %	0.35	15.0	-5 dBmO
De intervención	425	± 3.5 %	0.20	0.20	-5 dBmO
Indicación de llamada en espera.	425	± 3.5 %	0.50	0.20	-5 dBmO
			0.20	0.60	-5 dBmO
Corriente de llamada 90 V.	25	± 5 %	1.20	4.69	-10 dBmO
De bloqueo	425	± 3.5 %	0.167	0.167	-10 dBmO
			0.50	0.167	-10 dBmO


DM



SUB GERENCIA DE PLANIFICACION E INGENIERIA



DIVISION DE INGENIERIA



000116

W

DIRECCION GENERAL DE TELECOMUNICACIONES
DIVISION DE INGENIERIA

2N2218, AS, 2N2219, AS, 2N2221, A(SILICON)

2N2222, A, 2N5581, 2N5582

NPN SILICON ANNULAR HERMETIC TRANSISTORS

widely used "Industry Standard" transistors for applications as medium-speed switches and as amplifiers from audio to VHF frequencies.

- DC Current Gain Specified - 1.0 to 500 mAdc
- Low Collector-Emitter Saturation Voltage -
 - $V_{CE(sat)}$ @ $I_C = 500$ mAdc
 - 1.6 Vdc (Max) - Non A Suffix
 - 1.0 Vdc (Max) - A Suffix
- High Current-Gain-Bandwidth Product -
 - $f_T = 250$ MHz (Min) @ $I_C = 20$ mAdc - All Types Except
 - $= 300$ MHz (Min) @ $I_C = 20$ mAdc - 2N2219A, 2N2222A, 2N5582
- Complements to PNP 2N2904, A thru 2N2907, A
- JAN, JTX Available in all devices
- JTXV Available on 2N2222, A Series
- 2N2218 and 2N2219 available in TO 39 Package With 1/2" Leads (1)

NPN SILICON SWITCHING AND AMPLIFIER TRANSISTORS

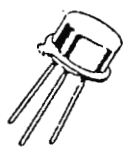
SELECTION GUIDE

Device Type	Characteristic			Package
	V_{CE0} $I_C = 10$ mAdc Volts	$I_C = 150$ mAdc Min/Max	h_{FE} $I_C = 500$ mAdc Min	
2N2218 2N2219	30	40/120 100/300	20 30	TO 5
2N2221 2N2222	30	40/120 100/300	20 30	TO 18
2N5581 2N5582	40	40/120 100/300	25 40	TO 46
2N2218A 2N2219A	30	40/120 100/300	25 40	TO 5
2N2221A 2N2222A	40	40/120 100/300	25 40	TO 18


***MAXIMUM RATINGS**

Rating	Symbol	2N2218 2N2219 2N2221 2N2222	2N2218A 2N2219A 2N2221A 2N2222A	2N5581 2N5582	Unit
Collector-Emitter Voltage	V_{CE0}	30	40	40	Vdc
Collector-Base Voltage	V_{CB}	60	75	75	Vdc
Emitter-Base Voltage	V_{EB}	5.0	6.0	6.0	Vdc
Collector Current - Continuous	I_C	800	800	800**	mAdc
		2N2218, A 2N2219, A	2N2221, A 2N2222, A	2N5581 2N5582	
Total Device Dissipation @ $T_A = 25^\circ C$ Derate above $25^\circ C$	P_D	0.8 5.33	0.5 3.33	0.5 3.33	Watts mW/ $^\circ C$
Total Device Dissipation @ $T_C = 25^\circ C$ Derate above $25^\circ C$	P_D	3.0 20	1.8 12	2.0 11.43	Watts mW/ $^\circ C$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +200			$^\circ C$

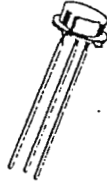
* Indicates JEDEC Registered Data.
** Motorola Guarantees this Data in Addition to JEDEC Registered Data



CASE 79-02
TO 39
2N2218, A
2N2219, A



CASE 72-03
TO 18
2N2221, A
2N2222, A



CASE 76-03
TO 46
2N5581
2N5582

TRICAL CHARACTERISTICS (Continued)

Characteristic	Symbol	Min	Max	Unit
SIGNAL CHARACTERISTICS				
Gain-Bandwidth Product(2) 20 mAdc, V _{CE} = 20 Vdc, f = 100 MHz	f _T	250 300	- -	MHz
Capacitance(3) - 10 Vdc, I _E = 0, f = 100 kHz	C _{ob}	-	8.0	pF
Capacitance(3) - 0.5 Vdc, I _C = 0, f = 100 kHz	C _{ib}	- -	30 25	pF
Impedance 0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz	h _{ie}	1.0 2.0	3.5 8.0	k ohms
0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz		0.2 0.25	1.0 1.25	
Feedback Ratio 0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz	h _{re}	- -	5.0 8.0	X 10 ⁻⁴
0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz		- -	2.5 4.0	
Small Current Gain 0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz	h _{fe}	30 50	150 300	-
1 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz		50 75	300 375	
Resistance 0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz	h _{oe}	3.0 5.0	15 35	μmhos
1 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz		10 25	100 200	
Base Time Constant 1 mAdc, V _{CB} = 20 vdc, f = 31.8 kHz	t _b C _c	-	150	ps
Noise 10 μAdc, V _{CE} = 10 Vdc, 1k ohm, f = 1.0 kHz	NF	-	4.0	dB

3 CHARACTERISTICS (A Suffix, 2N5581 and 2N5582)

(V _{CC} = 30 Vdc, V _{RE(off)} = 0.5 Vdc, I _C = 150 mAdc, I _{B1} = 15 mAdc) (Figure 14)	t _d	-	10	ns
	t _r	-	25	ns
(V _{CC} = 30 Vdc, I _C = 150 mAdc, I _{B1} = I _{B2} = 15 mAdc) (Figure 15)	t _s	-	225	ns
	t _f	-	60	ns
Turn-Off Time Constant** 1 mAdc, V _{CE} = 30 Vdc	T _A	-	2.5	ns

EDC Registered Data
 * Guarantees this Data in Addition to JEDEC Registered Data
 ** Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%
 † f_T is the frequency at which |h_{fe}| extrapolates to unity
 ‡ 2N5582 are Listed C_{cb} and C_{cb} for these conditions and values

FIGURE 1 - NORMALIZED DC CURRENT GAIN

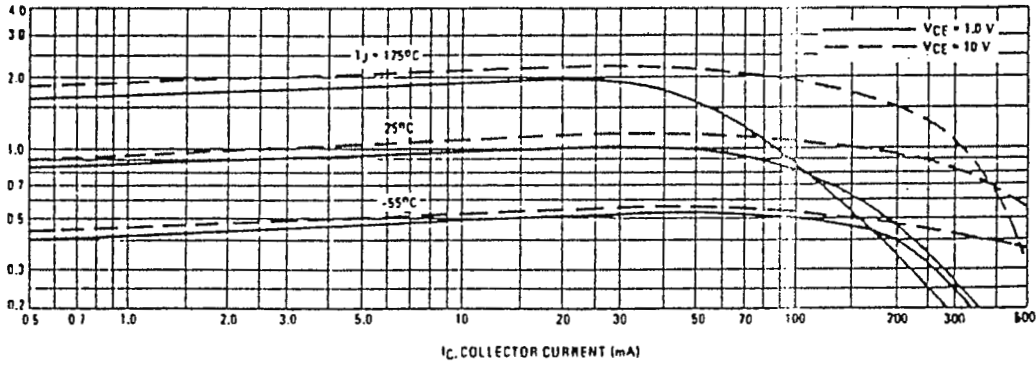
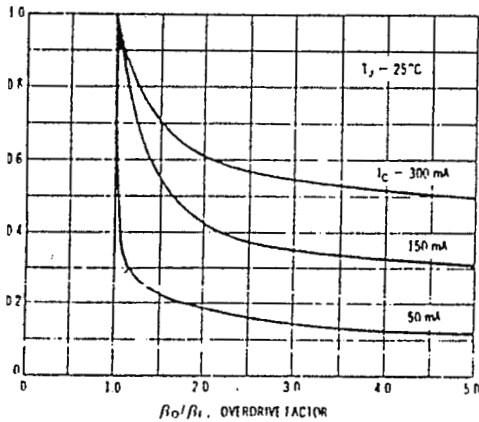


FIGURE 2 - COLLECTOR CHARACTERISTICS IN SATURATION REGION



This graph shows the effect of base current on collector current. β_o (current gain at the edge of saturation) is the current gain of the transistor at 1 volt, and β_f (forced gain) is the ratio of I_C/I_B in a circuit.

EXAMPLE: For type 2N2219, estimate a base current (I_B) to insure saturation at a temperature of 25°C and a collector current of 150 mA.

Observe that at $I_C = 150\text{ mA}$ an overdrive factor of at least 2.5 is required to drive the transistor well into the saturation region. From Figure 1, it is seen that h_{fe} @ 1 volt is approximately 0.62 of h_{fe} @ 10 volts. Using the guaranteed minimum gain of 100 @ 150 mA and 10 V, $\beta_o = 62$ and substituting values in the overdrive equation, we find:

$$\frac{\beta_o}{\beta_f} = \frac{h_{fe} @ 1.0\text{ V}}{I_C/I_B} \quad 2.5 = \frac{62}{150/I_B} \quad I_B \approx 6.0\text{ mA}$$

FIGURE 3 - "ON" VOLTAGES

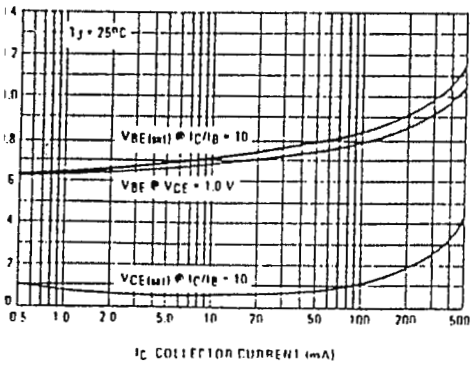
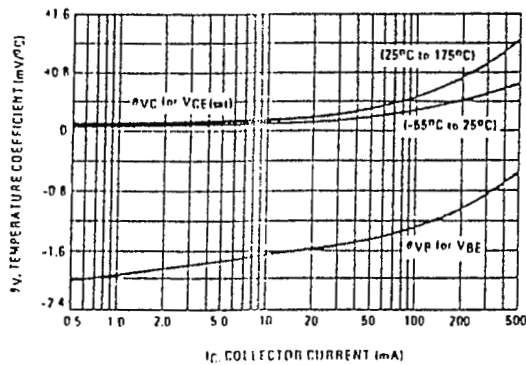


FIGURE 4 - TEMPERATURE COEFFICIENTS



LM311 Voltage Comparator

General Description

The LM311 is a voltage comparator that has input currents more than a hundred times lower than devices like the LM306 or LM710C. It is also designed to operate over a wider range of supply voltages: from standard $\pm 15V$ op amp supplies down to the single 5V supply used for IC logic. Its output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, it can drive lamps or relays, switching voltages up to 40V at currents as high as 50 mA.

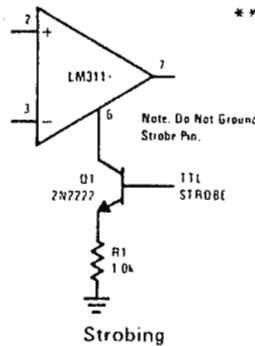
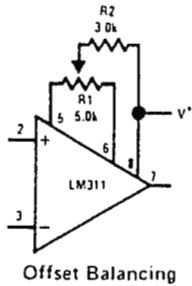
Features

- Operates from single 5V supply
- Maximum input current: 250 nA
- Maximum offset current: 50 nA

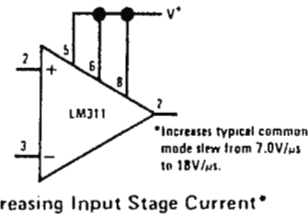
- Differential input voltage range: $\pm 30V$
- Power consumption: 135 mW at $\pm 15V$

Both the input and the output of the LM311 can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM306 and LM710C (200 ns response time vs 40 ns) the device is also much less prone to spurious oscillations. The LM311 has the same pin configuration as the LM306 and LM710C. See the "application hints" of the LM311 for application help.

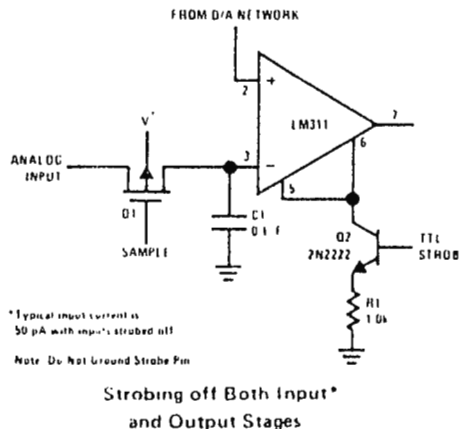
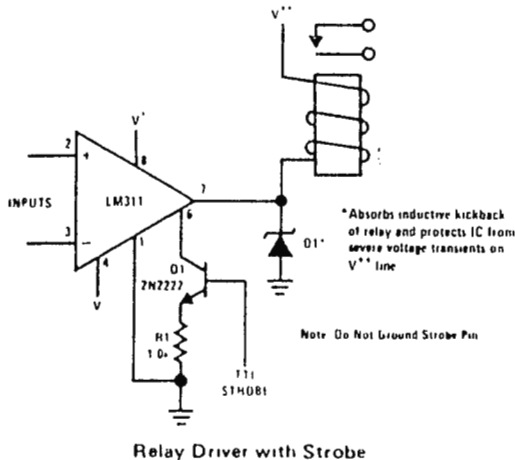
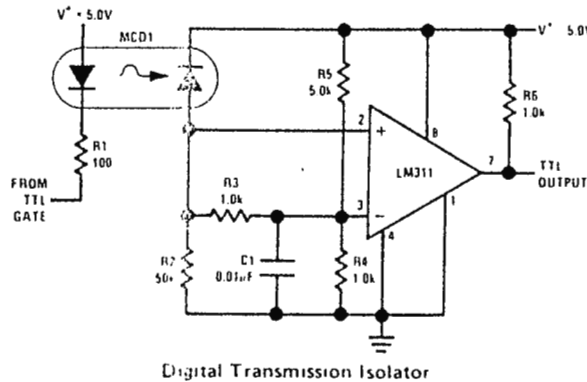
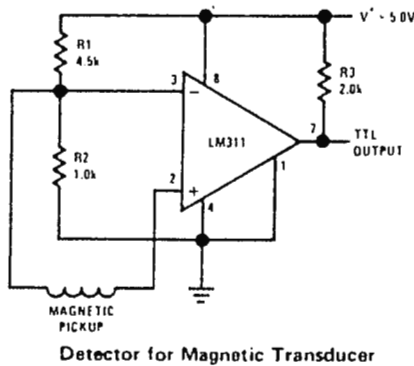
Auxiliary Circuits**



** Note: Pin connections shown on schematic diagram and typical applications are for TO-5 package.



Typical Applications**



Absolute Maximum Ratings

Total Supply Voltage (V_{R4})	36V
Output to Negative Supply Voltage (V_{74})	40V
Ground to Negative Supply Voltage (V_{14})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 1)	$\pm 15V$
Power Dissipation (Note 2)	500 mW
Output Short Circuit Duration	10 sec
Operating Temperature Range	$0^{\circ}C$ to $70^{\circ}C$
Storage Temperature Range	$-65^{\circ}C$ to $150^{\circ}C$
Lead Temperature (soldering, 10 sec)	$300^{\circ}C$
Voltage at Strobe Pin	$V^{+} - 5V$

Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 4)	$T_A = 25^{\circ}C, R_S \leq 50k$		2.0	7.5	mV
Input Offset Current (Note 4)	$T_A = 25^{\circ}C$		6.0	50	nA
Input Bias Current	$T_A = 25^{\circ}C$		100	250	nA
Voltage Gain	$T_A = 25^{\circ}C$	40	200		V/mV
Response Time (Note 5)	$T_A = 25^{\circ}C$		200		ns
Strobe Duration Voltage	$V_{IN} \leq -10 mV, I_{OUT} = 50 mA$ $T_A = 25^{\circ}C$		0.75	1.5	V
Strobe ON Current	$T_A = 25^{\circ}C$		3.0		mA
Input Leakage Current	$V_{IN} \geq 10 mV, V_{OUT} = 35V$ $T_A = 25^{\circ}C, I_{STROBE} = 3 mA$		0.2	50	nA
Input Offset Voltage (Note 4)	$R_S \leq 50k$			10	mV
Input Offset Current (Note 4)				70	nA
Input Bias Current				300	nA
Input Voltage Range		-14.5	13.8, -14.7	13.0	V
Strobe Duration Voltage	$V^{+} \geq 4.5V, V^{-} = 0$ $V_{IN} \leq -10 mV, I_{SINK} \leq 8 mA$		0.23	0.4	V
Positive Supply Current	$T_A = 25^{\circ}C$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^{\circ}C$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LM311 is $110^{\circ}C$. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of $150^{\circ}C/W$, junction to ambient, or $45^{\circ}C/W$, junction to case. The thermal resistance of the dual-in-line package is $100^{\circ}C/W$, junction to ambient.

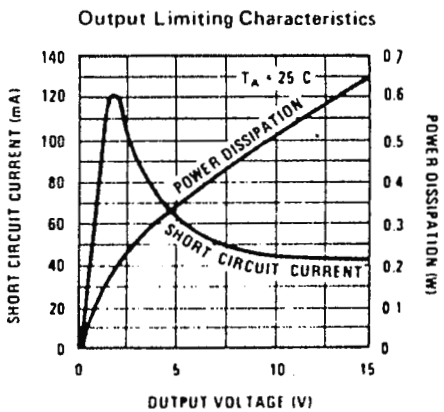
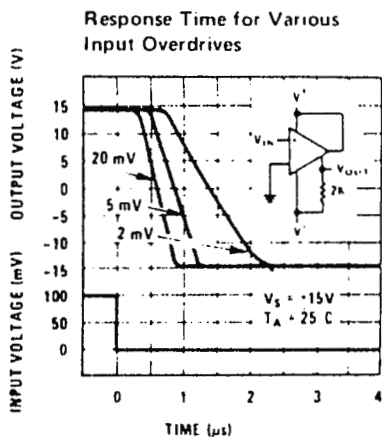
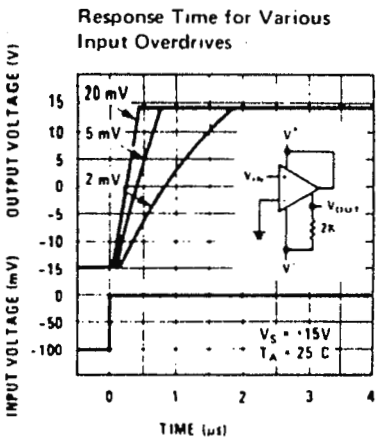
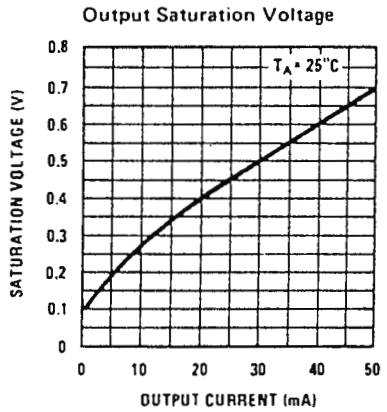
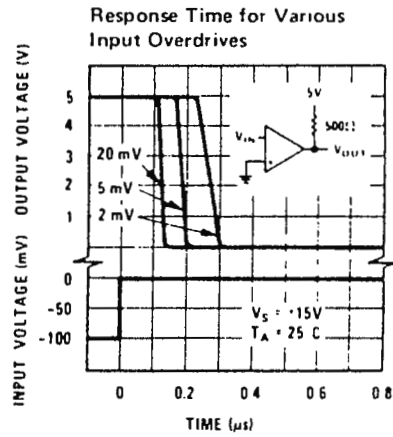
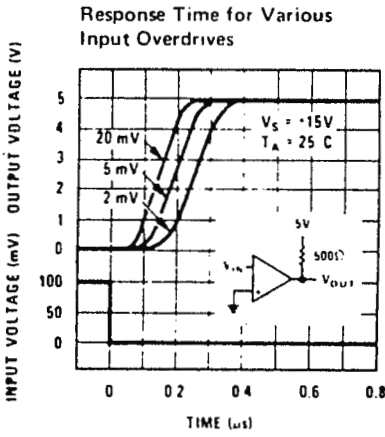
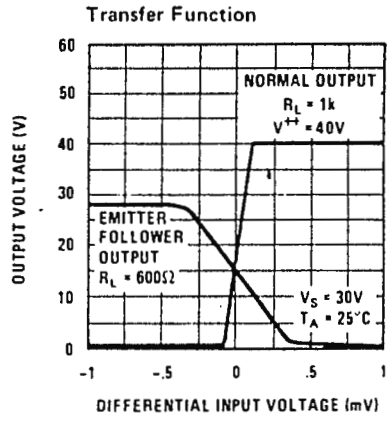
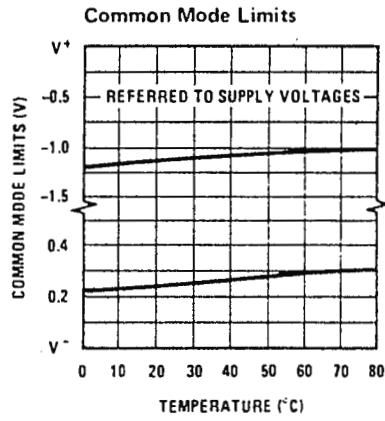
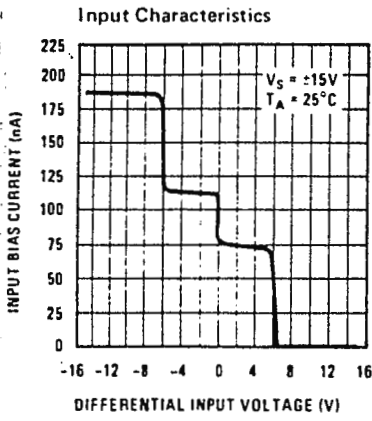
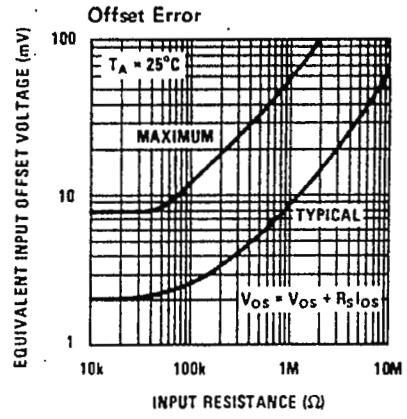
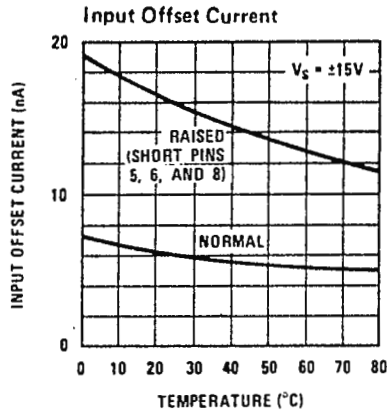
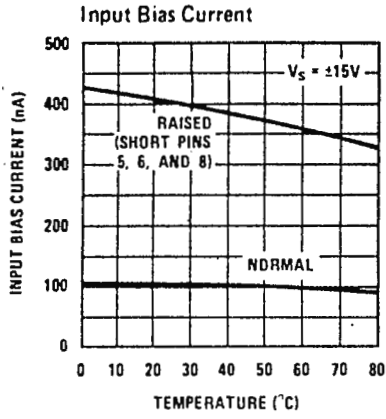
Note 3: These specifications apply for $V_S = \pm 15V$ and the Ground pin at ground, and $0^{\circ}C < T_A < +70^{\circ}C$, unless otherwise specified. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply to $\pm 15V$ supplies.

Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

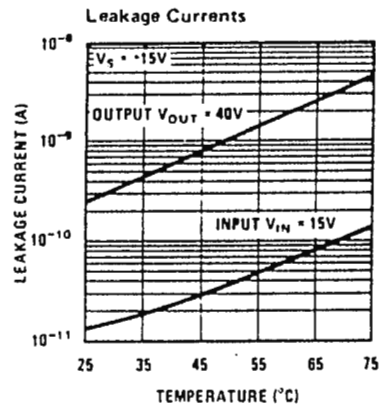
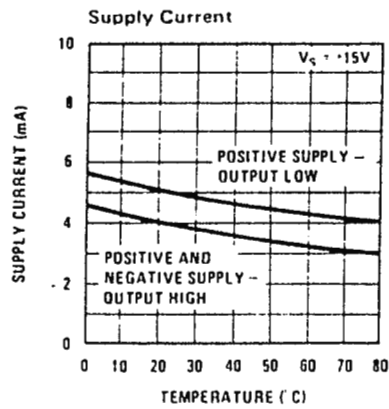
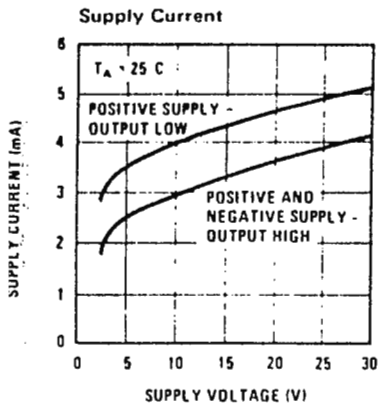
Note 6: Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Typical Performance Characteristics

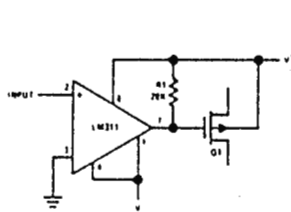


Typical Performance Characteristics (Continued)

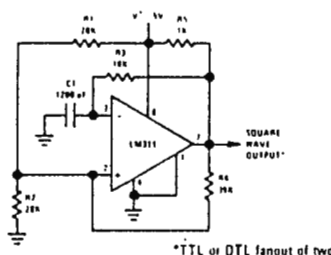
M311



Typical Applications

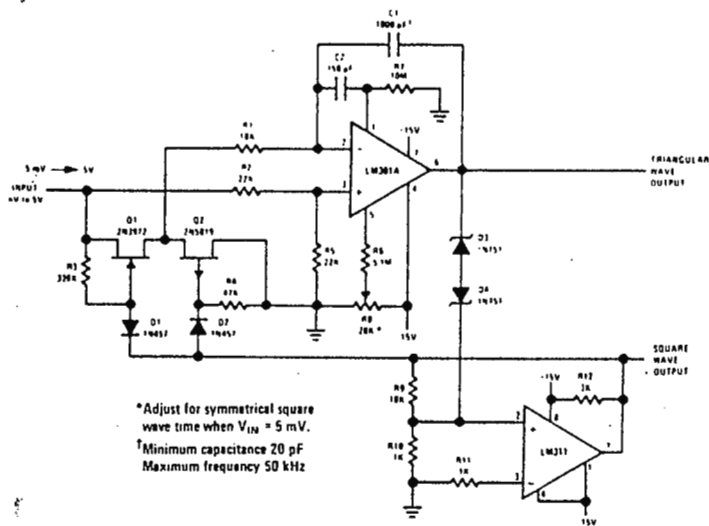


Zero Crossing Detector Driving MOS Switch



100 kHz Free Running Multivibrator

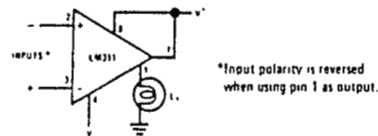
*TTL or DTL fanout of two



*Adjust for symmetrical square wave time when $V_{IN} = 5\text{ mV}$.

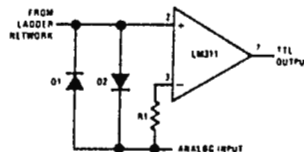
†Minimum capacitance 20 pF
Maximum frequency 50 kHz

10 Hz to 10 kHz Voltage Controlled Oscillator

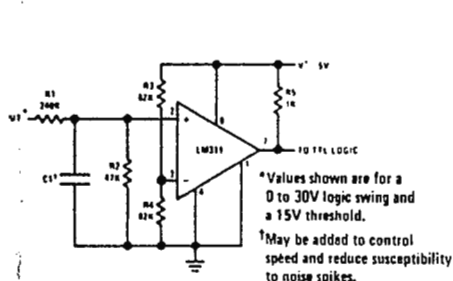


*Input polarity is reversed when using pin 1 as output.

Driving Ground-Referred Load



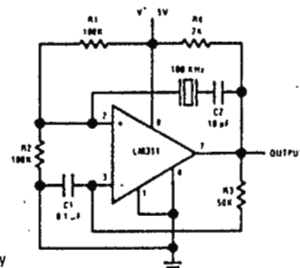
Using Clamp Diodes to Improve Response



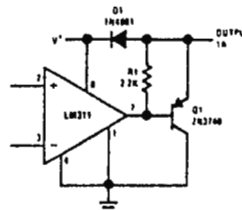
*Values shown are for a 0 to 30V logic swing and a 15V threshold.

†May be added to control speed and reduce susceptibility to noise spikes.

TTL Interface with High Level Logic

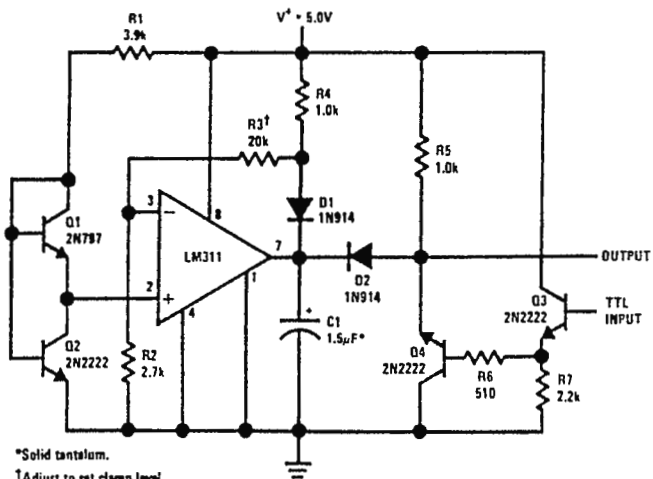


Crystal Oscillator



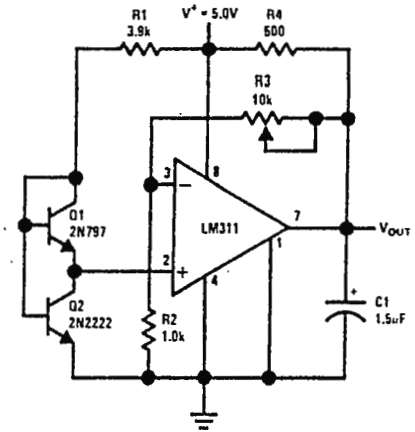
Comparator and Solenoid Driver

5

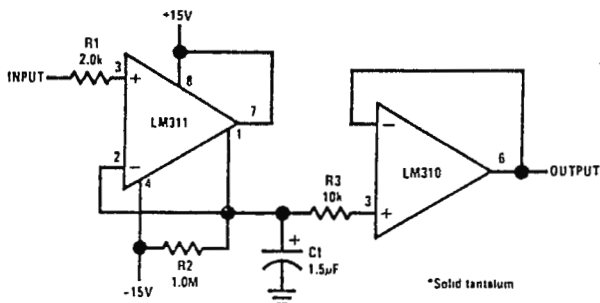


*Solid tantalum.
†Adjust to set clamp level.

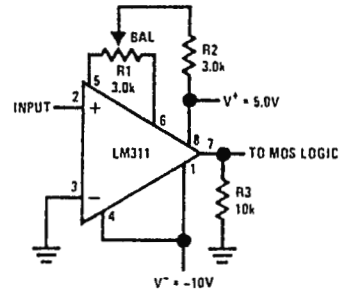
Precision Squarer



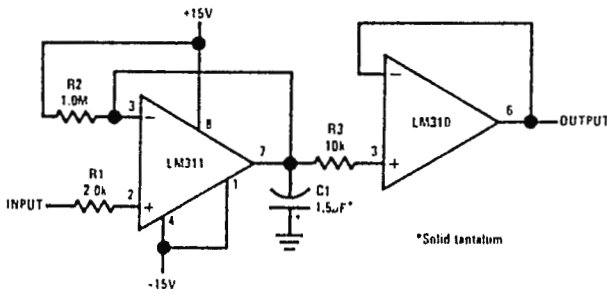
*Solid tantalum
Low Voltage Adjustable Reference Supply



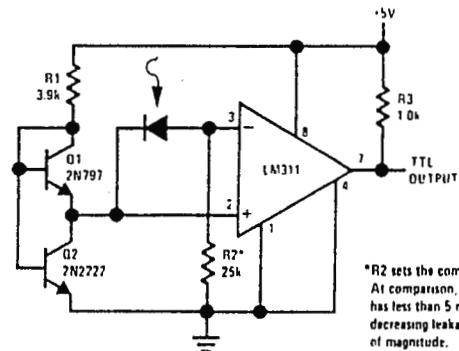
Positive Peak Detector



Zero Crossing Detector driving MOS logic

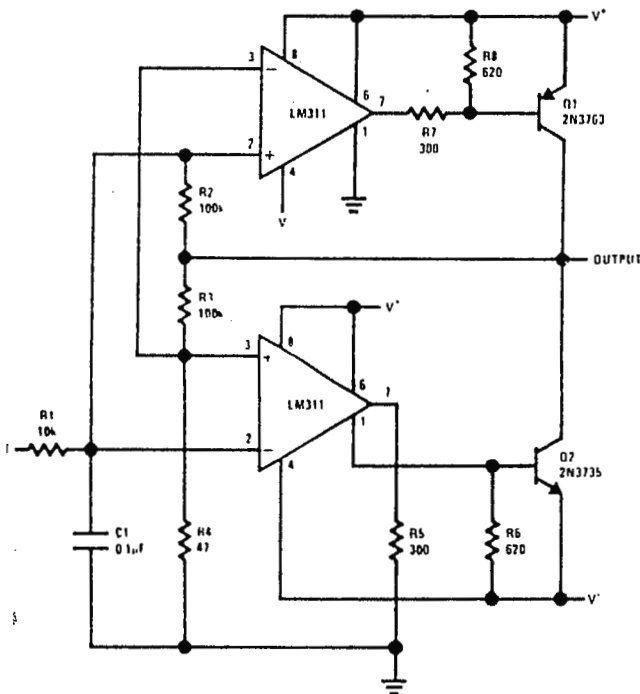


Negative Peak Detector

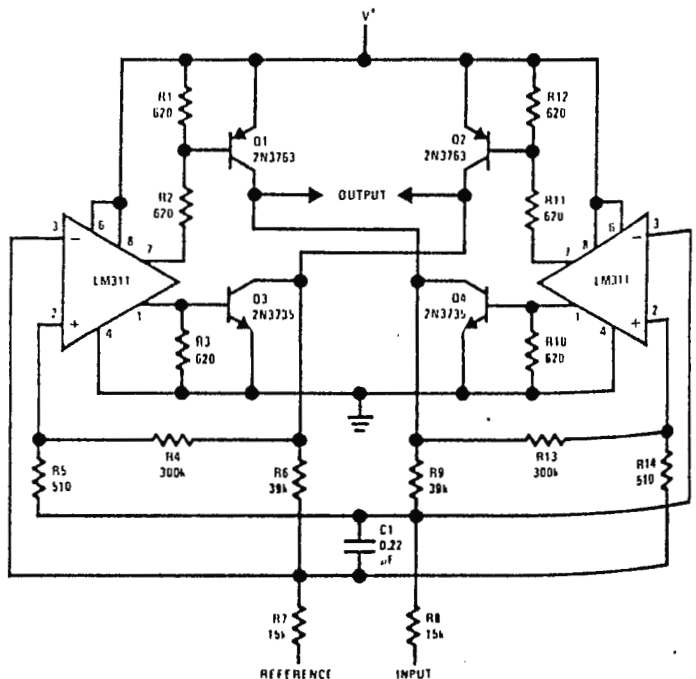


*R2 sets the comparison level. At comparison, the photodiode has less than 5 mV across it, decreasing leakage by an order of magnitude.

Precision Photodiode Comparator

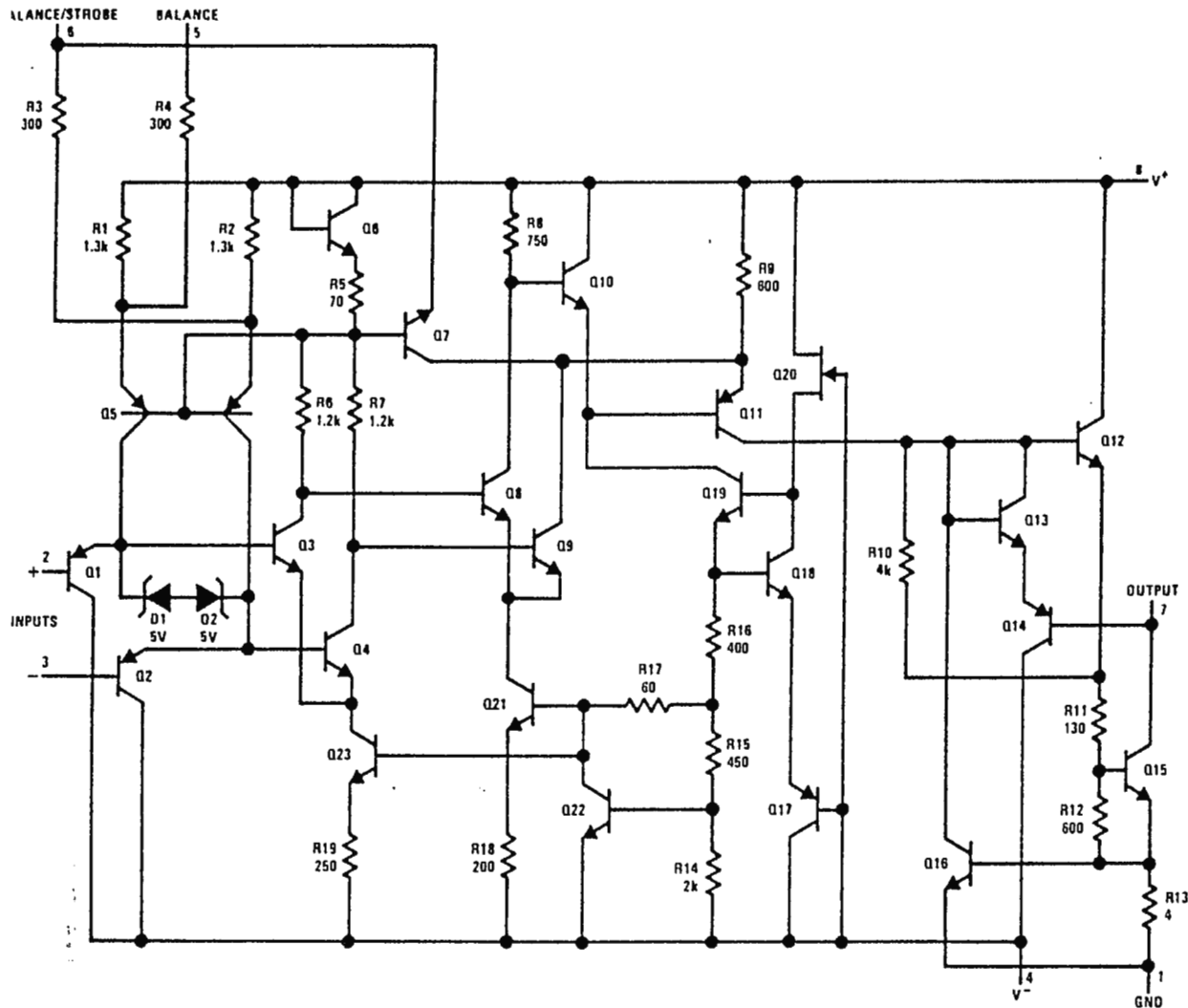


Switching Power Amplifier



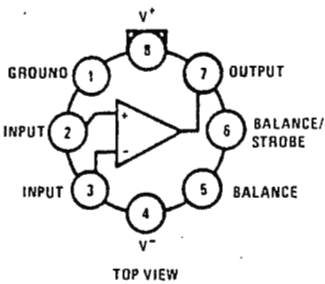
Switching Power Amplifier

Schematic Diagram



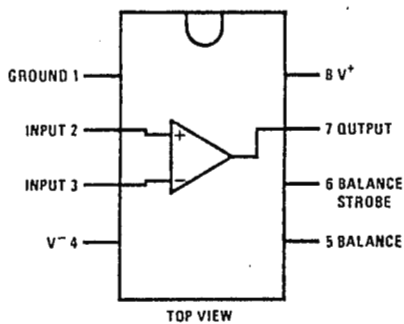
Connection Diagrams *

Metal Can Package



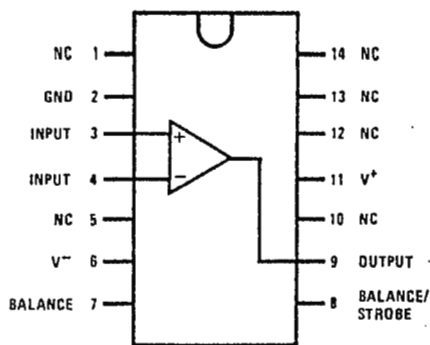
Order Number LM311H
See NS Package H08C

Dual-In-Line Package



Order Number LM311N
Package NO8B
Order Number LM311J-8
Package J08A

Dual-In-Line Package



Order Number LM311N-14
See NS Package N14A
Order Number LM311J
See NS Package J14A

Note: Pin 6 connected to bottom of package.

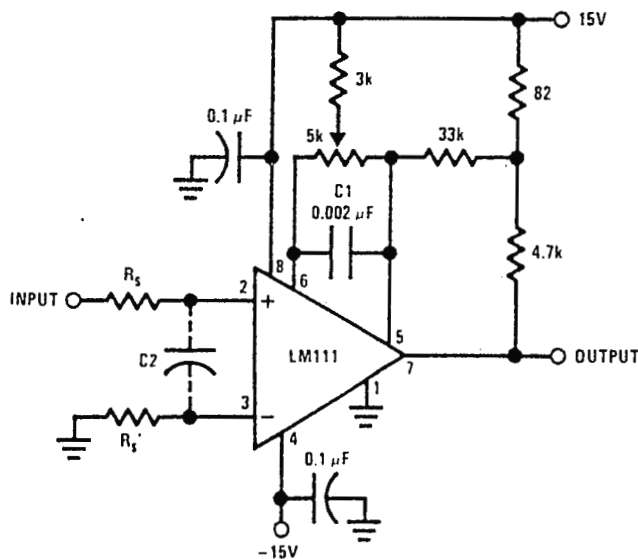
Connections shown on schematic diagram
are for TO-5 package.

CIRCUIT TECHNIQUES FOR AVOIDING OSCILLATIONS IN COMPARATOR APPLICATIONS

When a high-speed comparator such as the LM111 is used with fast input signals and low source impedances, the output response will normally be fast and stable, assuming that the power supplies have been bypassed (with $0.1 \mu\text{F}$ disc capacitors), and that the output signal is routed well away from the inputs (pins 2 and 3) and also away from pins 5 and 6.

However, when the input signal is a voltage ramp or a slow sine wave, or if the signal source impedance is high ($1 \text{ k}\Omega$ to $100 \text{ k}\Omega$), the comparator may burst into oscillation near the crossing-point. This is due to the high gain and wide bandwidth of comparators like the LM111. To avoid oscillation or instability in such a usage, several precautions are recommended, as shown in *Figure 1* below.

1. The trim pins (pins 5 and 6) act as unwanted auxiliary inputs. If these pins are not connected to a trim-pot, they should be shorted together. If they are connected to a trim-pot, a $0.01 \mu\text{A}$ capacitor C1 between pins 5 and 6 will minimize the susceptibility to AC coupling. A smaller capacitor is used if pin 5 is used for positive feedback as in *Figure 1*.
2. Certain sources will produce a cleaner comparator output waveform if a 100 pF to 1000 pF capacitor C2 is connected directly across the input pins.
3. When the signal source is applied through a resistive network, R_S , it is usually advantageous to choose an R_S' of substantially the same value, both for DC and for dynamic (AC) considerations. Carbon, tin-oxide, and metal-film resistors have all been used successfully in comparator input circuitry. Inductive wirewound resistors are not suitable.
4. When comparator circuits use input resistors (eg. summing resistors), their value and placement are particularly important. In all cases the body of the resistor should be close to the device or socket. In other words there should be very little lead length or printed-circuit foil run between comparator and resistor to radiate or pick up signals. The same applies to capacitors, pots, etc. For example, if $R_S = 10 \text{ k}\Omega$, as little as 5 inches of lead between the resistors and the input pins can result in oscillations that are very hard to damp. Twisting these input leads tightly is the only (second best) alternative to placing resistors close to the comparator.
5. Since feedback to almost any pin of a comparator can result in oscillation, the printed-circuit layout should be engineered thoughtfully. Preferably there should be a groundplane under the LM111 circuitry, for example, one side of a double-layer circuit card. Ground foil (or, positive supply or negative supply foil) should extend between the output and the inputs, to act as a guard. The foil connections for the inputs should be as small and compact as possible, and should be essentially surrounded by ground foil on all sides, to guard against capacitive coupling from any high-level signals (such as the output). If pins 5 and 6 are not used, they should be shorted together. If they are connected to a trim-pot, the trim-pot should be located, at most, a few inches away from the LM111, and the $0.01 \mu\text{F}$ capacitor should be installed. If this capacitor cannot be used, a shielding printed-circuit foil may be advisable between pins 6 and 7. The power supply bypass capacitors should be located within a couple inches of the LM111. (Some other comparators require the power-supply bypass to be located immediately adjacent to the comparator.)



Pin connections shown are for LM111H in 8-lead TO-5 hermetic package

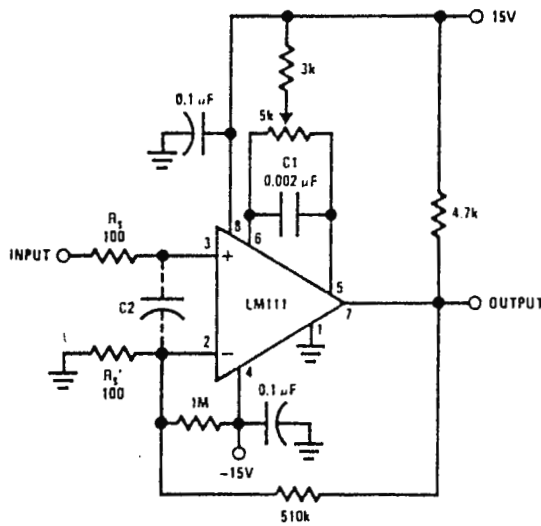
FIGURE 1. Improved Positive Feedback

It is a standard procedure to use hysteresis (positive feedback) around a comparator, to prevent oscillation, and to avoid excessive noise on the output because the comparator is a good amplifier for its own noise. In the circuit of *Figure 2*, the feedback from the output to the positive input will cause about 3 mV of hysteresis. However, if R_5 is larger than 100Ω , such as $50\text{ k}\Omega$, it would not be reasonable to simply increase the value of the positive feedback resistor above $510\text{ k}\Omega$. The circuit of *Figure 3* could be used, but it is rather awkward. See the notes in paragraph 7 below.

ideal. The positive feedback is to pin 5 (one of the offset adjustment pins). It is sufficient to cause 1 to 2 mV hysteresis and sharp transitions with input triangle waves from a few Hz to hundreds of kHz. The positive-feedback signal across the 82Ω resistor swings 240 mV below the positive supply. This signal is centered around the nominal voltage at pin 5, so this feedback does not add to the V_{OS} of the comparator. As much as 8 mV of V_{OS} can be trimmed out, using the $5\text{ k}\Omega$ pot and $3\text{ k}\Omega$ resistor as shown.

When both inputs of the LM111 are connected to active signals, or if a high-impedance signal is driving the positive input of the LM111 so that positive feedback would be disruptive, the circuit of *Figure 1* is

8. These application notes apply specifically to the LM111, LM211, LM311, and LF111 families of comparators, and are applicable to all high-speed comparators in general, (with the exception that not all comparators have trim pins).



Pin connections shown are for LM111H in 8-lead TO-5 hermetic package

FIGURE 2. Conventional Positive Feedback

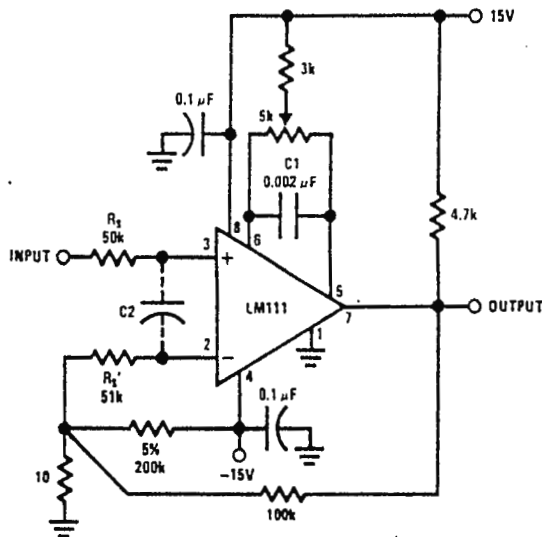


FIGURE 3. Positive Feedback With High Source Resistance

CD4016BM/CD4016BC Quad Bilateral Switch

General Description

The CD4016BM/CD4016BC is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with CD4066BM/CD4066BC.

- Extremely high control input impedance 1012Ω (typ.)
- Low crosstalk between switches -50 dB (typ.)
- @ $f_{IS} = 0.9$ MHz, $R_L = 1$ kΩ
- Frequency response, switch "ON" 40 MHz (typ.)

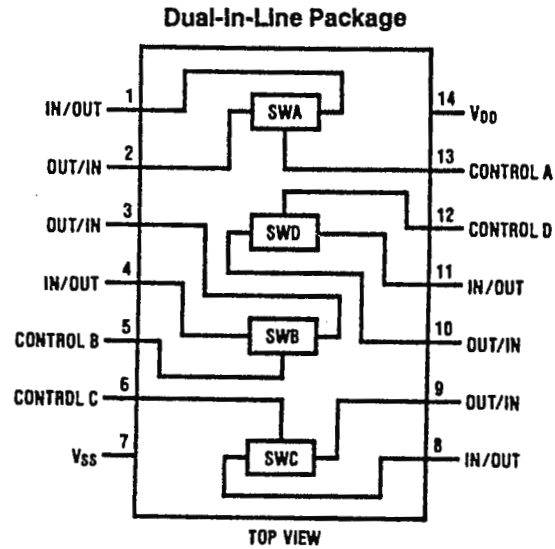
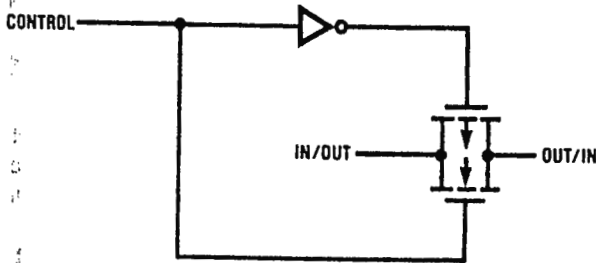
Features

- Wide supply voltage range 3V to 15V
- Wide range of digital and analog switching ± 7.5 V_{PEAK}
- "ON" resistance for 15V operation 400Ω (typ.)
- Matched "ON" resistance over 15V signal input $\Delta R_{ON} = 10\Omega$ (typ.)
- High degree of linearity 0.4% distortion (typ.)
- @ $f_{IS} = 1$ kHz, $V_{IS} = 5$ V_{p-p},
 $V_{DD} - V_{SS} = 10$ V, $R_L = 10$ kΩ
- Extremely low "OFF" switch leakage 0.1 nA (typ.)
- @ $V_{DD} - V_{SS} = 10$ V
 $T_A = 25^\circ\text{C}$

Applications

- Analog signal switching/multiplexing
 - Signal gating
 - Squelch control
 - Chopper
 - Modulator/Demodulator
 - Commutating switch
- Digital signal switching/multiplexing
- CMOS logic implementation
- Analog-to-digital/digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal gain

Schematic and Connection Diagrams



Order Number CD4016B*

TL/F/5861-1

*Please look into Section 8, Appendix D for availability of various package types.

Absolute Maximum Ratings

Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Notes 1 and 2)

Supply Voltage	-0.5V to +18V
Input Voltage	-0.5V to $V_{DD} + 0.5V$
Storage Temperature Range	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Soldering Temperature (Soldering, 10 seconds)	260°C

Recommended Operating Conditions (Note 2)

V_{DD} Supply Voltage	3V to 15V
V_{IN} Input Voltage	0V to V_{DD}
T_A Operating Temperature Range	
CD4016BM	-55°C to +125°C
CD4016BC	-40°C to +85°C

CD4016BM/CD4016BC

Electrical Characteristics CD4016BM (Note 2)

Parameter	Conditions	-55°C		25°C			125°C		Units
		Min	Max	Min	Typ	Max	Min	Max	
Quiescent Device Current	$V_{DD} = 5V, V_{IN} = V_{DD} \text{ or } V_{SS}$		0.25		0.01	0.25		7.5	μA
	$V_{DD} = 10V, V_{IN} = V_{DD} \text{ or } V_{SS}$		0.5		0.01	0.5		15	μA
	$V_{DD} = 15V, V_{IN} = V_{DD} \text{ or } V_{SS}$		1.0		0.01	1.0		30	μA

Inputs and Outputs

"ON" Resistance	$R_L = 10 \text{ k}\Omega \text{ to } \frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}, V_{IS} = V_{SS} \text{ or } V_{DD}$ $V_{DD} = 10V$		600		250	660		960	Ω
	$V_{DD} = 15V$		360		200	400		600	Ω
	$R_L = 10 \text{ k}\Omega \text{ to } \frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}$ $V_{DD} = 10V, V_{IS} = 4.75 \text{ to } 5.25V$ $V_{DD} = 15V, V_{IS} = 7.25 \text{ to } 7.75V$		1870		850	2000		2600	Ω
			775		400	850		1230	Ω
Δ "ON" Resistance Between any 2 of 4 Switches (In Same Package)	$R_L = 10 \text{ k}\Omega \text{ to } \frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}, V_{IS} = V_{SS} \text{ to } V_{DD}$ $V_{DD} = 10V$ $V_{DD} = 15V$				15				Ω
					10				Ω
Input or Output Leakage Switch "OFF"	$V_C = 0, V_{DD} = 15V$ $V_{IS} = 15V \text{ and } 0V,$ $V_{OS} = 0V \text{ and } 15V$		± 50		± 0.1	± 50		± 500	nA

Inputs

Low Level Input Voltage	$V_{IS} = V_{SS} \text{ and } V_{DD}$ $V_{OS} = V_{DD} \text{ and } V_{SS}$ $I_{IS} = \pm 10 \mu A$ $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		0.9			0.7		0.5	V
			0.9			0.7		0.5	V
			0.9			0.7		0.5	V
High Level Input Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ (see Note 6 and $V_{DD} = 15V$ Figure 8)	3.5		3.5			3.5		V
		7.0		7.0			7.0		V
		11.0		11.0			11.0		V
Input Current	$V_{DD} - V_{SS} = 15V$ $V_{DD} \geq V_{IS} \geq V_{SS}$ $V_{DD} \geq V_C \geq V_{SS}$		± 0.1		$\pm 10^{-5}$	± 0.1		± 1.0	μA

5

DC Electrical Characteristics CD4016BC (Note 2) (Continued)

Symbol	Parameter	Conditions	-40°C		25°C			85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
IDD	Quiescent Device Current	V _{DD} = 5V, V _{IN} = V _{DD} or V _{SS} V _{DD} = 10V, V _{IN} = V _{DD} or V _{SS} V _{DD} = 15V, V _{IN} = V _{DD} or V _{SS}		1.0		0.01	1.0		7.5	μA
				2.0		0.01	2.0		15	μA
				4.0		0.01	4.0		30	μA

Signal Inputs and Outputs

RON	"ON" Resistance	$R_L = 10\text{ k}\Omega$ to $\frac{V_{DD}-V_{SS}}{2}$ V _C = V _{DD} , V _{IS} = V _{SS} or V _{DD} V _{DD} = 10V V _{DD} = 15V $R_L = 10\text{ k}\Omega$ to $\frac{V_{DD}-V_{SS}}{2}$ V _C = V _{DD} V _{DD} = 10V, V _{IS} = 4.75 to 5.25V V _{DD} = 15V, V _{IS} = 7.25 to 7.75V		610 370		275 200	660 400		840 520	Ω Ω
RON	Δ"ON" Resistance Between any 2 of 4 Switches (In Same Package)	$R_L = 10\text{ k}\Omega$ to $\frac{V_{DD}-V_{SS}}{2}$ V _C = V _{DD} , V _{IS} = V _{SS} to V _{DD} V _{DD} = 10V V _{DD} = 15V				15 10				Ω Ω
IOS	Input or Output Leakage Switch "OFF"	V _C = 0, V _{DD} = 15V V _{IS} = 0V or 15V, V _{OS} = 15V or 0V		±50		±0.1	±50		±200	nA

Control Inputs

ILC	Low Level Input Voltage	V _{IS} = V _{SS} and V _{DD} V _{OS} = V _{DD} and V _{SS} I _{IS} = ±10 μA V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		0.9 0.9 0.9			0.7 0.7 0.7		0.4 0.4 0.4	V V V
HC	High Level Input Voltage	V _{DD} = 5V V _{DD} = 10V (see Note 6 and V _{DD} = 15V <i>Figure 8</i>)	3.5 7.0 11.0		3.5 7.0 11.0				3.5 7.0 11.0	V V V
I	Input Current	V _{CC} - V _{SS} = 15V V _{DD} ≥ V _{IS} ≥ V _{SS} V _{DD} ≥ V _C ≥ V _{SS}		±0.3		±10 ⁻⁵	±0.3		±1.0	μA

AC Electrical Characteristics* T_A = 25°C, t_r = t_f = 20 ns and V_{SS} = 0V unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
PHL, t _{PLH}	Propagation Delay Time Signal Input to Signal Output	V _C = V _{DD} , C _L = 50 pF, (<i>Figure 1</i>) R _L = 200k V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		58 27 20	100 50 40	ns ns ns
PZH, t _{PZL}	Propagation Delay Time Control Input to Signal Output High Impedance to Logical Level	R _L = 1.0 kΩ, C _L = 50 pF, (<i>Figures 2</i> and <i>3</i>) V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		20 18 17	50 40 35	ns ns ns
PHZ, t _{PLZ}	Propagation Delay Time Control Input to Signal Output Logical Level to High Impedance Sine Wave Distortion	R _L = 1.0 kΩ, C _L = 50 pF, (<i>Figures 2</i> and <i>3</i>) V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V V _C = V _{DD} = 5V, V _{SS} = -5 R _L = 10 kΩ, V _{IS} = 5 V _{p-p} , f = 1 kHz, (<i>Figure 4</i>)		15 11 10 0.4	40 25 22	ns ns ns %

Electrical Characteristics* (Continued)

* $T = 25^{\circ}\text{C}$, $t_r = t_f = 20 \text{ ns}$ and $V_{SS} = 0\text{V}$ unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	Frequency Response — Switch "ON" (Frequency at -3 dB)	$V_C = V_{DD} = 5\text{V}$, $V_{SS} = -5\text{V}$, $R_L = 1 \text{ k}\Omega$, $V_{IS} = 5 \text{ V}_{P-P}$, $20 \text{ Log}_{10} V_{OS}/V_{OS} (1 \text{ kHz}) - \text{dB}$, (Figure 4)		40		MHz
	Feedthrough — Switch "OFF" (Frequency at -50 dB)	$V_{DD} = 5\text{V}$, $V_C = V_{SS} = -5\text{V}$, $R_L = 1 \text{ k}\Omega$, $V_{IS} = 5 \text{ V}_{P-P}$, $20 \text{ Log}_{10} (V_{OS}/V_{IS}) = -50 \text{ dB}$, (Figure 4)		1.25		MHz
	Crosstalk Between Any Two Switches (Frequency at -50 dB)	$V_{DD} = V_{C(A)} = 5\text{V}$; $V_{SS} = V_{C(B)} = -5\text{V}$, $R_L = 1 \text{ k}\Omega$, $V_{IS(A)} = 5 \text{ V}_{P-P}$, $20 \text{ Log}_{10} (V_{OS(B)}/V_{OS(A)}) = -50 \text{ dB}$, (Figure 5)		0.9		MHz
	Crosstalk; Control Input to Signal Output	$V_{DD} = 10\text{V}$, $R_L = 10 \text{ k}\Omega$ $R_{IN} = 1 \text{ k}\Omega$, $V_{CC} = 10\text{V}$ Square Wave, $C_L = 50 \text{ pF}$ (Figure 6)		150		mV _{P-P}
	Maximum Control Input	$R_L = 1 \text{ k}\Omega$, $C_L = 50 \text{ pF}$, (Figure 7) $V_{OS(f)} = 1/2 V_{OS}(1 \text{ kHz})$		6.5		MHz
		$V_{DD} = 5\text{V}$		8.0		MHz
		$V_{DD} = 10\text{V}$		9.0		MHz
		$V_{DD} = 15\text{V}$				
	Signal Input Capacitance			4		pF
	Signal Output Capacitance	$V_{DD} = 10\text{V}$		4		pF
	Feedthrough Capacitance	$V_C = 0\text{V}$		0.2		pF
	Control Input Capacitance			5	7.5	pF

Parameters are guaranteed by DC correlated testing.

1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the devices can be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

2: $V_{SS} = 0\text{V}$ unless otherwise specified.

3: These devices should not be connected to circuits with the power "ON".

4: In all cases, there is approximately 5 pF of probe and jig capacitance on the output; however, this capacitance is included in C_L wherever it is specified.

5: V_{IS} is the voltage at the in/out pin and V_{OS} is the voltage at the out/in pin. V_C is the voltage at the control input.

6: If the switch input is held at V_{DD} , V_{IHC} is the control input level that will cause the switch output to meet the standard "B" series V_{OH} and I_{OH} output levels. Analog switch input is connected to V_{SS} . V_{IHC} is the control input level — which allows the switch to sink standard "B" series $|I_{OH}|$, high level current, and still in a $V_{OL} \leq "B"$ series. These currents are shown in Figure 8.

Test Circuits and Switching Time Waveforms

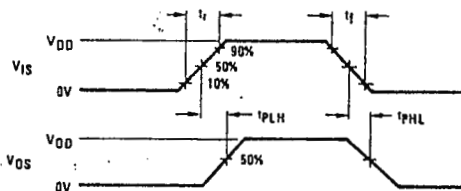
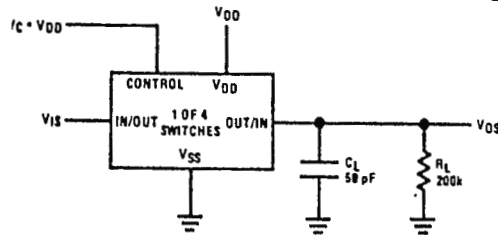


Figure 1. t_{PLH} , t_{PLH} Propagation Delay Time Signal Input to Signal Output

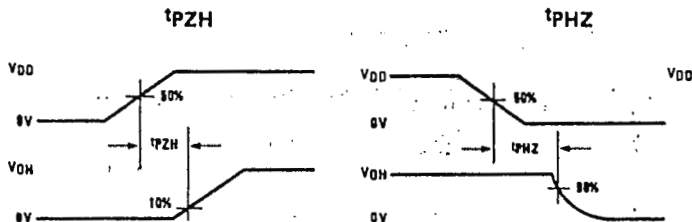
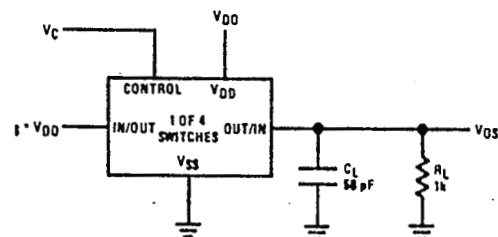


FIGURE 2. t_{PZH} , t_{PHZ} Propagation Delay Time Control to Signal Output

TL/F/5681-2

AC Test Circuits and Switching Time Waveforms (Continued)

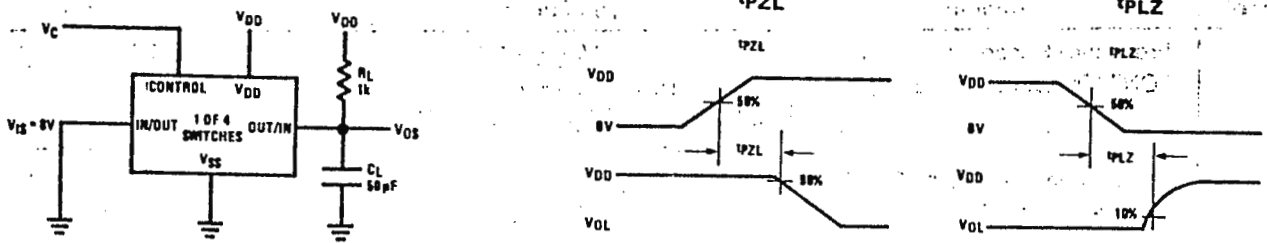
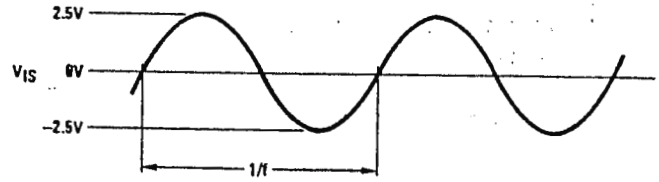
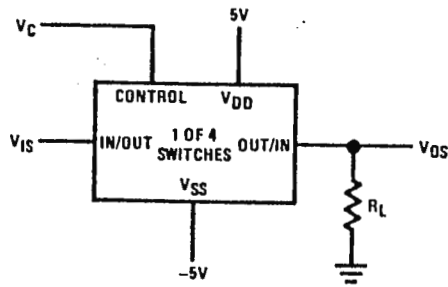


FIGURE 3. t_{pZH} , t_{pHZ} Propagation Delay Time Control to Signal Output



$V_C = V_{DD}$ for distortion and frequency response tests
 $V_C = V_{SS}$ for feedthrough test

FIGURE 4. Sine Wave Distortion, Frequency Response and Feedthrough

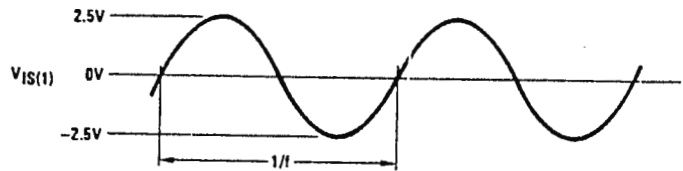
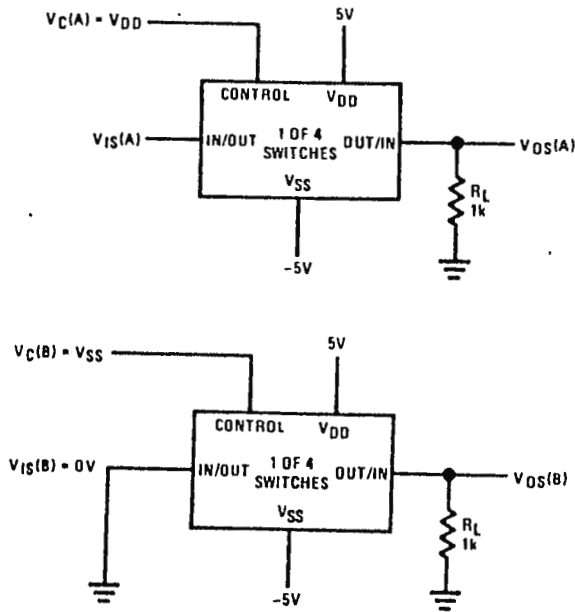


FIGURE 5. Crosstalk Between Any Two Switches

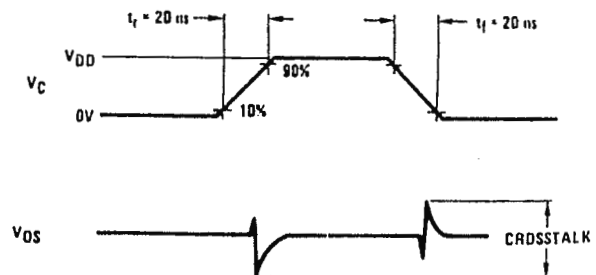
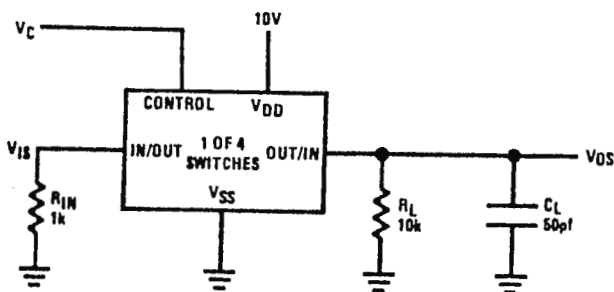


FIGURE 6. Crosstalk — Control to Input Signal Output

TL/F/5681-3

Test Circuits and Switching Time Waveforms (Continued)

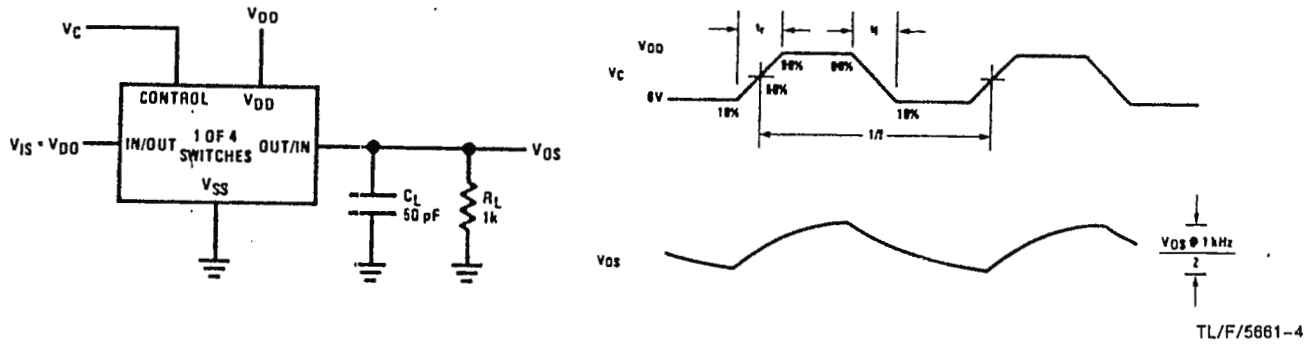
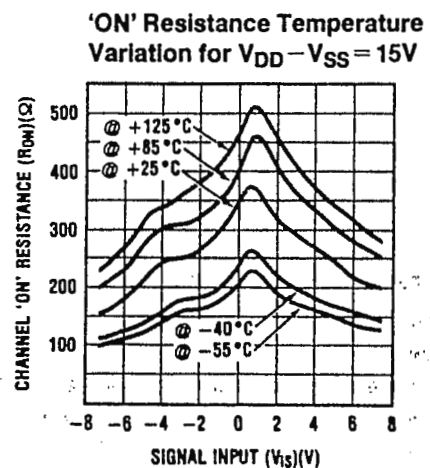
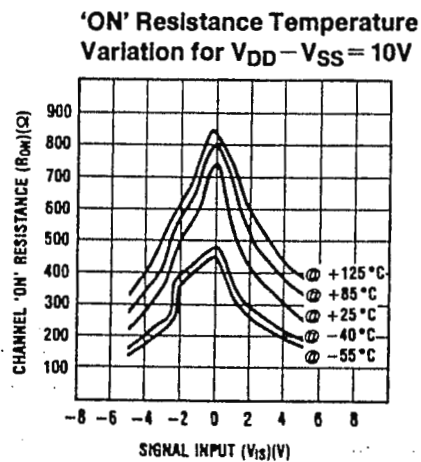
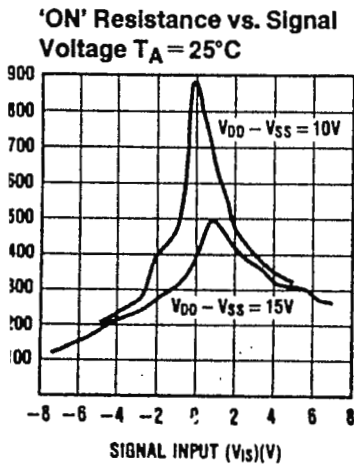


FIGURE 7. Maximum Control Input Frequency

Temperature Range	V _{DD}	Switch Input				Switch Output V _{OS} (V)	
		V _{IS}	I _{IS} (mA)			Min	Max
			T _{LOW}	25°C	T _{HIGH}		
MILITARY	5	0	0.25	0.2	0.14		
	5	5	-0.25	-0.2	-0.14	4.6	
	10	0	0.62	0.5	0.35		0.5
	10	10	-0.62	-0.5	-0.35	9.5	
	15	0	1.8	1.5	1.1		1.5
	15	15	-1.8	-1.5	-1.1	13.5	
COMMERCIAL	5	0	0.2	0.16	0.12		0.4
	5	5	-0.2	-0.16	-0.12	4.6	
	10	0	0.5	0.4	0.3		0.5
	10	10	-0.5	-0.4	-0.3	9.5	
	15	0	1.4	1.2	1.0		1.5
	15	15	-1.4	-1.2	-1.0	13.5	

FIGURE 8. CD4016B Switch Test Conditions for V_{IHC}

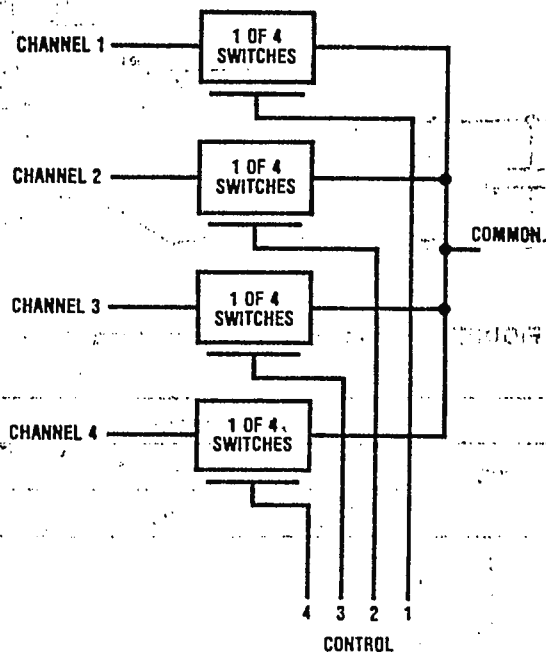
Channel Performance Characteristics



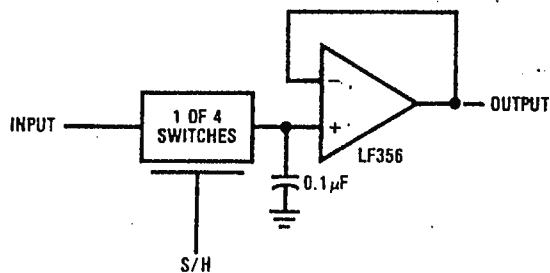
TL/F/5861-5

Typical Applications

4 Input Multiplexer



Sample/Hold Amplifier



TL/F/5861-6

Special Considerations

The CD4016B is composed of 4, two-transistor analog switches. These switches do not have any linearization or compensation circuitry for "R_{ON}" as do the CD4066B's. Because of this, the special operating considerations for the CD4066B do not apply to the CD4016B, but at low

supply voltages, $\leq 5V$, the CD4016B's on resistance becomes non-linear. It is recommended that at 5V, voltages on the in/out pins be maintained within about 1V of either V_{DD} or V_{SS}; and that at 3V the voltages on the in/out pins should be at V_{DD} or V_{SS} for reliable operation.

TP3020/TP3021 Monolithic CODECs

TP3020/TP3021

General Description

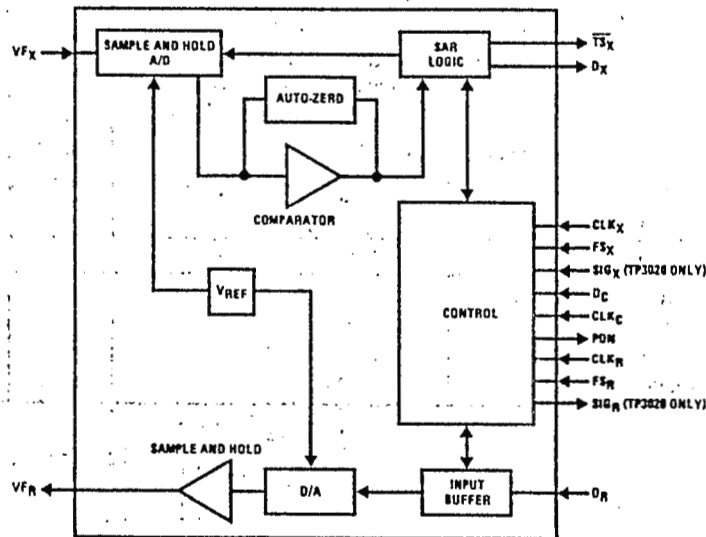
The TP3020 and TP3021 are monolithic PCM CODECs implemented with double-poly CMOS technology. The TP3020 is intended for μ -law applications and contains logic for μ -law signaling insertion and extraction. The TP3021 is intended for A-law applications.

Each device contains separate D/A and A/D circuitry, all necessary sample and hold capacitors, a precision voltage reference and internal auto-zero circuit. A serial control port allows an external controller to individually assign the PCM input and output ports to one of up to 32 time slots or to place the CODEC into a power-down mode. Alternately, the TP3020/TP3021 may be operated in a fixed time slot mode. Both devices are intended to be used with the TP3040 monolithic PCM filter which provides the input anti-aliasing function for the encoder and smoothes the output of the decoder and corrects for the $\sin x/x$ distortion introduced by the decoder sample and hold output.

Features

- Low operation power—45 mW typical
- Low standby power—1 mW typical
- $\pm 5V$ operation
- TTL compatible digital interface
- Time slot assignment or alternate fixed time slot modes
- Internal precision reference
- Internal sample and hold capacitors
- Internal auto-zero circuit
- TP3020— μ -law coding with signaling capabilities
- TP3021—A-law coding
- Synchronous or asynchronous operation

Simplified Block Diagram



9

Absolute Maximum Ratings

Operating Temperature	-25°C to +125°C
Storage Temperature	-65°C to +150°C
V _{CC} with Respect to GNDD	7V
V _{CC} with Respect to V _{BB}	14V
V _{BB} with Respect to GNDD	-7V
Voltage at Any Input or Output	V _{BB} - 0.3V to V _{CC} + 0.3V
Lead Temperature (Soldering, 10 seconds)	300°C

DC Electrical Characteristics Unless otherwise noted T_A = 0°C to 70°C, V_{CC} = 5.0V ± 5%, V_{BB} = -5.0V ± 5%. Typical characteristics are specified at V_{CC} = 5.0V, V_{BB} = -5.0V and T_A = 25°C. All digital signals are referenced to GNDD. All analog signals are referenced to GNDA.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DIGITAL INTERFACE						
I _I	Input Current	0 < V _{IN} < V _{CC}	-10		10	μA
V _{IL}	Input Low Voltage				0.6	V
V _{IH}	Input High Voltage		2.2			V
V _{OL}	Output Low Voltage	D _X , I _{OL} = 4.0 mA SIG _R , I _{OL} = 0.5 mA T _S _X , I _{OL} = 3.2 mA, Open Drain PDN, I _{OL} = 1.6 mA			0.4	V
					0.4	V
					0.4	V
V _{OH}	Output High Voltage	D _X , I _{OH} = 6 mA SIG _R , I _{OH} = 0.6 mA	2.4			V
			2.4			V
ANALOG INTERFACE						
Z _I	V _{F_X} Input Impedance when Sampling	Resistance in Series with Approximately 70 pF	2.0			kΩ
Z _O	Output Impedance at V _{F_R}	-3.1V < V _{F_R} < 3.1V		10	20	Ω
V _{OS}	Output Offset Voltage at V _{F_R}	D _R = PCM Zero Code (TP3020) or Alternating ± 1 Code (TP3021)	-25		25	mV
I _{IN}	Analog Input Bias Current	V _{IN} = 0V	-0.1		0.1	μA
R1 × C1	DC Blocking Time Constant		4.0			ms
C1	DC Blocking Capacitor		0.1			μF
R1	Input Bias Resistor				50	kΩ
POWER DISSIPATION						
I _{CC0}	Standby Current, V _{CC}			0.1	0.4	mA
I _{BB0}	Standby Current, V _{BB}			0.03	0.1	mA
I _{CC1}	Operating Current, V _{CC}			4.5	8.0	mA
I _{BB1}	Operating Current, V _{BB}			4.5	8.0	mA

AC Electrical Characteristics Unless otherwise noted, the analog input is a 0 dBm0, 1.02 kHz sine wave. The digital input is a PCM bit stream generated by passing a 0 dBm0, 1.02 kHz sine wave through an ideal encoder. All output levels are sin x/x corrected.

TP3020/TP3021

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	Absolute Level	The nominal 0 dBm0 levels for the TP3020 and TP3021 are 1.520 Vrms and 1.525 Vrms respectively. The resulting nominal overload level is 3.096V peak for both devices. All gain measurements for the encode and decode portions of the TP3020/TP3021 are based on these nominal levels after the necessary sin x/x corrections are made.				
G _{RA}	Receive Gain, Absolute	T = 25°C, V _{CC} = 5V, V _{BB} = -5V	-0.1		0.1	dB
G _{RAT}	Absolute Receive Gain Variation with Temperature	T = 0°C to 70°C	-0.05		0.05	dB
G _{RAV}	Absolute Receive Gain Variation with Supply Voltage	V _{CC} = 5V ± 5%, V _{BB} = -5V ± 5%	-0.07		0.07	dB
G _{XA}	Transmit Gain, Absolute	T = 25°C, V _{CC} = 5V, V _{BB} = -5V	-0.1		0.1	dB
G _{XAT}	Absolute Transmit Gain Variation with Temperature	T = 0°C to 70°C	-0.05		0.05	dB
G _{XAV}	Absolute Transmit Gain Variation with Supply Voltage	V _{CC} = 5V ± 5%, V _{BB} = -5V ± 5%	-0.07		0.07	dB
G _{RAL}	Absolute Receive Gain Variation with Level	CCITT Method 2 Relative to -10 dBm0 0 dBm0 to 3 dBm0 -40 dBm0 to 0 dBm0 -50 dBm0 to -40 dBm0 -55 dBm0 to -50 dBm0	-0.3 -0.2 -0.4 -1.0		0.3 0.2 0.4 1.0	dB dB dB dB
G _{XAL}	Absolute Transmit Gain Variation with Level	CCITT Method 2 Relative to -10 dBm0 0 dBm0 to 3 dBm0 -40 dBm0 to 0 dBm0 -50 dBm0 to -40 dBm0 -55 dBm0 to -50 dBm0	-0.3 -0.2 -0.4 -1.0		0.3 0.2 0.4 1.0	dB dB dB dB
S/D _R	Receive Signal to Distortion Ratio	Sinusoidal Test Method Input Level -30 dBm0 to 0 dBm0 -40 dBm0 -45 dBm0	35 29 25			dBc dBc dBc
S/D _X	Transmit Signal to Distortion Ratio	Sinusoidal Test Method Input Level -30 dBm0 to 0 dBm0 -40 dBm0 -45 dBm0	35 29 25			dBc dBc dBc
N _R	Receive Idle Channel Noise	D _R = Steady State PCM Code			0	dBm0
N _X	Transmit Idle Channel Noise	TP3020, V _{Fx} = 0V (No Signaling) TP3021, V _{Fx} = 0V			13 -67	dBm0 dBm0p
HD _R	Receive Harmonic Distortion	2nd or 3rd Harmonic			-47	dB
HD _X	Transmit Harmonic Distortion	2nd or 3rd Harmonic			-47	dB

9

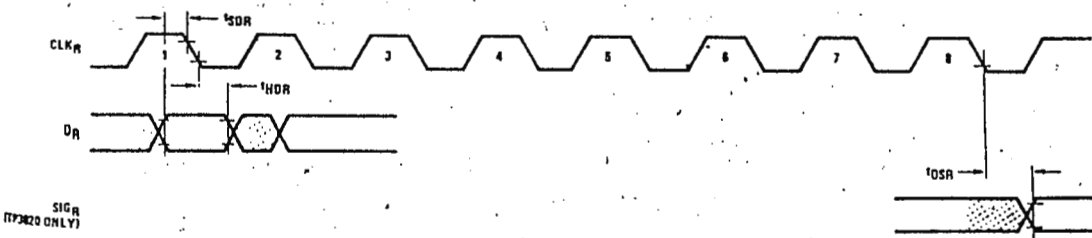
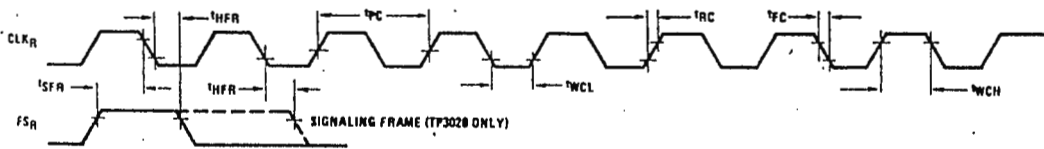
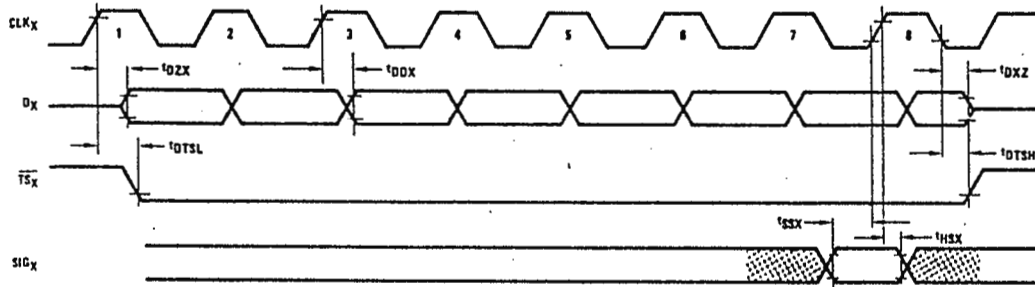
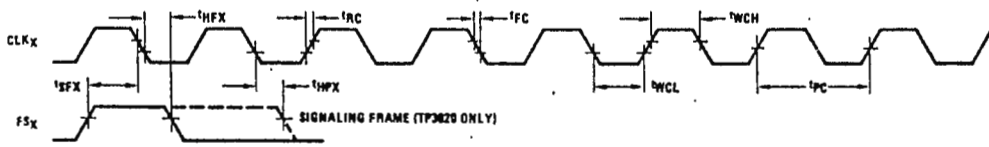
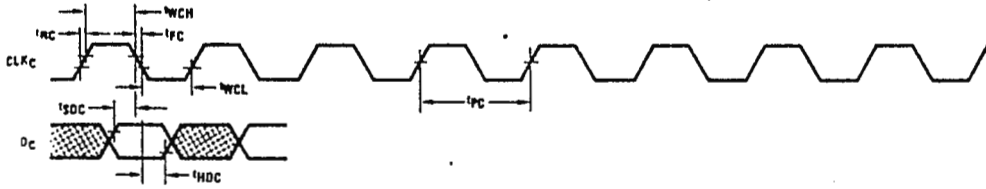
AC Electrical Characteristics (Continued) Unless otherwise noted, the analog input is a 0 dBm0, 1.02 kHz sine wave. The digital input is a PCM bit stream generated by passing a 0 dBm0, 1.02 kHz sine wave through an ideal encoder. All output levels are sin x/x corrected.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
PPSR _X	Positive Power Supply Rejection, Transmit	Input Level = 0V, V _{CC} = 5.0 V _{DC} + 20 mVrms, f = 1.02 kHz	50			dB
PPSR _R	Positive Power Supply Rejection, Receive	D _R = Steady PCM Code, V _{CC} = 5.0 V _{DC} + 20 mVrms, f = 1.02 kHz	40			dB
NPSR _X	Negative Power Supply Rejection, Transmit	Input Level = 0V, V _{BB} = -5.0 V _{DC} + 20 mVrms, f = 1.02 kHz	50			dB
NPSR _R	Negative Power Supply Rejection, Receive	D _R = Steady PCM Code, V _{BB} = -5.0 V _{DC} + 20 mVrms, f = 1.02 kHz	45			dB
CT _{XR}	Transmit to Receive Crosstalk	D _R = Steady PCM Code			-75	dB
CT _{RX}	Receive to Transmit Crosstalk	Transmit Input Level = 0V			-70	dB

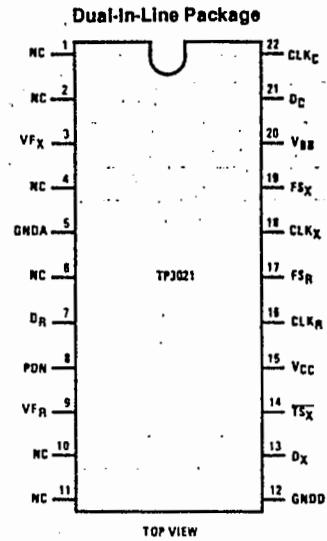
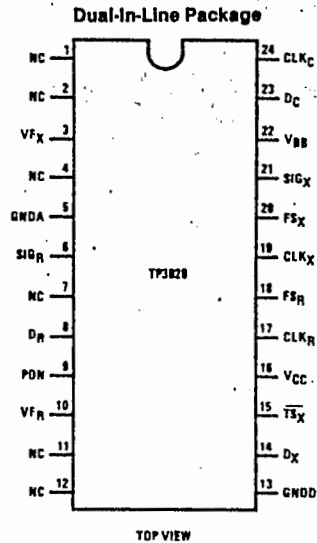
Timing Specifications Unless otherwise noted, T_A = 0°C to 70°C, V_{CC} = 5.0 ± 5%, V_{BB} = -5.0 ± 5%. All digital signals are referenced to GNDD and measured at V_{IL} and V_{IH} levels as indicated in the Timing Waveforms.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t _{PC}	Period of Clock	CLK _C , CLK _R , CLK _X	488			ns
t _{RC} , t _{FC}	Rise and Fall Time of Clock	CLK _C , CLK _R , CLK _X			30	ns
t _{WCH}	Width of Clock High	CLK _C , CLK _R , CLK _X	165			ns
t _{WCL}	Width of Clock Low	CLK _C , CLK _R , CLK _X	165			ns
t _{A/D}	A/D Conversion Time	From End of Encoder Time Slot to Completion of Conversion			16	Time Slots
t _{D/A}	D/A Conversion Time	From End of Decoder Time Slot to Transition of VF _R			2	Time Slots
t _{SDC}	Set-Up Time, D _C to CLK _C		100			ns
t _{HDC}	Hold Time, CLK _C to DC		100			ns
t _{SFC}	Set-Up Time, FS _X or CLK _X		100			ns
t _{HFX}	Hold Time, CLK _X to FS _X		100			ns
t _{DZX}	Delay Time to Enable D _X on TS Entry	C _L = 150 pF			125	ns
t _{DDX}	Delay Time, CLK _X to D _X	C _L = 150 pF			125	ns
t _{DXZ}	Delay Time, D _X to High Impedance State on TS Exit	C _L = 0 pF	50		165	ns
t _{DTSL}	Delay to \overline{TS}_X Low	0 ≤ C _L ≤ 150 pF	30		185	ns
t _{DTSH}	Delay to \overline{TS}_X Off	C _L = 0 pF	30		185	ns
t _{SSX}	Set-Up Time, SIG _X to CLK _X		100			ns
t _{HSX}	Hold Time, CLK _X to SIG _X		100			ns
t _{SFR}	Set-Up Time, FS _R to CLK _R		100			ns
t _{HFR}	Hold Time, CLK _R to FS _R		100			ns
t _{SDR}	Set-Up Time, D _R to CLK _R		40			ns
t _{HDR}	Hold Time, CLK _R to D _R		30			ns
t _{DSR}	Delay Time, CLK _R to SIG _R	C _L = 100 pF			300	ns

Timing Waveforms



Connection Diagrams



Description of Pin Functions

TP3020

Pin No.	Name	Function
1	NC	Unused
2	NC	Unused
3	VF _X	Analog input to the encoder. This signal will be sampled at the end of the encoder time slot and the resulting PCM code will be shifted out during the subsequent encode time slot.
4	NC	Unused
5	GNDA	Analog ground. All analog signals are referenced to this pin.
6	SIG _R	Receive signaling bit output. During receive signaling frames the least significant (last) bit shifted into D _R is internally latched and appears at this output—SIG _R will then remain valid until changed during a subsequent receive signaling frame or reset by a power-down command.
7	NC	Unused
8	D _R	Serial PCM data input to the decoder. During the decoder time slot, PCM data is shifted into D _R , most significant bit first, on the falling edge of CLK _R .
9	PDN	TTL output level which goes high when the CODEC is in the power-down mode. May be used to power-down other circuits associated with the PCM channel. Can be wire ANDed with other PDN outputs.
10	VF _R	Analog output from the decoder. The decoder sample and hold amplifier is updated approximately 15 μs after the end of the decode time slot.

TP3020 (Continued)

Pin No.	Name	Function
11	NC	Unused
12	NC	Unused
13	GNDD	Digital ground. All digital levels are referenced to this pin.
14	D _X	Serial PCM TRI-STATE® output from the encoder. During the encoder time slot, the PCM code for the previous sample of VF _X is shifted out, most significant bit first, on the rising edge of CLK _X .
15	TS _X	Time slot output. This TTL compatible open-drain output pulses low during the encoder time slot. May be used to enable external TRI-STATE® bus drivers if highly capacitive loads must be driven. Can be wire ANDed with other TS _X outputs.
16	VCC	5V (±5%) input.
17	CLK _R	Master decoder clock input used to shift in the PCM data on D _R and to operate the decoder sequencer. May operate at 1.536 MHz, 1.544 MHz or 2048 MHz. May be asynchronous with CLK _X or CLK _C .
18	FS _R	Decoder frame sync pulse. Normally occurring at an 8 kHz rate, this pulse is nominally one CLK _R cycle wide. Extending the width of FS _R to two or more cycles of CLK _R signifies a receive signaling frame.

TRI-STATE® is a registered trademark of National Semiconductor Corp.

Description of Pin Functions (Continued)

TP3020 (Continued)

Pin No.	Name	Function
19	CLK _X	Master encoder clock input used to shift out the PCM data on D _X and to operate the encoder sequencer. May operate at 1.536 MHz, 1.544 MHz or 2.048 MHz. May be asynchronous with CLK _R or CLK _C .
20	FS _X	Encoder frame sync pulse. Normally occurring at an 8 kHz rate, this pulse is nominally one CLK _X cycle wide. Extending the width of FS _X to two or more cycles of CLK _X signifies a transmit signaling frame.
21	SIG _X	Transmit signaling input. During a transmit signaling frame, the signal at SIG _X is shifted out of D _X in place of the least significant (last) bit of PCM data.
22	V _{BB}	-5V (±5%) input.
23	D _C	Serial control data input. Serial data on D _C is shifted into the CODEC on the falling edge of CLK _C . In the fixed time slot mode, D _C doubles as a power-down input.
24	CLK _C	Control clock input used to shift serial control data into D _C . CLK _C must pulse 8 times during a period of time less than or equal to one frame time, although the 8 pulses may overlap a frame boundary. CLK _C need not be synchronous with CLK _X or CLK _R . Connecting CLK _C continuously high places the TP3020/TP3021 into the fixed time slot mode.

TP3021

Pin No.	Name	Function
1	NC	Unused
2	NC	Unused
3	VF _X	Analog input to the encoder. This signal will be sampled at the end of the encoder time slot and the resulting PCM code will be shifted out during the subsequent encode time slot.
4	NC	Unused
5	GNDA	Analog ground. All analog signals are referenced to this pin.
6	NC	Unused
7	D _R	Serial PCM data input to the decoder. During the decoder time slot, PCM data is shifted into D _R , most significant bit first, on the falling edge of CLK _R .
8	PDN	Open drain output which turns off when the CODEC is in the power-down mode. May be used to power-down other circuits associated with the PCM channel. Can be wire ANDed with other PDN outputs.

TP3021 (Continued)

Pin No.	Name	Function
9	VF _R	Analog output from the decoder. The decoder sample and hold amplifier is updated approximately 15 μs after the end of the decode time slot.
10	NC	Unused
11	NC	Unused
12	GNDD	Digital ground. All digital levels are referenced to this pin.
13	D _X	Serial PCM TRI-STATE [®] output from the encoder. During the encoder time slot, the PCM code for the previous sample of VF _X is shifted out, most significant bit first, on the rising edge of CLK _X .
14	TS _X	Time slot output. This TTL compatible open-drain output pulses low during the encoder time slot. May be used to enable external TRI-STATE [®] bus drivers if highly capacitive loads must be driven. Can be wire ANDed with other TS _X outputs.
15	V _{CC}	5V (±5%) input.
16	CLK _R	Master decoder clock input used to shift in the PCM data on D _R and to operate the decoder sequencer. May operate at 1.536 MHz, 1.544 MHz or 2.048 MHz. May be asynchronous with CLK _X or CLK _C .
17	FS _R	Decoder frame sync pulse. Normally occurring at an 8 kHz rate, this pulse is nominally one CLK _R cycle wide.
18	CLK _X	Master encoder clock input used to shift out the PCM data on D _X and to operate the encoder sequencer. May operate at 1.536 MHz, 1.544 MHz, or 2.048 MHz. May be asynchronous with CLK _R or CLK _C .
19	FS _X	Encoder frame sync pulse. Normally occurring at an 8 kHz rate, this pulse is nominally one CLK _X cycle wide.
20	V _{BB}	-5V (±5%) input.
21	D _C	Serial control data input. Serial data on D _C is shifted into the CODEC on the falling edge of CLK _C . In the fixed time slot mode, D _C doubles as a power-down input.
22	CLK _C	Control clock input used to shift serial control data into D _C . CLK _C must pulse 8 times during a period of time less than or equal to one frame time, although the 8 pulses may overlap a frame boundary. CLK _C need not be synchronous with CLK _X or CLK _R . Connecting CLK _C continuously high places the TP3020/TP3021 into the fixed time slot mode.

Functional Description

Power-Up

Upon application of power, internal circuitry initializes the CODEC and places it into the power-down mode. No sequencing of 5V or -5V is required. In the power-down mode, all non-essential circuits are deactivated, the TRI-STATE[®] PCM data output D_X is placed in the high impedance state and the receive signaling output of the TP3020, SIG_R , is reset to logical zero. Once in the power-down mode, the method of activating the TP3020/TP3021 depends on the chosen mode of operation, time slot assignment or fixed time slot.

Time Slot Assignment Mode

The time slot assignment mode of operation is selected by maintaining CLK_C in a normally low state. The state of the CODEC is updated by pulsing CLK_C eight times within a period of 125 μ s or less. The falling edge of each clock pulse shifts the data on the D_C input into the CODEC. The first two control bits determine if the subsequent control bits B3-B8 are to specify the time slot for the encoder (B1 = 0), the decoder (B2 = 0) or both (B1 and B2 = 0) or if the CODEC is to be placed into the power-down mode (B1 and B2 = 1). The desired action will take place upon the occurrence of the second frame sync pulse following the first pulse of CLK_C . Assigning a time slot to either the encoder or decoder will automatically power-up the entire CODEC circuit. The D_X output and D_R input, however, will be inhibited for one additional frame to allow the analog circuitry time to stabilize. If separate time slots are to be assigned to the encoder and the decoder, the encoder time slot should be assigned first. This is necessary because up to four frames are required to assign both time slots separately, but only three frames are necessary to activate the D_X output. If the encode time slot has not been updated the PCM data will be outputted during the previously assigned time slot which may now be assigned to another CODEC.

Fixed Time Slot Mode

There are several ways in which the TP3020/TP3021 may operate in the fixed time slot mode. The first and easiest method is to leave CLK_C disconnected or to connect CLK_C to V_{CC} . In this situation, D_C behaves as a power-down input. When D_C goes low, both encode and decode time slots are set to one on the second subsequent frame sync pulse. Time slot one corresponds to the eight CLK_X or CLK_R cycles starting one cycle from the nominal leading edge of FS_X or FS_R respectively. As in the time slot assignment mode, the D_X output is inhibited for one additional frame after the circuit is powered up. A logical "1" on D_C powers the CODEC down on the second subsequent FS_X pulse.

A second fixed time slot method is to operate CLK_C continuously. Placing a "1" on D_C will then cause the serial control register to fill up with ones. With B1 and B2 equal to "1" the CODEC will power-down. Placing a "0" on D_C will cause the serial control register to fill up with zeroes, assigning time slot one to both the encoder and decoder and powering up the device. One important restriction with this method of operation is that the rising transition of D_C must occur at least 8 cycles of CLK_C prior to FS_X . If this restriction is not followed, it is possible that on

the frame prior to power-down, the encoder could be assigned to an incorrect time slot (e.g., 1, 3, 7, 15 or 31), resulting in a possible PCM bus conflict.

Serial Control Port

When the TP3020/TP3021 is operated in the time slot assignment mode or the fixed time slot mode with continuous clock, the data on D_C is shifted into the serial control register, bit 1 first. In the time slot assignment mode, depending on B1 and B2, the data in the RCV or XMT time slot registers is updated at the second FS_R or FS_X pulse after the first CLK_C pulse, or the CODEC is powered down. In the continuous clock fixed time slot mode, the CODEC is powered up or down at every second FS_R or FS_X pulse. The control register data is interpreted as follows:

B1	B2	Action					
0	0	Assign time slot to encoder and decoder					
0	1	Assign time slot to encoder					
1	0	Assign time slot to decoder					
1	1	Power-down CODEC					
B3	B4	B5	B6	B7	B8	Time Slot	
0	0	0	0	0	0	1	
0	0	0	0	0	1	2	
0	0	0	0	1	0	3	
0	0	0	0	1	1	4	
.	
.	
.	
1	1	1	1	1	0	63	
1	1	1	1	1	1	64	

During the power-down command, bits 3 through 5 are ignored. Note that with 64 possible time slot assignments it is frequently possible to assign a time slot which does not exist. This can be useful to disable an encoder or decoder without powering down the CODEC.

Signaling

The TP3020 μ -law CODEC contains circuitry to insert and extract signaling information for the PCM data. The transmit signaling frame is signified by widening the FS_X pulse from one cycle of CLK_X to two or more cycles.

When this occurs, the data present on the SIG_X input at the eighth clock pulse of the encode time slot is inserted into the last bit of the PCM data stream. A receive signaling frame is indicated in a similar fashion by widening the FS_R pulse to two or more cycles of CLK_R .

During a receive signaling frame, the last PCM bit shifted in is latched into a flip-flop and appears at the SIG_R output. This output will remain unchanged until the next signaling frame, until a power-down is executed or until power is removed from the device. Since the least significant bit of the PCM data is lost during a signaling frame, the decoder interprets the bit as a "1/2" (i.e., half way between a "0" and a "1"). This minimizes the noise and distortion due to the signaling.

Functional Description (Continued)

Encoding Delay

The encoding process begins immediately at the end of the encode time slot and is concluded no later than 17 time slots later. In normal applications, this PCM data is not shifted out until the next time slot 125 μ s later, resulting in an encoding delay of 125 μ s. In some applications it is possible to operate the CODEC at a higher frame rate to reduce this delay. With a 2.048 MHz clock, the FS rate could be increased to 15 kHz reducing the delay from 125 μ s to 67 μ s.

Decoding Delay

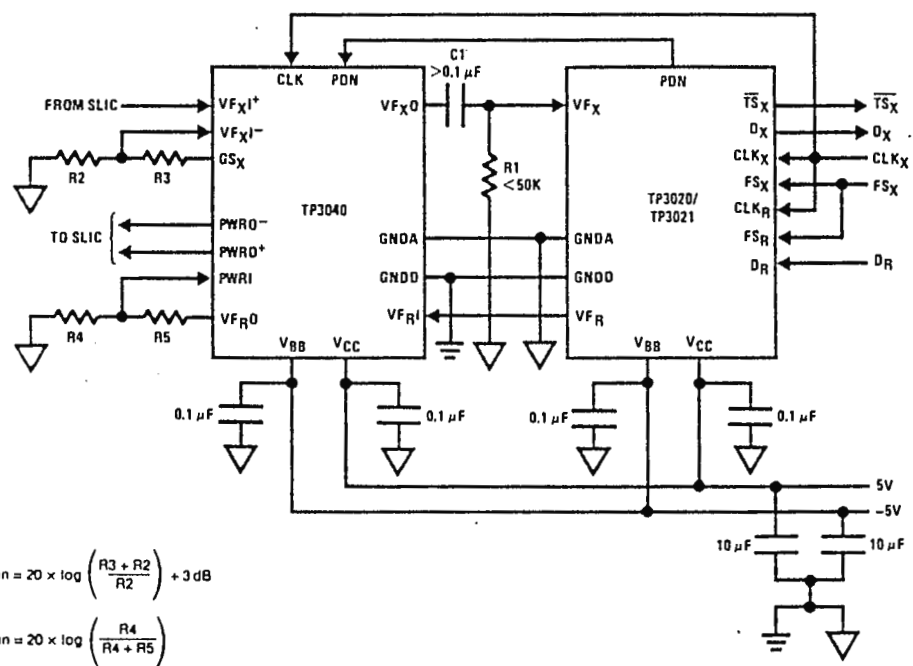
The decoding process begins immediately after the end of the decoder time slot. The output of the decoder sample and hold amplifier is updated 28 CLK_R cycles

later. The decoding delay is therefore approximately 28 clock cycles plus one half of a frame time or 81 μ s for a 1.544 MHz system with an 8 kHz frame rate or 76 μ s for a 2.048 MHz system with an 8 kHz frame rate. Again, for some applications the frame rate could be increased to reduce this delay.

Typical Application

A typical application of the TP3020/TP3021 used in conjunction with the TP3040 PCM filter is shown. The values of resistor R1 and DC blocking capacitor C1, are non-critical. The capacitor value should exceed 0.1 μ F, R1 should be less than 50 k Ω , and the product R1 \times C1 should exceed 4 ms.

Typical Application



$$XMT\ gain = 20 \times \log \left(\frac{R3 + R2}{R2} \right) + 3\ dB$$

$$RCV\ gain = 20 \times \log \left(\frac{R4}{R4 + R5} \right)$$

The power supply decoupling capacitors should be 0.1 μ F. In order to take advantage of the excellent noise performance of the TP3020/TP3021/TP3040, care must be taken in board layout to prevent coupling of digital noise into the sensitive analog lines.





TP3040/TP3040A PCM Monolithic Filter

General Description

The TP3040/TP3040A filter is a monolithic circuit containing both transmit and receive filters specifically designed for PCM CODEC filtering applications in 8 kHz sampled systems.

The filter is manufactured using double-poly silicon gate CMOS technology. Switched capacitor integrators are used to simulate classical LC ladder filters which exhibit low component sensitivity.

TRANSMIT FILTER STAGE

The transmit filter is a fifth order elliptic low pass filter in series with a fourth order Chebyshev high pass filter. It provides a flat response in the passband and rejection of signals below 200 Hz and above 3.4 kHz.

RECEIVE FILTER STAGE

The receive filter is a fifth order elliptic low pass filter designed to reconstruct the voice signal from the decoded/demultiplexed signal which, as a result of the sampling process, is a stair-step signal having the inherent $\sin x/x$ frequency response. The receive filter approximates the function required to compensate for the degraded frequency response and restore the flat pass-band response.

Features

- Exceeds all D3/D4 and CCITT specifications
- +5V, -5V power supplies
- Low power consumption:
 - 45 mW (600Ω 0 dBm load)
 - 30 mW (power amps disabled)
- Power down mode: 0.5 mW
- 20 dB gain adjust range
- No external anti-aliasing components
- Sin x/x correction in receive filter
- 50/60 Hz rejection in transmit filter
- TTL and CMOS compatible logic
- All inputs protected against static discharge due to handling

Block and Connection Diagrams

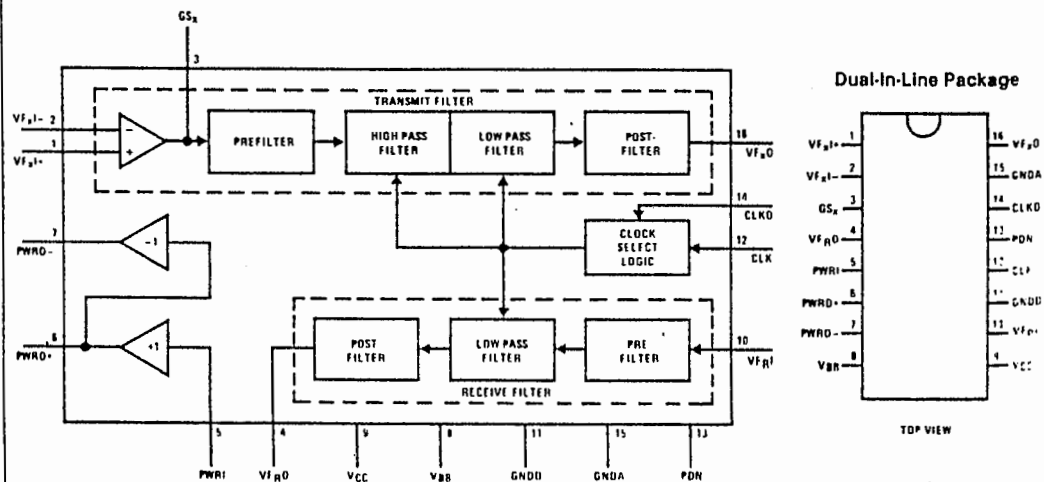


FIGURE 1

Absolute Maximum Ratings

Supply Voltages	± 7V
Power Dissipation	1 W/Package
Input Voltage	± 7V
Output Short-Circuit Duration	Continuous
Operating Temperature Range	- 25°C to + 125°C
Storage Temperature	- 65°C to + 150°C
Lead Temperature (Soldering, 10 seconds)	300°C

DC Electrical Characteristics

Unless otherwise noted, $T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5.0\text{V} \pm 5\%$, $V_{BB} = -5.0\text{V} \pm 5\%$, clock frequency is 2.048 MHz. Typical parameters are specified at $T_A = 25^\circ\text{C}$, $V_{CC} = 5.0\text{V}$, $V_{BB} = -5.0\text{V}$. Digital interface voltages measured with respect to digital ground, GNDD. Analog voltages measured with respect to analog ground, GNDA.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
POWER DISSIPATION						
I_{CC0}	V_{CC} Standby Current	$PDN = V_{DD}$, Power Down Mode		50	100	μA
I_{BB0}	V_{BB} Standby Current	$PDN = V_{DD}$, Power Down Mode		50	100	μA
I_{CC1}	V_{CC} Operating Current	$PWRI = V_{BB}$, Power Amp Inactive		3.0	4.0	mA
I_{BB1}	V_{BB} Operating Current	$PWRI = V_{BB}$, Power Amp Inactive		3.0	4.0	mA
I_{CC2}	V_{CC} Operating Current	Note 1		4.6	6.4	mA
I_{BB2}	V_{BB} Operating Current	Note 1		4.6	6.4	mA
DIGITAL INTERFACE						
I_{INC}	Input Current, CLK	$V_{BB} \leq V_{IN} \leq V_{CC}$	- 10		10	μA
I_{INP}	Input Current, PDN	$V_{BB} \leq V_{IN} \leq V_{CC}$	- 100			μA
I_{INO}	Input Current, CLK0	$V_{BB} \leq V_{IN} \leq V_{CC} - 2\text{V}$	- 10		- 0.1	μA
V_{IL}	Input Low Voltage, CLK, PDN		0		0.8	V
V_{IH}	Input High Voltage, CLK, PDN		2.2		V_{CC}	V
V_{ILO}	Input Low Voltage, CLK0		V_{BB}		$V_{BB} + 0.5$	V
V_{IIO}	Input Intermediate Voltage, CLK0		- 0.8		0.8	V
V_{IHO}	Input High Voltage, CLK0		$V_{CC} - 0.5$		V_{CC}	V
TRANSMIT INPUT OP AMP						
I_{BxI}	Input Leakage Current, V_{FxI}	$V_{BB} \leq V_{FxI} \leq V_{CC}$	- 100		100	nA
R_{IxI}	Input Resistance, V_{FxI}	$V_{BB} \leq V_{FxI} \leq V_{CC}$	10			$\text{M}\Omega$
V_{OSxI}	Input Offset Voltage, V_{FxI}	$-2.5\text{V} \leq V_{IN} \leq +2.5\text{V}$	- 20		20	mV
V_{CM}	Common-Mode Range, V_{FxI}		- 2.5		2.5	V
CMRR	Common-Mode Rejection Ratio	$-2.5\text{V} \leq V_{IN} \leq 2.5\text{V}$	60			dB
PSRR	Power Supply Rejection of V_{CC} or V_{BB}		60			dB
R_{OL}	Open Loop Output Resistance, GS_x			1		$\text{k}\Omega$
R_L	Minimum Load Resistance, GS_x		10			$\text{k}\Omega$
C_L	Maximum Load Capacitance, GS_x				25	pF
VO_{xI}	Output Voltage Swing, GS_x	$R_L \geq 10\text{k}$	± 2.5			V
A_{VOL}	Open Loop Voltage Gain, GS_x	$R_L \geq 10\text{k}$	5,000			V/V
F_c	Open Loop Unity Gain Bandwidth, GS_x			2		MHz



AC Electrical Characteristics

Unless otherwise specified, $T_A = 25^\circ\text{C}$. All parameters are specified for a signal level of 0 dBm0 at 1 kHz. The 0 dBm0 level is assumed to be 1.54 Vrms measured at the output of the transmit or receive filter.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
TRANSMIT FILTER (Transmit filter input op amp set to the non-inverting unity gain mode, with $V_{F_xI} = 1.1$ Vrms unless otherwise noted.)						
RL _x	Minimum Load Resistance, V_{F_xO}		10			k Ω
CL _x	Load Capacitance, V_{F_xO}				25	pF
RO _x	Output Resistance, V_{F_xO}			1	3	Ω
PSRR1	V_{CC} Power Supply Rejection, V_{F_xO}	$f = 1$ kHz, $V_{F_xI} = 0$ Vrms	30			dB
PSRR2	V_{BB} Power Supply Rejection, V_{F_xO}	Same as Above	35			dB
GA _x	Absolute Gain	$f = 1$ kHz (TP3040A)	2.9	3.0	3.1	dB
		$f = 1$ kHz (TP3040)	2.875	3.0	3.125	dB
GR _x	Gain Relative to GA _x	Below 50 Hz			-35	dB
		50 Hz		-41	-35	dB
		60 Hz		-35	-30	dB
		200 Hz (TP3040A)	-1.5		0	dB
		200 Hz (TP3040)	-1.5		0.05	dB
		300 Hz to 3 kHz (TP3040A)	-0.125		0.125	dB
		300 Hz to 3 kHz (TP3040)	-0.15		0.15	dB
		3.3 kHz	-0.35		0.03	dB
		3.4 kHz	-0.70		-0.1	dB
		4.0 kHz		-15	-14	dB
		4.6 kHz and Above			-32	dB
DA _x	Absolute Delay at 1 kHz				230	μs
DD _x	Differential Envelope Delay from 1 kHz to 2.6 kHz				60	μs
DP _{x1}	Single Frequency Distortion Products				-48	dB
DP _{x2}	Distortion at Maximum Signal Level	0.16 Vrms, 1 kHz Signal Applied to $V_{F_xI} +$, Gain = 20 dB, $R_L = 10\text{k}$			-45	dB
NC _{x1}	Total C Message Noise at V_{F_xO}			2	5	dBm0
NC _{x2}	Total C Message Noise at V_{F_xO}	Gain Setting Op Amp at 20 dB, Non-Inverting, Note 3 $T_A = 0^\circ\text{C}$ to 70°C		3	6	dBm0
GA _{xT}	Temperature Coefficient of 1 kHz Gain			0.0004		dB/ $^\circ\text{C}$
GA _{xS}	Supply Voltage Coefficient of 1 kHz Gain	$V_{CC} = 5.0\text{V} \pm 5\%$ $V_{BB} = -5.0\text{V} \pm 5\%$		0.01		dB/V
CT _{RX}	Crosstalk, Receive to Transmit	Receive Filter Output = 2.2 Vrms $V_{F_xI} = 0$ Vrms, $f = 0.2$ kHz to 3.4 kHz Measure V_{F_xO}			-70	dB
GR _{xL}	Gaintracking Relative to GA _x	Output Level = +3 dBm0 +2 dBm0 to -40 dBm0 -40 dBm0 to -55 dBm0	-0.1 -0.05 -0.1		0.1 0.05 0.1	dB dB dB

AC Electrical Characteristics (Continued)

Unless otherwise specified, $T_A = 25^\circ\text{C}$. All parameters are specified for a signal level of 0 dBm0 at 1 kHz. The 0 dBm0 level is assumed to be 1.54 Vrms measured at the output of the transmit or receive filter.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
RECEIVE FILTER (Unless otherwise noted, the receive filter is preceded by a sin x/x filter with an input signal level of 1.6 Vrms.)						
IB _R	Input Leakage Current, VF _{Rl}	-3.2V ≤ V _{IN} ≤ 3.2V	-100		100	nA
RI _R	Input Resistance, VF _{Rl}		10			MΩ
RO _R	Output Resistance, VF _{RO}			1	3	Ω
CL _R	Load Capacitance, VF _{RO}				25	pF
RL _R	Load Resistance, VF _{RO}		10			kΩ
PSRR3	Power Supply Rejection of V _{CC} or V _{BB} , VF _{RO}	VF _{Rl} Connected to GNDA f = 1 kHz	35			dB
VOS _{RO}	Output DC Offset, VF _{RO}	VF _{Rl} Connected to GNDA	-200		200	mV
GA _R	Absolute Gain	f = 1 kHz (TP3040A) f = 1 kHz (TP3040)	-0.1 -0.125	0 0	0.1 0.125	dB
GR _R	Gain Relative to Gain at 1 kHz	Below 300 Hz 300 Hz to 3.0 kHz (TP3040A) 300 Hz to 3.0 kHz (TP3040) 3.3 kHz 3.4 kHz 4.0 kHz 4.6 kHz and Above	-0.125 -0.15 -0.35 -0.7		0.125 0.125 0.15 0.03 -0.1 -14 -32	dB
DA _R	Absolute Delay at 1 kHz				100	μs
DD _R	Differential Envelope Delay 1 kHz to 2.6 kHz				100	μs
DP _{R1}	Single Frequency Distortion Products	f = 1 kHz			-48	dB
DP _{R2}	Distortion at Maximum Signal Level	2.2 Vrms Input to Sin x/x Filter, f = 1 kHz, R _L = 10k			-45	dB
NC _R	Total C-Message Noise at VF _{RO}			3	5	dBm0
GA _{RT}	Temperature Coefficient of 1 kHz Gain			0.0004		dB/°C
GA _{RS}	Supply Voltage Coefficient of 1 kHz Gain			0.01		dB/V
CT _{XR}	Crosstalk, Transmit to Receive $20 \log \frac{VF_{RO}}{VF_{XO}}$	Transmit Filter Output = 2.2 Vrms VF _{Rl} = 0 Vrms, f = 0.3 kHz to 3.4 kHz Measure VF _{RO}			-70	dB
GR _{RL}	Gaintracking Relative to GA _R	Output Level = +3 dBm0 +2 dBm0 to -40 dBm0 -40 dBm0 to -55 dBm0	-0.1 -0.05 -0.1		0.1 0.05 0.1	dB
Note 5						



AC Electrical Characteristics (Continued)

Unless otherwise specified, $T_A = 25^\circ\text{C}$. All parameters are specified for a signal level of 0 dBm0 at 1 kHz. The 0 dBm0 level is assumed to be 1.54 Vrms measured at the output of the transmit or receive filter.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
RECEIVE OUTPUT POWER AMPLIFIER						
IBP	Input Leakage Current, PWRI	$-3.2\text{V} \leq V_{IN} \leq 3.2\text{V}$	0.1		3	μA
RIP	Input Resistance, PWRI		10			$\text{M}\Omega$
ROP1	Output Resistance, PWRO +, PWRO -	Amplifiers Active		1		Ω
CLP	Load Capacitance, PWRO +, PWRO -				500	pF
GA_{p+}	Gain, PWRI to PWRO +	$R_L = 600\Omega$ Connected Between PWRO + and PWRO -, Input Level = 0 dBm0 (Note 4)		1		V/V
GA_{p-}	Gain, PWRI to PWRO -			-1		V/V
GR_{pL}	Gaintracking Relative to 0 dBm0 Output Level	$V = 2.05\text{ Vrms}, R_L = 600\Omega$	-0.1		0.1	dB
		$V = 1.75\text{ Vrms}, R_L = 300\Omega$ (Notes 4, 5)	-0.1		0.1	dB
S/D _p	Signal/Distortion	$V = 2.05\text{ Vrms}, R_L = 600\Omega$			-45	dB
		$V = 1.75\text{ Vrms}, R_L = 300\Omega$ (Notes 4, 5)			-45	dB
VOSP	Output DC Offset, PWRO +, PWRO -	PWRI Connected to GNDA	-50		50	mV
PSRR5	Power Supply Rejection of V_{CC} or V_{BB}	PWRI Connected to GNDA	45			dB

Note 1: Maximum power consumption will depend on the load impedance connected to the power amplifier. The specification listed assumes 0 dBm is delivered to 600 Ω connected from PWRO + to PWRO -.

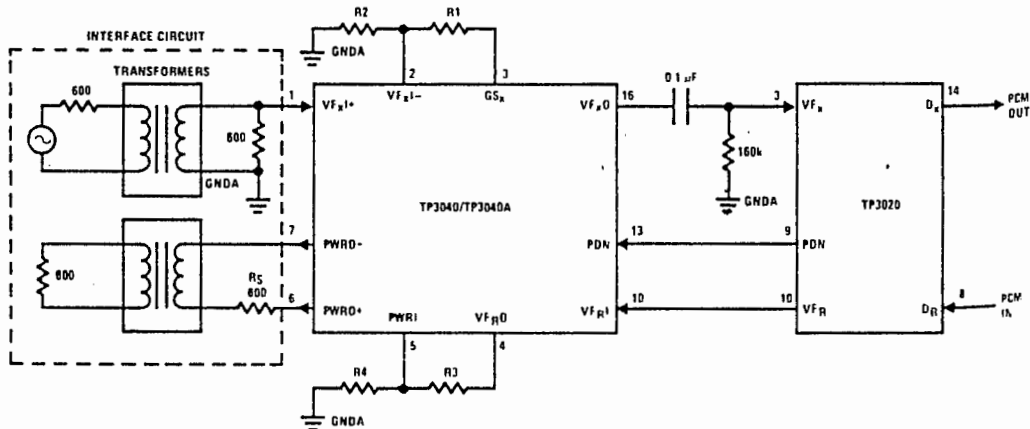
Note 2: Voltage input to receive filter at 0V, VF_{RD} connected to PWRI, 600 Ω from PWRO + to PWRO - . Output measured from PWRO + to PWRO - .

Note 3: The 0 dBm0 level for the filter is assumed to be 1.54 Vrms measured at the output of the XMT or RCV filter.

Note 4: The 0 dBm0 level for the power amplifiers is load dependent. For $R_L = 600\Omega$ to GNDA, the 0 dBm0 level is 1.43 Vrms measured at the amplifier output. For $R_L = 300\Omega$ the 0 dBm0 level is 1.22 Vrms.

Note 5: VF_{RD} connected to PWRI, input signal applied to VF_{RI}

Typical Application



Note 1: Transmit voltage gain = $\frac{R1 + R2}{R2} \times \sqrt{2}$ (The filter itself introduces a 3 dB gain), ($R1 + R2 \geq 10k$)

Note 2: Receive gain = $\frac{R4}{R3 + R4}$
($R3 + R4 \geq 10k$)

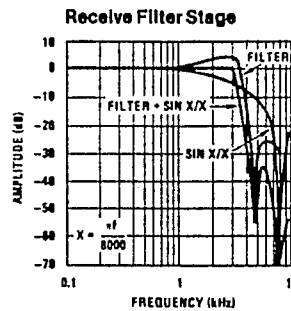
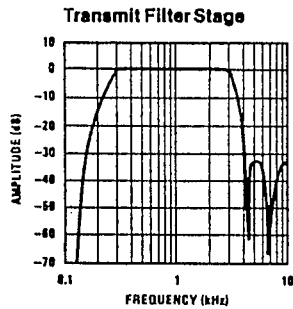
Note 3: In the configuration shown, the receive filter power amplifiers will drive a 600 Ω T to R termination to a maximum signal level of 8.5 dBm. An alternative arrangement, using a transformer winding ratio equivalent to 1.414:1 and 300 Ω resistor, R_5 , will provide a maximum signal level of 10.1 dBm across a 600 Ω termination impedance

FIGURE 2

Description of Pin Functions

Pin No.	Name	Function	Pin No.	Name	Function								
1	VF _{XI} +	The non-inverting input to the transmit filter stage.	11	GNDD	Digital ground input pin. All digital signals are referenced to this pin.								
2	VF _{XI} -	The inverting input to the transmit filter stage.	12	CLK	Master input clock. Input frequency can be selected as 2.048 MHz, 1.544 MHz or 1.536 MHz.								
3	GS _X	The output used for gain adjustments of the transmit filter.	13	PDN	The input pin used to power down the TP3040/TP3040A during idle periods. Logic 1 (V _{CC}) input voltage causes a power down condition. An internal pull-up is provided.								
4	VF _{RO}	The low power receive filter output. This pin can directly drive the receive port of an electronic hybrid.	14	CLK0	This input pin selects internal counters in accordance with the CLK input clock frequency: <table style="margin-left: 20px;"> <tr> <td>CLK</td> <td>Connect CLK0 to:</td> </tr> <tr> <td>2048 kHz</td> <td>V_{CC}</td> </tr> <tr> <td>1544 kHz</td> <td>GNDD</td> </tr> <tr> <td>1536 kHz</td> <td>V_{BB}</td> </tr> </table> An internal pull-up is provided.	CLK	Connect CLK0 to:	2048 kHz	V _{CC}	1544 kHz	GNDD	1536 kHz	V _{BB}
CLK	Connect CLK0 to:												
2048 kHz	V _{CC}												
1544 kHz	GNDD												
1536 kHz	V _{BB}												
5	PWRI	The input to the receive filter differential power amplifier.	15	GNDA	Analog ground input pin. All analog signals are referenced to this pin. Not internally connected to GNDD.								
6	PWRO+	The non-inverting output of the receive filter power amplifier. This output can directly interface conventional transformer hybrids.	16	VF _{XO}	The output of the transmit filter stage.								
7	PWRO-	The inverting output of the receive filter power amplifier. This output can be used with PWRO+ to differentially drive a transformer hybrid.											
8	V _{BB}	The negative power supply pin. Recommended input is -5V.											
9	V _{CC}	The positive power supply pin. The recommended input is 5V.											
10	VF _{RI}	The input pin for the receive filter stage.											

Typical Performance Characteristics



Functional Description

The TP3040/TP3040A monolithic filter contains four main sections; Transmit Filter, Receive Filter, Receive Filter Power Amplifier, and Frequency Divider/Select Logic (Figure 1). A brief description of the circuit operation for each section is provided below.

Transmit Filter

The input stage of the transmit filter is a CMOS operational amplifier which provides an input resistance of greater than 10 M Ω , a voltage gain of greater than 10,000, low power consumption (less than 3 mW), high power supply rejection, and is capable of driving a 10 k Ω load in parallel with up to 25 pF. The inputs and output of the amplifier are accessible for added flexibility. Non-inverting mode, inverting mode, or differential amplifier mode operation can be implemented with external resistors. It can also be connected to provide a gain of up to 20 dB without degrading the overall filter performance.

The input stage is followed by a prefilter which is a two-pole RC active low pass filter designed to attenuate high frequency noise before the input signal enters the switched-capacitor high pass and low pass filters.

A high pass filter is provided to reject 200 Hz or lower noise which may exist in the signal path. The low pass portion of the switched-capacitor filter provides stopband attenuation which exceeds the D3 and D4 specifications as well as the CCITT G712 recommendations.

The output stage of the transmit filter, the postfilter, is also a two-pole RC active low pass filter which attenuates clock frequency noise by at least 40 dB. The output of the transmit filter is capable of driving a ± 3.2 V peak to peak signal into a 10 k Ω load in parallel with up to 25 pF.

Receive Filter

The input stage of the receive filter is a prefilter which is similar to the transmit prefilter. The prefilter attenuates high frequency noise that may be present on the receive input signal. A switched capacitor low pass filter follows the prefilter to provide the necessary passband flatness, stopband rejection and sin x/x gain correction. A postfilter which is similar to the transmit postfilter follows the low pass stage. It attenuates clock frequency noise and provides a low output impedance capable of directly driving an electronic subscriber-line-interface circuit.

Receive Filter Power Amplifiers

Two power amplifiers are also provided to interface to transformer coupled line circuits. These two amplifiers are driven by the output of the receive postfilter through gain setting resistors, R3, R4 (Figure 2). The power amplifiers can be deactivated, when not required, by connecting the power amplifier input (pin 5) to the negative power supply V_{BB}. This reduces the total filter power consumption by approximately 10 mW-20 mW depending on output signal amplitude.

Power Down Control

A power down mode is also provided. A logic 1 power down command applied on the PDN pin (pin 13) will reduce the total filter power consumption to less than 1 mW and clamp the power amplifier outputs to V_{BB}. Connect PDN to GNDD for normal operation.

Frequency Divider and Select Logic Circuit

This circuit divides the external clock frequency down to the switching frequency of the low pass and high pass switched capacitor filters. The divider also contains a TTL - CMOS interface circuit which converts the external TTL clock level to the CMOS logic level required for the divider logic. This interface circuit can also be directly driven by CMOS logic. A frequency select circuit is provided to allow the filter to operate with 2.048 MHz, 1.544 MHz or 1.536 MHz clock frequencies. By connecting the frequency select pin CLK0 (pin 14) to V_{CC}, a 2.048 MHz clock input frequency is selected. Digital ground selects 1.544 MHz and V_{BB} selects 1.536 MHz.

Applications Information

Gain Adjust

Figure 2 shows the signal path interconnections between the TP3040/TP3040A and the TP3020 single-channel CODEC. The transmit RC coupling components have been chosen both for minimum passband droop and to present the correct impedance to the CODEC during sampling.

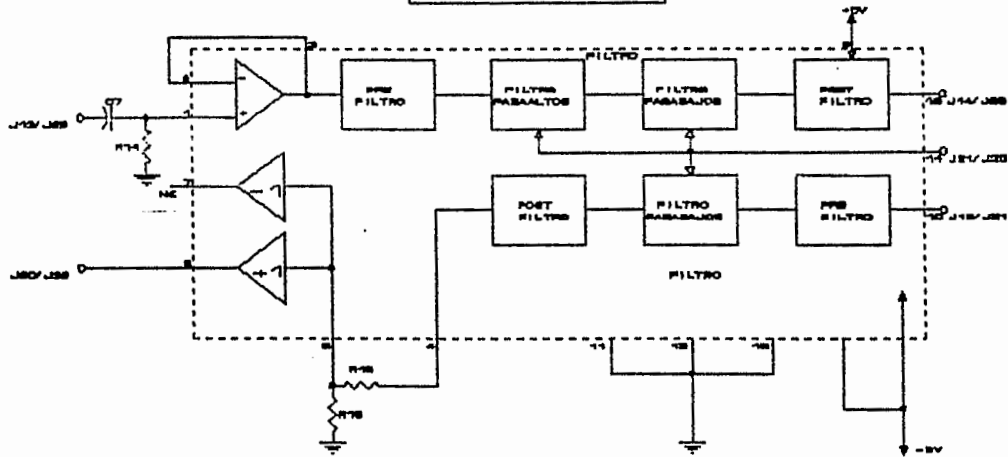
Optimum noise and distortion performance will be obtained from the TP3040/TP3040A filter when operated with system peak overload voltages of ± 2.5 V to ± 3.2 V at V_{F₀} and V_{F_{R0}}. When interfacing to a PCM CODEC with a peak overload voltage outside this range, further gain or attenuation may be required.

For example, the TP3040/TP3040A filter can be used with the TP3000 series CODEC which has a 5.5V peak overload voltage. A gain stage following the transmit filter output and an attenuation stage following the CODEC output are required.

Board Layout

Care must be taken in PCB layout to minimize power supply and ground noise. Analog ground (GNDA) of each filter should be connected to digital ground (GNDD) at a single point, which should be bypassed to both power supplies. Further power supply decoupling adjacent to each filter and CODEC is recommended. Ground loops should be avoided, both between GNDA and GNDD and between the GNDA traces of adjacent filters and CODECs.

FILTRO TP3040



CODEC TP3020

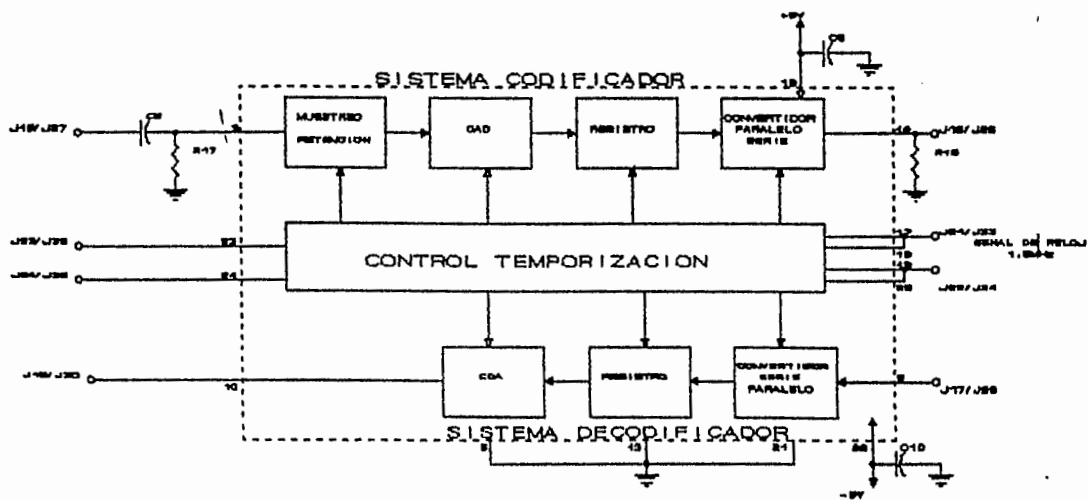
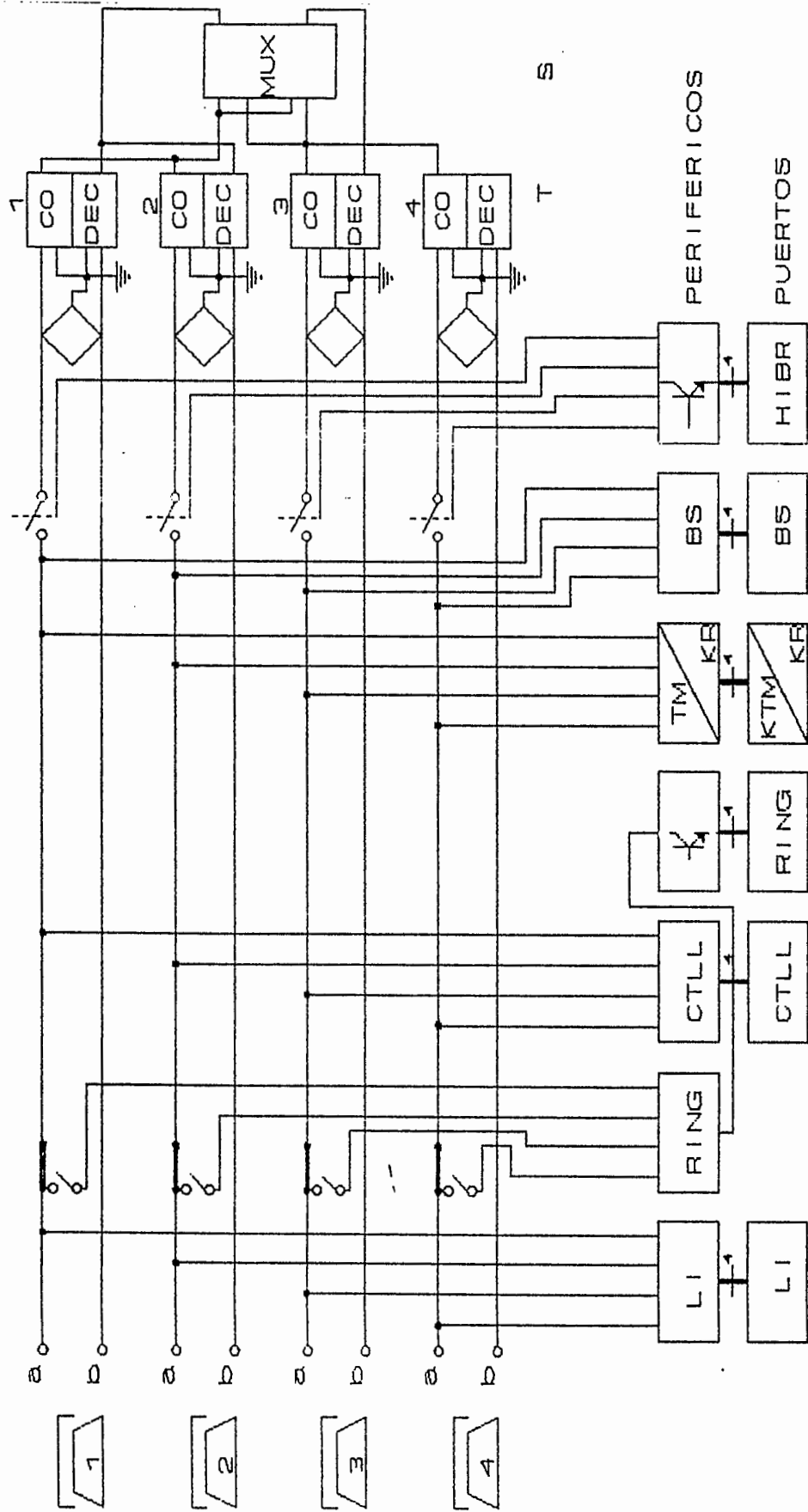
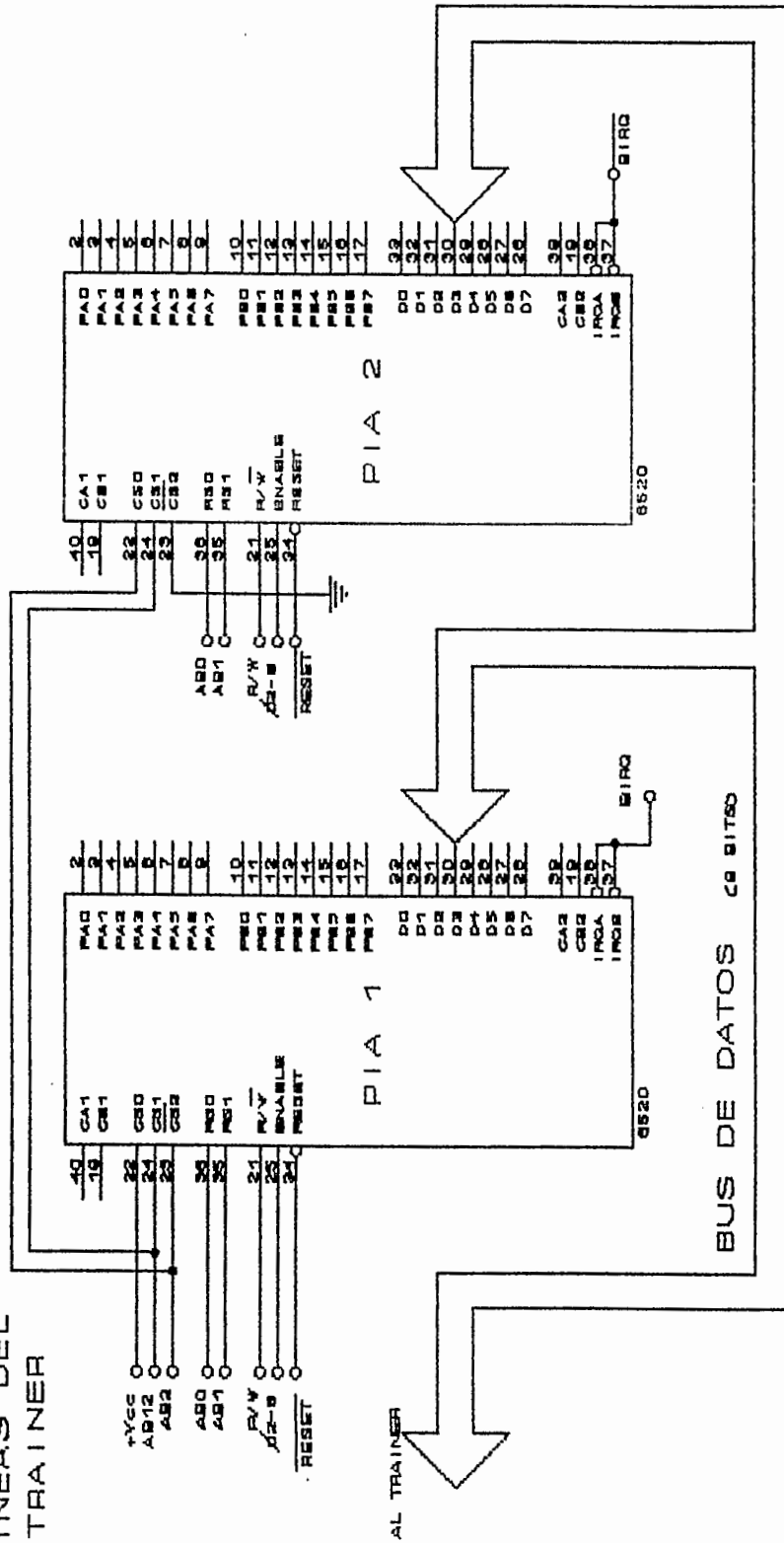


DIAGRAMA COMPLETO



LINEAS DEL
TRAINER



BIBLIOGRAFIA

- (1) CARRILLO, J. Introducción a los sistemas de comunicaciones eléctricas. San Salvador: Universidad Centroamericana "José Simeón Cañas", 1989.
- (2) ERICSSON. Introducción al sistema telefónico AXE. 1979.
- (3) MEROÑO, C./PÉREZ, I./PADILLA, I./RODRÍGUEZ, L./ASOREY, A. Sistemas de conmutación digital. Madrid: AHCIET-ICI, 1986.
- (4) NATIONAL SEMICONDUCTOR. CMOS Logic Data Book. Santa Clara: National Semiconductor Co., 1988.
- (5) NATIONAL SEMICONDUCTOR. Linear Data Book. Santa Clara: National Semiconductor Co., 1982.
- (6) NATIONAL SEMICONDUCTOR. TTL Data Book. Santa Clara: National Semiconductor Co., 1989.
- (7) PERSONAL DE BUCK ENGINEERING. Electricidad y electrónica prácticas Vol. 12. 1ª Edición, Buck Engineering Co., Inc., 1987.
- (8) SIEMENS. EWSD. Sistema electrónico de conmutación digital. Descripción del sistema. Erlangen: Siemens AG. 1988.
- (9) SIEMENS. Telefonía digital. Tópico #7. München: Siemens AG, 1987.
- (10) TEXAS INSTRUMENTS. Linear and interface circuits applications. Segunda edición. McGraw-Hill Book Co., 1988.
- (11) TOCCI, R. Sistemas digitales. Principios y aplicaciones. Tercera edición. México D.F.: Prentice Hall, 1970.